

Bitveszteség nélküli átkapcsoló 140 Mbit/s adatátviteli sebességre

FRIGYES ISTVÁN – JUHÁSZ LÁSZLÓ –
MOLNÁR BÉLA – PACHER ISTVÁN
BME Mikrohullámú Híradástechnika Tanszék

Összefoglalás

A jelen cikk az ún. bitveszteség nélküli átkapcsoló tervezésével és megvalósításával foglalkozik. Bemutatásra kerülnek a felhasznált tervezési megfontolások, mint pl. a működés magyarázata, a nyomtatott lapok tervezése és a vezérlés kérdései. A cikk kitér a hibás átkapcsoláshoz tartozó valószínűségek elméleti meghatározására is.

I. Bevezető, problémafelvetés

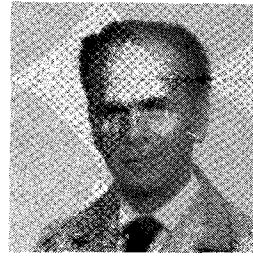
A mikrohullámú rádiócsatornán történő digitális hírátvitel új eljárásokat követel a jelkezelés területén is. Míg a viszonylag kis sebességű digitális átvitelnél az átvitel minőségét nem nagyon korlátozza a szelektív fading jelensége, addig nagy sebesség esetén az ott alkalmazott sokállapotú modulációs mód miatt (pl. 64-QAM) a szelektív fading szerepe meghatározó. Ugyanis az átvitel során a jeltér egymáshoz közeli elemeit vagyunk kénytelenek felhasználni, így viszonylag kis torzítás is könnyen jeltévesztést okozhat a vevőben.

A szelektív fading igen gyakran okoz átvitel megszakadást, és ilyenkor a megszakadás tényleges bekövetkezése előtt a tartalék csatornára kell átkapcsolni. Az üzemi és a tartalék csatorna késleltetése között néhány bitnyi különbség lehet (140 Mbit/s-ról lévén szó, 1 bit kb. 7 ns hosszú) amely átkapcsolásról átkapcsolásra változhat.

Az átkapcsolás, amennyiben nem teszünk ellene az üzemi és a tartalék csatorna különböző pozíciójú bitei között történik, tehát elveszhetnek, vagy megismétlődhetnek bitek. A bitvesztés, vagy bitismétlődés az átviteli rendszer szempontjából nemcsak egyszerűen hibának tekinthető (mint a bittévesztés), hanem az egész adatstruktúra drasztikus megtagadását jelenti, mivel ilyenkor a keretszervezés által kijelölt helyzethez képest más pozícióban jelennek meg az egyes bitek. Nem az a néhány elvesző, vagy beékelődő bit okoz problémát, hanem az ilyenkor szükséges új keretszinkron kijelölés, amely hasonló hatású, mint egy hosszú hibacsomó. A keretszinkron újbóli megtalálása ugyanis csak 3–4 keret lefutása után következik be, az időközben adott információs bitek mind elvesznek.

Kiseb adatátviteli sebességnél a probléma kevésbé jelentős, mivel ott átkapcsolás viszonylag ritkán történik továbbá ilyenkor is kevésbé valószínű, hogy a két csatorna késleltetésének különbsége egy bit idejénél nagyobb.

Az előzőekben részletezett problémán segít a bitveszteség nélküli átkapcsoló, amely biztosítja a terje



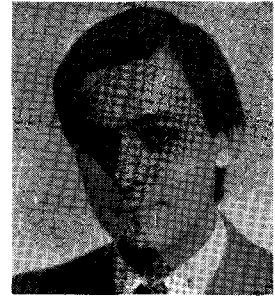
FRIGYES ISTVÁN

1954-ben szerzett gyengeáramú villamosmérnöki oklevelet a Budapesti Műszaki Egyetemen, a műszaki tudományok kandidátusa fokozatot 1979-ben érte el. A BHG Mikrohullámú Fejlesztés osztályán volt csoportvezető, majd a téma átkerülésekor az Orionban vezette ugyanezt az osztályt. 1973-83-ig a TKI-ban dolgozott mint tudományos osztályvezető, azóta a BME Mikrohullámú Híradástechnikai Tanszékén docens. Érdeklődési területe korábban a mikrohullámú antennák és áramkörök elmélete és tervezése, majd az utóbbi mintegy 15 évben digitális mikrohullámú átvitel problémái. Az utóbbi években e rendszerek modellezési és jelfeldolgozási kérdéseivel foglalkozik. Társ szerzője több szakkönyvnek és számos hazai és külföldi folyóiratcikkek jelent meg.



MOLNÁR BÉLA

1971-ben szerzett oklevelet a Budapesti Műszaki Egyetem Villamosmérnöki Karán. Híradástechnika szakon, azóta a Mikrohullámú Híradástechnika Tanszéken dolgozik előbb tudományos segédmunkatársként, jelenleg docens. Egyetemi doktori fokozatot 1979-ben kandidátust pedig 1987-ben szerzett. Kutatási területe a rádióelektronikai rendszerekhez kapcsolódó rendszertechnikai és egyes áramköri problémák vizsgálata.



JUHÁSZ LÁSZLÓ

Villamosmérnöki oklevelét 1980-ban szerezte a BME Híradástechnika szak Mikrohullámú ágazatán. Ugyanitt 1984-ben egyetemi doktori címet szerzett. 1980-tól dolgozik a Mechanikai Laboratórium vételtechnikai fejlesztési főosztályán, jelenleg főkonstruktorként ennek munkáját irányítja. Szakmai területe a korszerű, szélessávú vételtechnikai rendszerek és elemek tervezése, illetve fejlesztése.



PACHER ISTVÁN

1989-ben szerzett oklevelet a Budapesti Műszaki Egyetem Villamosmérnöki Karán, Híradástechnika szakon. Azóta a kar Mikrohullámú Híradástechnika Tanszékén dolgozik előbb tudományos segédmunkatársként, majd tanársegédként. Fő kutatási területe a nagy sebességű digitális rádióátvitel, valamint az optikai úton vezérelt mikrohullámú áramkörök.

dési idő kiegyenlítését és az észrevétlen átkapcsolást az üzemi és a tartalék csatorna között. A jelen cikkben használt „bitvesztesség nélküli átkapcsoló” terminológia az angol nyelvű „hitless switch” illetve „slipless switch” kifejezéseknek felel meg. Lehet, célszerűbb lenne máshogyan nevezni, mivel kevésbé találó, mint az angol kifejezések (azt ugyan hangsúlyozza, hogy a bit elvesztése ellen véd, de nem jelenik meg benne az ismétlés elleni védelem képessége). Mi azért alkalmaztuk mégis ebben a formában, mivel a megelőzően magyarul is megjelent [3] összefoglaló könyvben is így szerepelt.

II. A feladat elvi megoldása

Az üzemi és a tartalék csatorna közötti észrevétlen átkapcsolás megvalósításához a fizikai átkapcsolási pontban a két csatorna között mind a törtbit, mind az egészbit szinkronizmust biztosítani kell. A két részfeladat külön-külön is megoldható, de lehetőség van a feladatok együtt történő kezelésére is [1] [2]. Mi ezt az utóbbi megoldást választottuk.

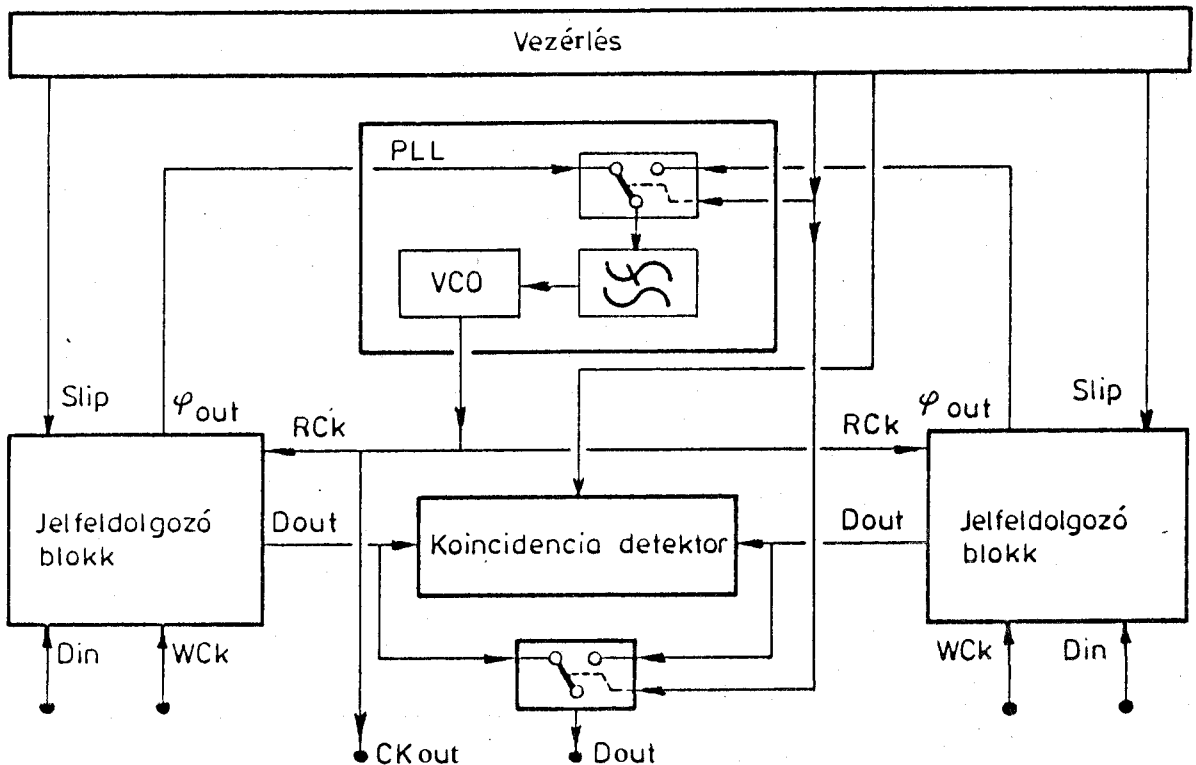
Az egészbit-szinkronizmus biztosítására elvileg shift regiszterrel megvalósított késleltetők is alkalmasak lehetnek [3], amelyeknél az észrevétlen átkapcsoláshoz a tartalék csatorna shift regiszterének megfelelő leágazására kell átkapcsolni. Sajnos az ilyen módon felépülő rendszer szükségszerűen rendelkezik egy sajátos működési korlátozással, nevezetesen előbb-utóbb biztosan kevés lesz a regiszter által biztosított késleltetési tartalék. Az átkapcsoló rendszer „kiakad”.

A kiakadás jelenségének megértéséhez tegyük fel,

hogy mind az üzemi, mind a tartalék csatornán egy n bites shift regiszterbe írjuk a beérkező adatokat, indulásként mindkét csatornán az $n/2$ pozícióból juthat tovább a jel. Ha a tartalék csatorna késleltetése lecsökken, átkapcsoláskor egy $\frac{n}{2} + d_1$ pozíciójú leágazásrakell csatlakozni. Előfordulhat olyan eset, amikor az üzemi csatornára történő visszatéréskor ugyanebbe az irányba változó késleltetés miatt egy $\frac{n}{2} + d_1 + d_2$ leágazásra térünk vissza. A további üzemi – tartalék átkapcsolások alkalmával sem lehet figyelmen kívül hagyni ezt a lehetőséget, ezért ha $d_1 + d_2 + \dots + d_n \geq n/2$, a következő átkapcsolást már nem lehet bitvesztesség nélkül végrehajtani.

A kiakadásmentes megoldás kulcsát a rugalmas tár működési módja adja, amely, mint ismeretes, egy olyan tároló egység, amelynek a beíró és kiolvasó órája (bizonyos korlátozással) egymástól független lehet.

A megvalósított berendezés egyszerűsített blokk-sémáját az 1. ábra mutatja. Az üzemi és a tartalék csatorna adat (D_{in}) és órajele (WCK) egy-egy jelfeldolgozó blokkra kerül, amelyeket később kicsit részletesebben is ismertetni fogunk. Feladatuk az adatok átmeneti tárolásának felhasználásával az adatfolyamokra ható vezérelt késleltetés létrehozása. A késleltetés vezérlése egyrészt azzal valósul meg, hogy a beíró és a kiolvasó órajel (RC_k) eltérhet egymástól, másrészt a „slip parancs” utasítás hatására a kimeneti jel egész számú bittel elcsúszik a bemenetihez képest (a megvalósított berendezésben a csúszás mértéke hét egymást



1. ábra A megvalósított bitvesztesség nélküli átkapcsoló egyszerűsített blokk-sémája

H615-1

követő alkalommal 1 bit, majd a 8. parancsnál visszalép a kezdeti fázishelyzetre).

A beíró és kiolvasó órák fázishelyzetét a φ_{out} fázisdiskriminátor kimenet jelzi, amely a PLL vezérlő jelként biztosítja a kimeneti órajel előállítását.

A jelfeldolgozó blokkok kimeneti adatai a koincidencia detektorra kerülnek, amely a két bitsorozat szinkron voltát (avagy a szinkronizmus hiányát) jelzi a vezérlésnek.

Ha fennáll a szinkronizmus, akkor a vezérlő egység elvégzi az átkapcsolást, míg ellenkező esetben a tartalék csatorna jelfeldolgozó blokkja kap egy slip parancsot, majd az egész folyamat kezdődik előlről.

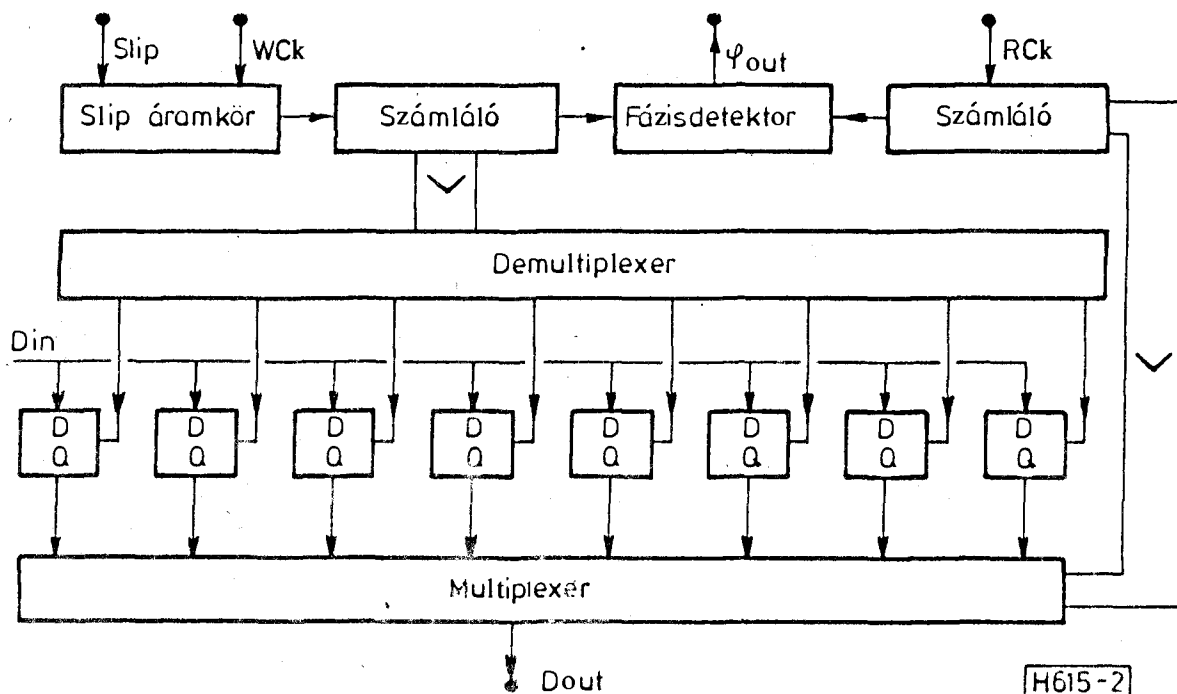
A jelfeldolgozó blokkot, amely lényegében egy rugalmas tár néhány kiegészítő áramkörrel, a 2. ábrán részleteztük. Mivel a rugalmas tároló minden egyes elemi tárolóhelye egyenértékű, továbbá a beírási és kiolvasási művelet vezérlése ciklikus, ezért célszerű az elemi tároló helyeket egy körön elhelyezve elképzelni, amellyel hangsúlyozhatjuk, hogy nincs „első” és „utolsó” tárolócella. A beírási és kiolvasási művelet címzésében a legmagasabb címűt a legalacsonyabb követi. Ebben a szemléletmódban a legtávolabbi írás és olvasás közötti követelmény azt jelenti, hogy az írási és olvasási helynek egy átmérő két végpontjában kell elhelyezkednie. Ha az üzemi és tartalék csatorna adatfolyamát egymáshoz képest el kell tolni, egy slip parancs érkezik. Ennek hatására egyszerűen a beíró számlánccot vezérlő óraimpulzusok közül marad ki egy, aminek az lesz a következménye, hogy a két adatsor egy bittel elcsúszik egymáshoz képest. (2. ábra)

A rugalmas tároló kimeneti adatfolyama mindaddig pontosan megegyezik a bemeneti adatfolyammal (a bithatárok időpontjától eltekintve), amíg az írás és olvasás különböző elemi tárolókat címez. Ha a beírás és

kiolvasás közel azonos időpontban azonos tárolócellát címez, akkor a kimeneti adat értéke bizonytalan lesz. A legnagyobb szinkronizálható tartományt akkor kapjuk meg, ha a beírás és a kiolvasás a lehető legtávolabbi esik egymástól. Ekkor a beírási és a kiolvasási címet meghatározó számlánccok legmagasabb helyiértékű bitjei éppen ellenfázisúak, amely lehetőséget ad ezen optimális állapot vezérléssel való elérésére. A számlánccok legmagasabb helyiértékű bitjeihez tartozó jeleket egy fázisdiskriminátorra vezetve, az hibajelket szolgáltat a PLL hurok számára, amely így az optimális állapotot igyekszik beállítani (vagy megtartani) az éppen üzemelő jelfeldolgozó blokkban. Az adatfolyam átkapcsolásával együtt átkapcsoljuk a PLL hibafeszültségét is. Így az átkapcsolás után (a PLL átállási sebessége által meghatározott idő múlva) az új működő csatornában ismét beáll az optimális állapot. A PLL új fázisállapotra való átállását a kimeneti adatfolyamot megfigyelő felhasználó mint az adatfolyam időzítésében jelentkező jitter-t érzékeli. A PLL huroknak kellően lassúnak kell lennie ahhoz, hogy a jitter nagysága ne haladja meg a CCITT G.823 ajánlásban szereplő értéket.

Külön problémát jelent a két bitfolyam egymáshoz képesti szinkronizálása. Annak eldöntése, hogy az üzemi illetve tartalék csatorna bitfolyama azonos-e, a koincidencia detektor feladata. Ez egy elemi döntési műveletben N bitet hasonlít össze, majd amennyiben m esetnél több eltérést talál, eltérőnek tekinti a két bitsorozatot.

A döntésnél kétféle hibalehetőség fordul elő [6]: egyrészt a va... igban egybeeső állapotot a koincidencia detektor – a két csatorna eltérő bitmeghibásodásai miatt – eltérőnek ítélheti, másrészt a valóságban



2. ábra A jelfeldolgozó blokk blokk-sémája

eltérő pozíciójú bitsorozat a benne lévő lokális periódicitás és a bithibák miatt esetleg azonosnak tűnik.

Az elsőnek említett, az összeesés elvétését, P_N -nel (no finding), az utóbbit pedig, a hamis megtalálást P_F -el (false synchronization) jelöljük, amelyek pontos definíciója:

P_N a valószínűsége annak, hogy az átkapcsoló berendezés a koincidencia detektorra kerülő helyesen szinkrozott adatfolyamban a szinkronizmus meglétét (a bithibák miatt) nem ismeri fel, és folytatja a keresést.

P_F a valószínűsége annak, hogy az átkapcsoló berendezés a koincidencia detektorra kerülő nem szinkronozott adatfolyamok között még az előtt elvégzi az átkapcsolást, mielőtt a valódi szinkronizmus létrejött volna.

Az egybeesés elvétésének valószínűsége a binomiális eloszlás alakjától segítségével határozható meg.

$$P_N = 1 - \sum_{i=0}^m \binom{N}{i} P_E^i (1-P_E)^{N-i}$$

ahol P_E annak a valószínűsége, hogy a két csatornában különböző értékű bitek érkeznek. Pl. hibamentes csatornák esetén $P_E=0$, vagy ha az egyik csatorna hibamentes, akkor P_E megegyezik a másik csatorna hibaaányával.

Abban az esetben, amikor a valóságban nincs összeesés, a bitenkénti összehasonlítás eredményét mint egy újabb kétállapotú, szimmetrikus valószínűségű és független eseménysorozatot tekinthetjük, ez a szemléletmód lényegesen leegyszerűsíti a számítást.

Az elemi téves döntés valószínűsége, azaz annak a valószínűsége, hogy az összehasonlított N hosszúságú bitsorozatban az eltérések száma legfeljebb m :

$$P_{F1} = \frac{\sum_{i=0}^m \binom{N}{i}}{2^N}$$

ahol a számláló a legfeljebb m eltérés elhelyezkedési lehetőségeinek számát mutatja, a nevező pedig az összes lehetséges eset száma.

Az előbbi kifejezés akkor adja meg a tévesztés valószínűségét, ha egy darab összehasonlítást végzünk el. A valóságban azonban az átkapcsolási folyamat alatt rendszerint nem csak egyszer történik meg az összehasonlítás, ugyanis ha nincs összeesés, a vezérlő eggyel továbblépteti a rugalmas tár beírását, majd ismét próbálkozik.

Legyen M a maximálisan lehetséges késleltetés a két bitsorozat között (bitidőben mérve) a koincidencia detektor bemenetén abban az esetben, ha a szinkronizmus létrejöhet. Tehát M eggyel kisebb, mint a rugalmas tárban lévő elemi tárolóhelyek száma. A hamis szinkronizálás valószínűségének meghatározása szempontjából a két bitsorozat egymáshoz képesti késlelte-

tése $1...M$ között véletlenszerűnek tekinthető, egyenletes eloszlással, mivel a tartalék csatornához tartozó rugalmas tároló beírását vezérlő számlánc fázisa semmiféle kapcsolatban sincs a működő csatorna beírását vezérlő számlánc állapotával.

A tévesztés valószínűsége helyett könnyebben meg tudjuk határozni a komplementer esemény valószínűségét.

Prob (nem történt átkapcsolás a valódi szinkronizmus létrejötté előtt) =

Prob (

- a késleltetés 1 ÉS
nincs elemi téves döntés VAGY
- a késleltetés 2 ÉS
nincs elemi téves döntés 2-szer VAGY
- a késleltetés 3 ÉS
nincs elemi téves döntés 3-szor VAGY
- ...
- a késleltetés M ÉS
nincs elemi téves döntés M -szer)

A verbálisan adott eseményeket és valószínűségeket kifejtve, továbbá kihasználva, hogy minden sorban független események „és” kapcsolata található (tehát valószínűségeik szorzódnak), valamint az egyes sorok egymást kizáró eseményeket reprezentálnak, amelyekre egyszerű összegzés alkalmazható, a végeredmény:

$$1 - P_F = \frac{1}{M} (1 - P_{F1}) + \frac{1}{M} (1 - P_{F1})^2 + \dots + \frac{1}{M} (1 - P_{F1})^M$$

A jobb oldalon szereplő mértani sor összegképlettel átalakítva, rendezés után:

$$P_F = 1 - \frac{1 - (1 - P_{F1})^M}{M P_{F1}} (1 - P_{F1})$$

kifejezést kapjuk. Gyakorlati esetben csak a kis hibavalószínűség érdekes. Ekkor az előbbi pontos kifejezés egy kényelmesebben használható közelítésre egyszerűsíthető:

$$P_F \approx \frac{M+1}{2} P_{F1} = 2^{-N} \frac{M+1}{2} \sum_{i=0}^m \binom{N}{i}$$

Az előzőekben megadott képletekkel a berendezés paramétereiből (M , N , m) a téves állapotban történő átkapcsolást jellemző valószínűségek (P_N , P_F) meghatározhatóak, illetve numerikus módon (számítógép segítségével) adott valószínűségekből meghatározhatók a szükséges paraméterek [4]. A megépített berendezésben a rugalmas tár 8 elemi tárolóhelyet tartalmazott ($M=7$), N és m értéke rögzítve áthelyezésével programozható, N maximum 127, m pedig maximum 15 lehet.

Pl. $N=27$ és $m=3$ esetén a hibás szinkronizálást jellemző valószínűség:

$$P_F \approx 9.85 \times 10^{-5}$$

$$P_N \approx 1.46 \times 10^{-4} \text{ ha } P_E = 10^{-2}$$

III. A gyakorlati megvalósítás problémái

A gyakorlati megvalósításnál problémát, a mérési és fejlesztési környezet biztosításán kívül, elsősorban a nagy adatátviteli sebesség jelentett. Az adott sebességre való tekintettel (140 Mbit/s) a megvalósításhoz az ECL logikai családot választottuk. A nagysebességű áramkörök létre hozása előtt kipróbáltuk a rendszer működését egy frekvencia szerint aláskálázott modellen, amely 128 kbit/s működési sebességen TTL logikai család áramköreivel működött.

Ezzel a modellezéssel szétválasztottuk a rendszer-technikai problémákat az áramkör megvalósítási gondjaitól. Így a nagy adatátviteli sebességgel működő áramkörök építését csak akkor kezdtük el, amikor már biztosak voltunk abban, hogy helyes a rendszer-technikai elképzelésünk. Ez annak ellenére előnyösnek bizonyult, hogy a kétféle logikai család által képviselt eltérő eszközválasztékot is figyelembe kellett venni.

Az adott adatátviteli sebesség mellett nagy gondot kellett fordítani az összekötő vezetékek illesztésére. Ilyen magas frekvencián már nem szabad figyelmen kívül hagyni a vezetékek hullámimpedancia-viszonyait, a keletkező reflexiókat.

Példaképpen nézzük meg a rugalmas tároló elemi tárolóinak meghajtását, amelyet a 3. ábra mutat.

A rugalmas tárban 8 elemi tárolót kell egyidejűleg adattal ellátni. Gyakorlati szempontból, első közelítésben, az ECL bemenetek egy-egy kb. 3 pF nagyságú kapacitással egyenértékűek, ezért megnövelik a meghajtó vezeték kapacitását, tehát csökkentik a hullámellenállást.

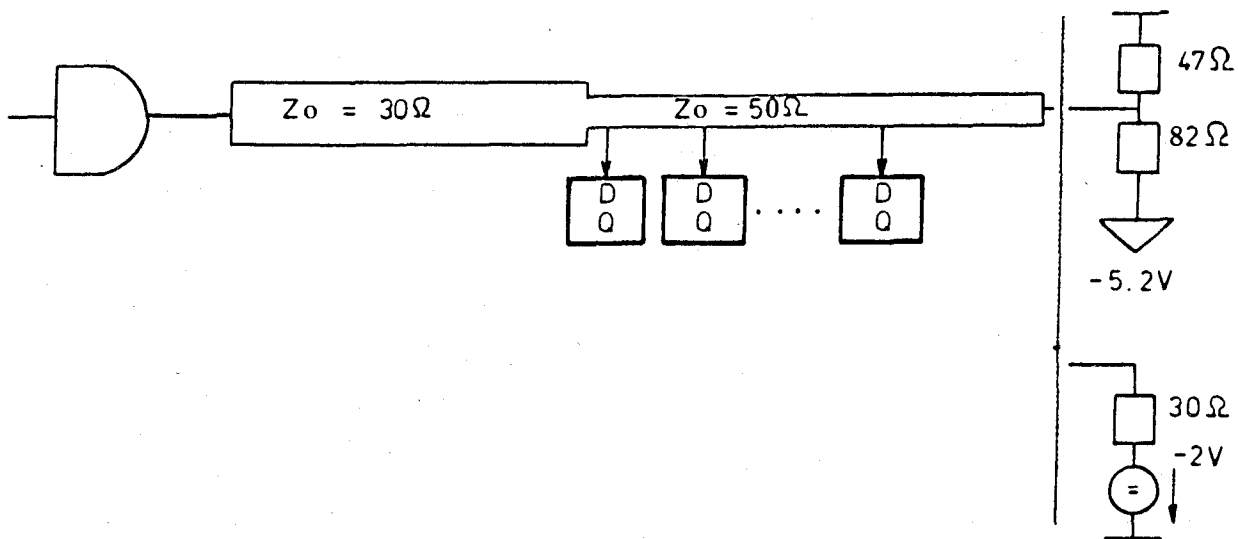
Ha a hozzávezetés hullámellenállását megnöveljük

azon a részen, ahol a tárolók ténylegesen rácsatlakoznak a vonalra, akkor jó közelítéssel illesztett rendszert kapunk, amelyen belül elhanyagolható a jelalak torzulás. Az adott esetben közvetlenül a tárolók összekötésénél olyan vonalvastagságot használtunk, amely önmagában 50 Ω hullámellenállású vonalat alakítana ki. Ez a vonal a tárolók bemeneti kapacitása miatt 30 Ω hullámellenállásúvá módosult, ezért a távolabb elhelyezkedő meghajtó kaputól egy 30 Ω hullámellenállású vonalon vezettük a jelet, továbbá a lezárásnál eredőben szintén 30 Ω -ot alkalmaztunk.

Az illesztésről azonban akkor sem szabad megfeledkeznünk, ha csak egyetlen kaput kell meghajtania egy ECL kimenetnek. Annak érdekében, hogy minden összeköttetés kézbentartott hullámellenállású lehessen, négyrétegű nyomtatással realizáltuk a rendszert olyan módon, hogy a két „temetett” réteg a jel szempontjából földdel azonos (az egyik a tényleges föld a másik tápfeszültség). A katalógusok tanúsága szerint ha a két ECL kapu távolsága kicsi (néhány cm), akkor nem kell egzakt hullámimpedanciával lezárni az összekötő vonalat, csak egy lehúzó ellenállást kell beépíteni a nyitott emitteres ECL kimenet miatt. Tapasztalataink azonban azt mutatták, hogy ilyen nagy sebesség mellett 1-2 cm sem tekinthető kis távolságnak, a megfelelő működés biztosítása érdekében előnyösebb ilyenkor is olyan lezárást alkalmazni, amelynek Thevenin helyettesítő képében a belső ellenállás létre hozza a távvezeték hullámellenállásával azonos értékű lezáró impedanciát és a terheletlen feszültsége az ECL áramkörök számára optimális -2V feszültséget.

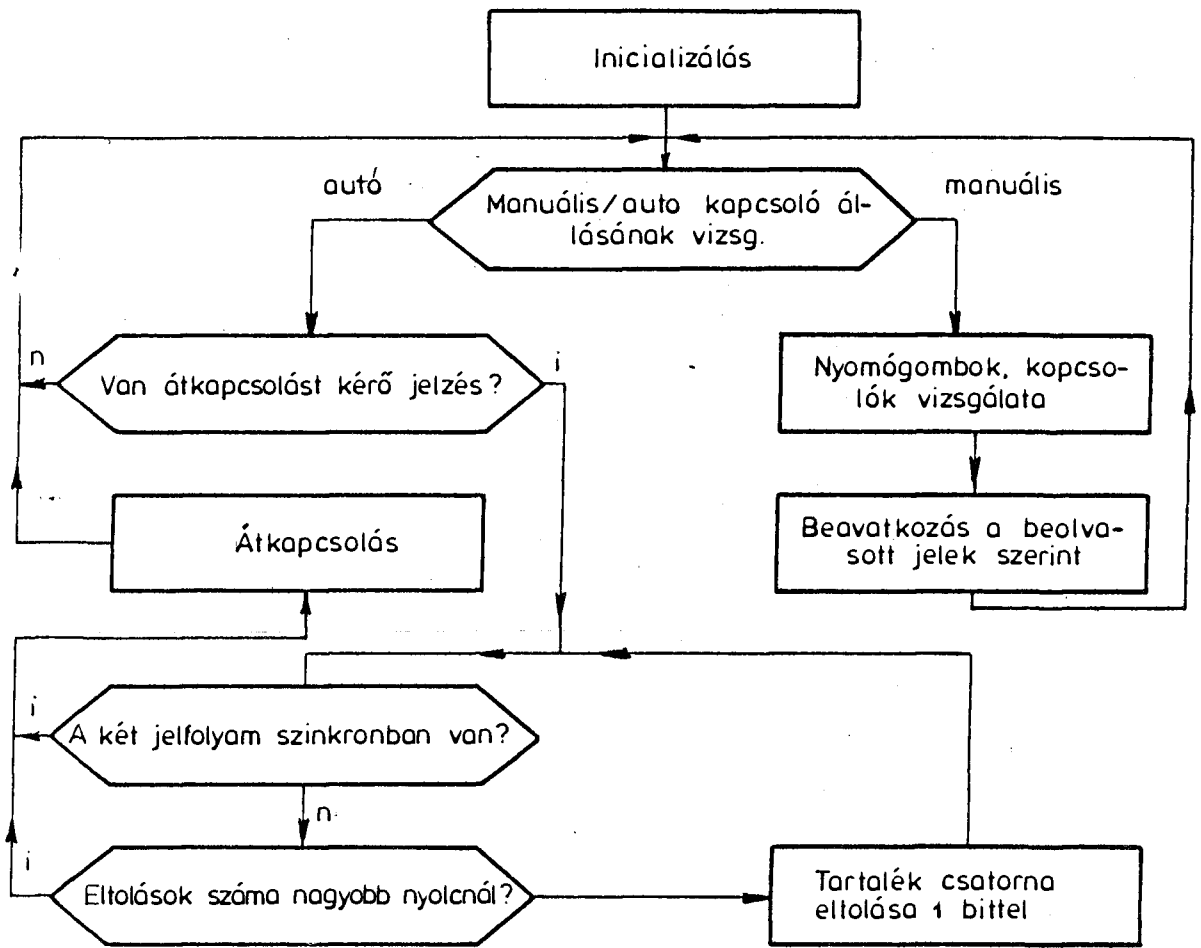
IV. A berendezés vezérlése

Az átkapcsoló berendezés vezérlését egy saját beépített mikroprocesszor végzi, a működtető program vázlatos folyamatábrája a 4. ábrán látható [5].



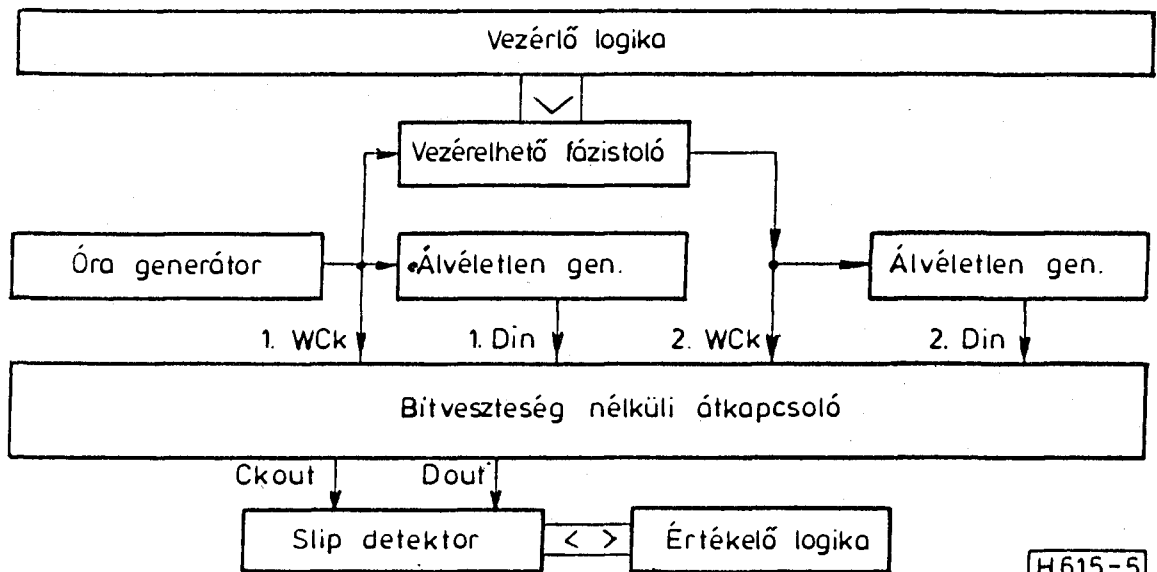
3. ábra A rugalmas tároló elemi tárolóinak meghajtása

H615-3



4. ábra A vezérlő program folyamatábrája

H 615-4



H 615-5

5. ábra Az alapsávi ellenőrző és bemérő berendezés vázlatja

A processzor egyik bemeneti kapuján várja az átkapcsolási parancsot. Amikor az megérkezik, először a koincidencia detektor kimenetének lekérdezésével ellenőrzi, hogy átkapcsolható állapotban van-e a két csatorna. Amennyiben igen, elvégzi az átkapcsolást, ha nem, kiad egy slip parancsot a rugalmas tárnak és ismétli az egész eljárást.

A megvalósított berendezésben az előbbieken részletezett automatikus működési módon kívül a processzor manuális üzemmóddal is rendelkezik, amelyben a slip és a tényleges átkapcsolást jelentő parancsokat nyomógombok és kapcsoló segítségével lehet létrehozni. Ennek a készülék ellenőrzésekor, továbbá demonstrációs és oktatási alkalmazásban van jelentősége.

V. Mérési, fejlesztési környezet

A berendezés megvalósítása során, különösen a kezdeti időben, markánsan jelentkezett a megfelelő mérőműszerek és a szimuláló rendszer hiánya. Ezen kényszer inspirálta azt a fejlesztést amelynek eredményeként egy a jelen munka közvetlen igényein bizonyos mértékben túlmutató alapsávi ellenőrző és bemérő berendezés is készült. A jelen cikknek nem célja ennek a készüléknek a részletes leírása, ezért most csak egy igen elnagyolt vázlatát adjuk meg az 5. ábrán.

A 140 MHz-es óragenerátor egyrészt közvetlenül, másrészt a vezérelhető fázistolón át két álvéletlen generátort vezérel. Ilyen módon a két azonos adatfolyamot tetszőleges mértékben eltolhatjuk egymáshoz képest. A vezérelhető fázistolók a bitidő 1024-ed részével azonos eltolást is lehetővé tesznek, amely a gyakorlat számára már folytonosnak tekinthető. A fázistoló vezérlése a vezérlő logika segítségével akár manuálisan, akár számítógéppel történhet. Az álvéletlen generátorok szimulálják a két csatorna jelét.

Az átkapcsoló kimeneti jele a slip detektorra kerül, amely figyel, hogy a bitsorozat nem sérti-e az álvéletlen generátor képzési szabályát. A képzési szabály sérítése esetén az értékelő egység vizuális és akusztikus riasztást ad. Az ellenőrző berendezést eredményesen tudtuk használni az egész átkapcsoló ellenőrzésén kívül az egyes részáramkörök fejlesztésénél is.

VI. Az eredmények összefoglalása

Megterveztünk és kísérleti laborminta szinten megépítettünk egy 140 Mbit/s adatátviteli sebességgel működő bitvesztesség nélküli átkapcsoló berendezést. Ennek érdekében kidolgoztuk a berendezés rendszertechni-

kai működését, elméletileg meghatároztuk a hibás szinkronizálás valószínűségeit, amelynek alapján megválasztottuk a berendezés paramétereit.

A berendezés fejlesztése, ellenőrzése és bemérése érdekében olyan műszert készítettünk, amely két 140 Mbit/s sebességű álvéletlen adatfolyamot szolgáltat olyan módon, hogy a két adatfolyam közötti fázishelyzet manuálisan vagy számítógéppel vezérelve gyakorlatilag folyamatosan változtatható végállás nélkül. A műszer tartalmaz egy ellenőrző egységet is, amely vizuális és akusztikus figyelmeztetést ad hibás adatok esetén.

A munkába bevontunk egyetemi hallgatókat is. Így (legalábbis szándékunk szerint) egyidejűleg kettős célt szolgálhattunk, az oktatást összekapcsoltuk gyakorlati problémákkal, továbbá az új iránt legfogékonyabb szakmai rétegen keresztül talán hozzájárultunk egy itthon még újnak számító technikai kultúra elterjesztéséhez.

VII. Köszönetnyilvánítás

A munka elvégzéséhez több segítséget kaptunk. Hangsúlyosan megköszönve, első helyre kell tennünk azt a hozzájárulást, amelyet az OMFB támogatás jelentett a tevékenység szervezeti keretének biztosításával, név szerint is kiemelve Peregi Zsolt főosztályvezető helyettes. Köszönettel tartozunk Edelényi Tamás oki. villamosmérnöknek, aki az átkapcsoló kidolgozásának idején egyetemi hallgatóként igen lelkesen segített a modelláramkörök léltrehozásában, a vezérlő program kódolását pedig önállóan végezte.

IRODALOM

- [1] Heer R., Schneider W.: „Protection Switching Facilities”, ANT Telecommunication Reports, Vol. 2, December 1985, pp. 50-53
- [2] Barth H., Molin M., Schröcker A., Simon H. O.: „Protection switching equipment for digital radio relay links”, TELCOM Report 10, 1987, Special Radio Communication, pp 125-130
- [3] Frigyes I., Szabó Z., Ványai P.: „Digital microwave transmission”, Akadémia Kiadó, 1989
- [4] Kókai Károly: „Többutas terjedés hatása szélessávú digitális átvitelnél”, Diplomaterv. Budapesti Műszaki Egyetem Mikrohullámú Híradástechnika Tanszék, 1990
- [5] Edelényi Tamás: „Bitvesztesség nélküli átkapcsoló”, Diplomaterv, Budapesti Műszaki Egyetem Mikrohullámú Híradástechnika Tanszék, 1990
- [6] Frigyes István: „Synchronization of random bit sequences; application to hitless switching”, megjelenés alatt