

Módszerek a nagybonyolultságú IC-k kihozatalának becslésére a gyártási eljárás szimulációjával

HOSSZÚ GÁBOR

Mikroelektronikai Vállalat

ÖSSZEFOGLALÁS

Az integrált áramkörök gyártásától elválaszthatatlanok az anyagi minőség és a gyártóberendezések működésének ingadozása. Az ezek által okozott hibák az áramkörök parametrikus és funkcionális tulajdonságaira hatnak. Attól függően, hogy melyik hibatípus a domináns, kétféle kihozatali szokás számítani.

A cikk tárgyalja a kihozatalcsökkenést előidéző hibák tulajdonságait, és az áramkörre gyakorolt hatásuk alapján történő osztályozásukat, majd bemutat számos, a hibák modellezésére és a kihozatal becslésére mostanáig kidolgozott statisztikus módszert.

Végül ismertetésre kerül egy új, mindkét hibatípust számításba vevő megközelítés a gyártási kihozatal becslésére.

I. Bevezetés

Az integrált áramkörök bonyolultságának növekedésével az eszközök méretei állandóan csökkennek, s így nő az áramkörök érzékenysége az eljárás véletlen ingadozásaitól. Mivel az IC gyártás jövedelmezősége egyenesen arányos a *kihozattal* (=a helyesen működő chippek és az összes gyártott chip számának hányadosa), világszerte növekvő erőfeszítéseket tesznek a kihozatal növelését szolgáló módszerek fejlesztésére. Ennek egyik fontos útja, hogy egy konkrét IC terv kihozatalát a gyártás elkezdése előtt igyekezzenek CAD-módszerekkel *megjósolni*, és a gyártás során *megbecsülni* az egyes részlópósek hatását a kihozatalra. Az így nyert ismeretekből meg lehet határozni azokat a szükséges változtatásokat az IC tervezési szabályokban és/vagy a gyártási eljárás feltételeiben, amelyekkel a kihozatalt növelni lehet [1].

II. A kihozatal becslési és optimalizálási feladat

Sok óv óta foglalkoznak a kihozatal modellezés és optimalizálás feladatával [2, 10]. A kidolgozott módszerek két csoportba oszthatók. Az elsőbe tartozók azon alapulnak, amelyeknél az integrált áramkörök gyártásakor az elkészített áramkörök bizonyos jellemző értékeinek adott, ún. elfogadási tartományon belülre kell esniük.

Abban az esetben, ha a kihozatali befolyásoló tényezők között csak a paraméterek órtóklinga-



HOSSZÚ GÁBOR

1985-ben végzett a Budapesti Műszaki Egyetem Villamosmérnöki Kar, Híradástechnika Szak, Műszaki fizika ágazatán "B" oktatási formában. 3 évig MTA ösztöndíjas aspiráns volt, jelenleg a MEV fejlesztő mérnöke. A Villamosmérnöki Karon

megrendezésre került Végzős Konferencián részt vett diplomamunkájával, melynek témája magasszintű fordító programok átvihetőségének vizsgálata volt. Azóta integrált áramkörök gyártási eljárásának statisztikus szimulációjával foglalkozik.

dozásait veszik figyelembe, a számított kihozatalt *parametrikus kihozatalnak* hívják, és ez lényegében mint egy túrésmező kijelölési feladat jelenik meg. Az ún. *ponthibák* az áramkör *katasztrófális* meghibásodását okozhatják, az ezekből kapott kihozatali *katasztrófális* vagy *funkcionális kihozatalnak* nevezik [4].

A funkcionális kihozatalbecslések olyan egyszerűsítő feltételezések alapján alakulnak, mint hogy pl. a kihozatal csökkenéséért csak uniformizált ponthibák felelősek [7]. Finomabb modellek a hiba-, ill. a hibamóret-eloszlás különbözőségével is számolnak [9], valamint a chipen levő esetleges redundáns áramköröket is tekintetbe veszik [15]. A fenti megközelítések bizonyos alkalmazásokban megfelelőek, de az igen nagy bonyolultságú áramkörök esetében már nem tudnak kezelni minden tényezőt, ami a kihozatalra hat.

Az eddigi módszerek legnagyobb elvi hiányossága az, hogy determinisztikusan írják le a kihozatalcsökkenést előidéző - valójában véletlenszerű folyamatokat. Ennek kiküszöbölésére jelentek meg a statisztikus eljárás-szimulációs módszerek, amelyekben következetesen valószínűségi változóként veszik számításba a véletlenszerű menynyíásokat.

A hibáknak tulajdonságaik alapján történő osztályozása továbbra is indokolt, hiszen az egyes hibaosztályokat külön-külön kezelve a legcélszerűbb módszereket alkalmazhatjuk, s így csökkenthetők a számítási költségek. A vizsgálat legnagyobb gátja az elfogadhatatlanul nagy számítási idő. Ezért az erőfeszítéseinknek arra kell irányulniuk, hogy a hibák tulajdonságait és hatásait a gyártott áramkörökre minél jobban megismerve megtaláljuk a leglényegesebb pontokat az IC kihozatal csökkenésének folyamatában.

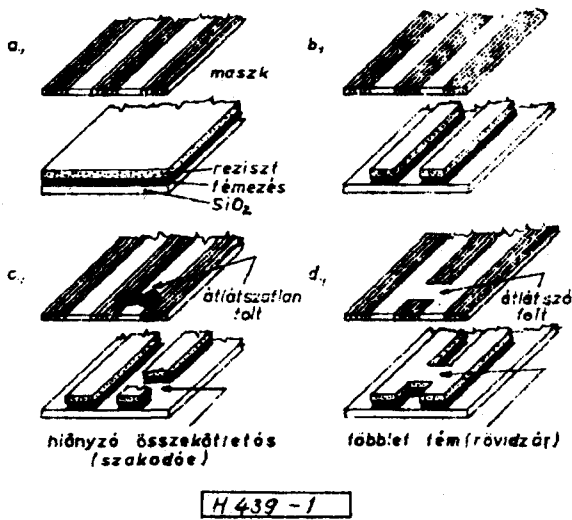
A cikkben először a kihozatal csökkenésének okait vizsgáljuk, majd a IV. és V. fejezetben néhány eddig kidolgozott parametrikus ill. funkcionális kihozatalszámítási módszer kerül bemutatásra.

Bérekzett: 1989. II. 10. (*)

A VI. fejezetben bemutatjuk egy új rendszer elvelt és részletesen kifejtjük a fent leírt megközelítést.

III. A kihozatal csökkenésének okai

A kihozatal csökkenése az eljárás során fellépő hibákból adódik, amelyek a véletlenszerű, ún. eljárás-zavarok miatt jelennek meg. Az eljárás-zavaroknak azt a részét, amelyek az összes IC elemre egyaránt deformációként hatnak, *globális*-sáknak nevezzük. A maszk elillesztés egy példa a globális deformációra. Az eljárás-zavarok másik része csak helyi deformációkat okoz, amelyek a chip csak kis területére hatnak, ezeket *helyi* zavaroknak nevezzük. Ilyenek pl. a túlyukak és általában a ponthibák. Ezekre látható példa az 1. ábrán.



1. ábra. A fémréteggel kapcsolatos ponthibák létrejöttének mechanizmusa

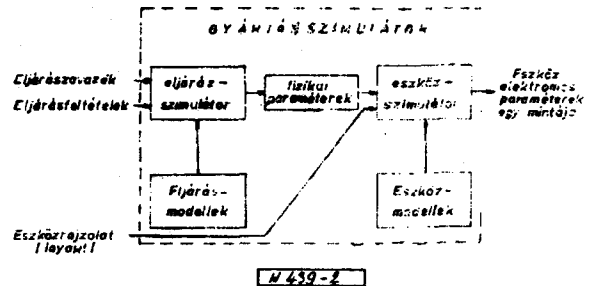
- A hibákat eredetük szerint is lehet csoportosítani.
- Emberi hibák és a berendezések meghibásodásával,
 - Instabilitások az eljárásfeltételekben,
 - Anyagi instabilitások,
 - Szubsztrát inhomogenitások,
 - Litográfiai foltok.

A zavarokat aszerint is csoportosíthatjuk, hogy az IC geometriájára, vagy közvetlenül elektromos jellemzőire hatnak-e.

A geometriai deformációknak három típusát lehet megkülönböztetni: a *laterális* hatások, a *vertikális* hatások és a *ponthibák*. A laterális hatások lehetnek *laterális szélletolódások* vagy *maszk elillesztések*. Az előbbiek az anizotróp karakterisztikájú eljáráslépések, az utóbbiak a maszk-illesztés során fellépő véletlen hibákból erednek. A vertikális hatások az IC rétegek vastagságának és a pn-átmenet mélységének deformációját okozhatják.

IV. Parametrikus kihozatalszámítási módszerek

Az integrált áramkörök gyártásakor fellépő ingadozások a VLSI áramkörök elektromos paramétereinek szórását okozzák. A gyártási folyamatot ezért, mint sztochasztikus folyamatot kell szimulálni. Az egyik legjobban kidolgozott gyártássi-mulátor, a Pittsburgh-i Carnegie- Mellon Egyetemen kifejlesztett FABRICS II (2), két fő részből áll, az egyik az eljárás-szimulátor, a másik pedig egy eszközszimulátor (2. ábra). Mivel itt az eljárást



2. ábra. Gyártássi-mulátor felépítése

statisztikusan szimulálják, így a szimulátor által előállított eszközparaméterkészlet közelíti a valóságos gyártási eljárásból előálló paramétereket. A szimulált paraméterek tükrözik az eszközök közötti korrelációt is a chipen, szeleten III. partin belül. Az eljárás pontosságán azt értjük, hogy a szimulátor kimenetének együttes valószínűségi sűrűség-függvénye (EVSF) bizonyos pontossággal megegyezik a gyártósoron mért adatok megfelelő EVSF-ével.

Eljárás-zavarok

Az eljárás-zavarok fogalma azon alapfeltételezésen nyugszik, hogy az összes eljárásbeli ingadozás oka egy alacsony szintű, nem mérhető, nem szabályozható, statisztikusan függetlenül változó fizikai mennyiségekből álló csoport: ezek tagjait hívjuk eljárás-zavaroknak (6).

Az eljárás-zavarok statisztikájának meghatározását nehezíti, hogy azokat a fizikai okokat, amelyek a gyártási eljárás ingadozásáért felelősek és amelyeket az eljárás-zavarok testesítenek meg, nem lehet a gyártási lépések modelljében használt paraméterekkel expliciten leírni. Például a szilícium kristálybeli hibák, amelyek a diffúziós eljárásra hatnak, létrejöhetnek a kristálynövesztés, a szilícium szelet polírozása vagy bármelyik hőmérsékleti vagy mechanikai kezelési hatására. Így nyilvánvaló, hogy a diffúziós eljárás modellje nem tartalmazhat annyit paramétert, hogy az összes jelenséget leírják, ami a diffúzióra hat. Sok esetben

az ezeket a jelenségeket leíró statisztikai összefüggések expliciten nem is ismertek. Egy másik nehézség az, hogy azoknak a paramétereknek, amelyeket eljárás-zavaroknak választunk, statisztikusan független eloszlásúaknak kell lenniük, hogy egymástól függetlenül kezelhessük őket.

Szokásos feltételezés, hogy az eljárás-zavarok normális eloszlásúak. A szimmetrikus eloszlások ugyanis nagyon közel állnak a normális eloszláshoz, az ilyen eloszlású paramétert tehát normális eloszlásúnak tekinthetjük. Ha viszont az eloszlás nem szimmetrikus, akkor megfelelő nemlineáris transzformációval normális eloszlásúvá alakítható át. Az itt leírtakat kísérleti úton is igazolták [12].

Egy-egy chipre a valamilyen μ várható értékkel és σ szórással jellemzett normális eloszlású véletlenszám-generátorral (VSZG) az adott eljárás-zavar valóságú értékei előállíthatók. Ahhoz, hogy az adott eljárás-zavart az egész partiban valóságúként írjuk le, figyelembe kell vennünk, hogy egy szeleten belül a különböző chipen megjelenő eloszlások sokkal jobban hasonlítanak egymáshoz, mint a különböző szeleten lévő chipok eloszlása. Az eljárás-zavarok eloszlása tehát a valóságban egymásraépülő, hierarchikus természetű.

Végül tekintsünk néhány példát az eljárás-zavarok kiválasztására. Elvileg bármelyik jelenséget választhatjuk eljárás-zavarnak, ha ez a többi eljárás-zavarnak választott mennyiségtől statisztikusan független. A gyakorlatban két fő csoportot különböztethetünk meg. Az elsőbe az eljárás-szabályozó paraméterek tartoznak (pl. hőmérséklet, nyomás, maszk elillesztés, gázok áramlási sebessége, stb.). A második a fizikai paraméterekben megjelenő szórásokat fejezi ki. Ilyenek pl. a foto-reziszt sűrűsége, a víz és a gázok tisztasága, a vegyületek fizikai jellemzői, a diffúziós állandó, az oxid növekedési tényező, stb. Az eljárás-zavarok, az eljárás-feltételek és az áramkör layoutja alapján elvileg megvalósítható az eljárás- és eszköz-szimuláció, s a végül kiadódó eszközparaméterek, amelyek értelemszerűen valóságnak megfelelő eloszlású véletlenszerű mennyiségek lesznek. Ennek alapfeltétele a bemeneti adatok helyessége. Az eljárás-feltételek és a layout paraméterek pontosságát viszonylag könnyebb biztosítani, az eljárás-zavarok értékét viszont nem, vagy csak nagyon bonyolult és hosszadalmas módon lehet megmérni. Így ahhoz, hogy egy szimulátor egy gyártósor valóságúként írjon le, rá kell hangolni az adott gyártósorra. Az eljárás-zavarok eloszlásfüggvényére elsősorban a tesztabrás mérések kiértékelésével lehet következtetni. Erre szolgál a PROMETHEUS [3] program, mely az eljárás-zavarok eloszlásfüggvényének meghatározásával ráhangolja a szimulátort az adott gyártási eljárásra.

A fentiek ismeretében nincs elvi akadályunk annak, hogy az eljárás-feltételek és/vagy a layout tervezési szabályok megfelelő módosításával a kihozatalt maximalizáljuk. Ehhez a nagyon bonyolult, és a gyakorlatban csak elhanyagolásokkal megoldható feladathoz nyújtanak segítséget a FABRICS II-höz kidolgozott különböző egyszerűsíté-

téseket alkalmazó módszerek, melyek közül egyet a következőkben részletesen ismertetünk.

A legrosszabb-eset analízis

Az IC tervet addig kell módosítani, amíg a parametrikus kihozatal megfelelő értéket el nem ér. De minden egyes módosítás után újra elvégezni a kihozatalbecslést még a fent leírt egyszerűsítések mellett is elfogadhatatlanul sok számítási munkát igényel. Ezért az IC tervet gyakran az ún. legrosszabb esethez tartozó feltételek mellett ellenőrzik, vajon az áramköri jellemzők az elfogadhatósági határon belülre kerülnek-e [13]. A régebbi megközelítésekben az eszközparaméterek közötti korrelációs együtthatót nem veszik figyelembe, ezért az IC jellemzőkre vonatkozó becslés az eszközparaméterek valóságban soha elő nem forduló kombinációján alapján történik. Így az ilyen analízis eredménye túl pesszimistikus lesz. A megoldást az jelenti, ha a legrosszabb-eset analízist a paraméterek egy alacsonyabb szintű készletére építjük, amik már független véletlen változóknak tekinthetők. Ilyenek az előzőekben tárgyalt eljárás-zavarok. Ez természetesen azzal jár, hogy szükségünk van egy gyártásszimulátorra is, amivel ezeket az eszközök elektromos paramétereire lehet kapcsolni, amikből azután pl. analóg szimulációval megkaphatók az áramköri paraméterek. Ezek után a legrosszabb-eset analízist külön-külön el lehet végezni az egyes IC paraméterekre, mint pl. az átlagos teljesítmény disszipáció, a jelkésleltetés, a felvétel III. lefutási idő, stb. Az ismertető módszer először az áramköri paramétereknek az eljárás-zavarokra vonatkozó érzékenységet határozza meg. Ezt az eljárás-zavaroknak a névleges értékük körül kismértékű perturbációja által az áramköri paraméterekben létrehozott változás alapján számítják ki [5].

Ezután érdemes közelebbről megvizsgálni, melyek is a szóbanforgó eljárás-zavarok. Többféle eljárás-zavar csoportot is ki lehet jelölni. Pl. a vonalszólesság változását (Δl), vagy magát a vonal/szélességet (l) is tekinthetjük eljárás-zavarnak. Az eloszlásfüggvény szempontjából nincs különbség, hiszen a második változót úgy kapjuk, hogy a véletlen változó Δl -hez hozzáadjuk az l_0 névleges értékét. A tárgyalás megkönnyítése érdekében olyan mennyiségeket választunk eljárás-zavaroknak, amelyek névleges értékkel az eljárás-feltételekből vagy a layout geometriából jönnek ki (példánkban l -t) és ezeket tervezési paramétereknek fogjuk hívni. A tervezési paraméterek természetesen szintén független véletlen változók, s ezért becsléni lehet egy adott kombinációjuk megjelenési valószínűségét az egyes tagok megfelelő értékkel megjelenési valószínűségeinek szorzataként. Ezt később ki fogjuk használni. A tervezési paraméterek egy adott kombinációjának megjelenési valószínűségéből kiszámítható a gyártott áramkör jószágának valószínűsége is. A gyakorlatban azonban úgy jelenik meg

a feladat, hogy gazdaságosságl, stb. számításokból kiadódott egy ν minimális valószínűség, ami az áramkör parametrikus kihozatalának felel meg. Ezt az értéket felírhatjuk azon valószínűségekkel is, hogy az i -dik tervezési paraméter (x_i) elfogadható értéket vesz fel. Az előzőekben leírt függetlenségük miatt írhatjuk:

$$\nu = \prod_{i=1}^n \nu_{x_i} \quad (1)$$

Ha $\Phi(x_i)$ az (x_i) valószínűségi sűrűségfüggvénye és x_i^{LRE} -vel jelöljük a legrosszabb esethez tartozó feltételt, akkor

$$\nu_{x_i} = \int_{-\infty}^{x_i^{LRE}} \Phi(x_i) dx_i \quad (2)$$

vagy

$$\nu_{x_i} = 1 - \int_{-\infty}^{x_i^{LRE}} \Phi(x_i) dx_i$$

attól függően, hogy milyen az éppen vizsgált áramkör paraméterhez tartozó x_i - re vonatkozó legrosszabb-eset irány.

Ha az összes tervezési paramétert ugyanakkora valószínűségi távolsággal térítjük el ($\rho_i \pm 2\sigma$),

$$\nu_x = \nu^n \quad (3)$$

akkor az összes ν_{x_i} érték megegyezik egy ν_x -szel, tehát (1) átvírva:

Továbbá a tervezési paramétereket normális eloszlásúaknak vesszük (hiszen az eljárás-zavarok bevezetésénél ezt tettük fel), akkor az x legrossz-

$$x_i^{LRE} = m_i + \omega_i \sigma_i \Phi^{-1}(\nu_x) \quad (4)$$

szabb esethez tartozó értéke a következő módon számítható:

ahol ω_i az i -edik tervezési paraméterhez tartozó LRE irány, az m_i és σ_i pedig az x_i valószínűségi sűrűségfüggvényének becsült várható értéke és szórása, Φ pedig a standard normális eloszlásfüggvénye. Az x_i^{LRE} ismeretében ki lehet számítani az áramköri jellemzők legrosszabb esethez tartozó értékét. Példaként tekintsünk egy 7 tranzistoros 3 μ m-es NMOS technológiával készült OR kaput [5]. Átlagos teljesítmény disszipációjának és jelkésleltetésének a különböző tervezési paraméterektől való érzékenységét vizsgálták és a következőket találták a legnagyobb hatásúaknak a két áramköri paraméter Ingadozására:

- L_N - vonalszélesség a nitridréteg litografálásában
- L_P - vonalszélesség a poliszilíciumróteg litografálásában
- D_B - bór diffúzió
- D_{As} - arzén diffúzió
- R_{Ox} - száraz oxidálás parabolikus növekedési tényezője

Tehát az adott áramkörnél ezek azok a tervezési paraméterek, amelyekre a legrosszabb-eset analízist el kell végezni.

Áramköri jellegzetességek figyelembevétele

A kihozatalszimuláció hatásosságát jelentősen lehet fokozni azzal is, ha a megvalósítandó áramkörből kiindulva, az áramkör működése szempontjából legfontosabb részekre végzik el a kihozatal-elméletet. Egy ilyen megközelítés [8] abból indul ki, hogy az analóg MOS áramkörökben (mint pl. a szűrő, az A/D konverter, a kódoló, stb.) a működés kritikusán függ az áramkörbeli kapacitás-arányok pontosságától. Egyszerű alapfeltevésekből kiindulva kimutatták, hogy a $\Delta C/C$ relatív hiba arányos $C^{-3/4}$ -nel, ha csak a szóihatást vesszük figye-

lembe, és $C^{-1/2}$ -nel, ha az oxid szórása a domináns hatás. Ezek az eredmények hasznosíthatók annak meghatározásánál, hogy egy adott esetben melyik mechanizmus okozza elsősorban a kapacitás szórását, feltéve, hogy $\Delta C/C$ szórásáról a kísérleti adatok rendelkezésre állnak.

V. Funkcionális kihozatalszámítási módszer

A funkcionális kihozatal csökkenését döntő részben a katasztrófális hibák okozzák. A katasztrófális hibák általában helyi hibák, főleg ponthibák, és túlnyomó részben a litográfiai műveletekkel kapcsolatban jelennek meg. Ezért a funkcionális kihozatal modellezésére vonatkozó megközelítések elsősorban a litográfiai maszkokkal kapcsolatos ponthibákra összpontosítottak. [7,9].

Azon modellekkel szemben, amelyek a litográfianak a gyártási kihozatalra való hatását írják le, három fontos elvárásunk van.

1. A maszkon fellépő litográfiai hibáknak a gyártási kihozatal csökkenésében játszott szerepének becslése.

2. A maszk korlátozta kihozatal jóslása a maszkellenőrzésből kapott eredmények alapján.

3. A tervezési szabályok optimalizálása tekintettel a rendelkezésre álló litográfiai eljárásra.

Egyes, nagyon egyszerű módszerek közvetlenül a maszkhibák elfordulási gyakoriságából vonnak le következtetéseket a katasztrófális kihozatal csökkenésére. Ezeknek az a legnagyobb hibájuk, hogy nem veszik figyelembe, hogy egy maszkon lévő hiba vagy szennyező részecske a valóságban milyen hibát okoz. Márpedig a chipen megjelenő hibák egy része teljesen hatástalan az áramkör működése szempontjából, pl. a helyzeténél fogva. Ezen kívül az egyes hibák hatását jelentősen befolyásolja a hiba geometriai környezete, a hiba mérete, az, hogy milyen rétegre vagy rétegekre hat, stb.

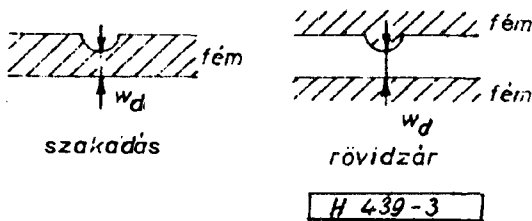
Az optikai hibák pl. a következő deformációkat okozhatják az IC layouton:

- a/ a vezető csík megszakadása,
- b/ rövidzár,
- c/ nem várt aktív (parazita) elem megjelenése.

Egyszerűsített kihozatalbecslési modell

A kihozatalbecslési feladat megoldásának megkönnyítése érdekében érdemes néhány egyszerűsítő feltételezéssel élnünk. A későbbiekben meg fogjuk nézni, hogyan lehet az eljárást kiterjeszteni a figyelmen kívül hagyott esetekre is.

- Minden chipre azonos x számú ponthibát veszünk figyelembe.
- Csak egy maszkot veszünk számításba.
- A ponthibákat kör alakúaknak vesszük, így jellemző paraméterük az R sugaruk.
- Csak az $a/$ típusú hibákra szorítkozunk, vagyis a vezető csík szakadását (elvékonyodását) vizsgáljuk.
- A chipen csak azonos szélességű párhuzamos csíkokból álló layoutot feltételezünk (3. ábra).



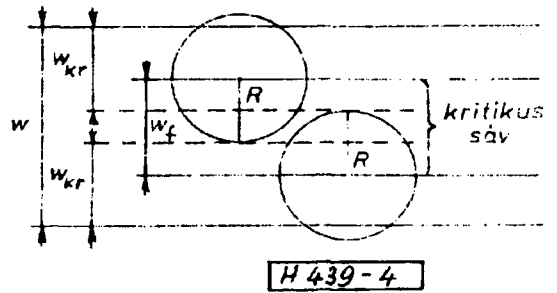
3. ábra. Ponthiba hatása a fémezésre

A deformált szélességet nevezzük W_d -nek. Indokolt bevezetni egy W_{kr} kritikus csíkszélességet, amelynél ha kisebb W_d , a hibát figyelembe kell vennünk. W_{kr} függ a szóbanforgó réteg fizikai tulajdonságaitól és az áramsűrűségtől.

Így a kihozatal egyenlő annak a valószínűségével, hogy minden maszkhibára $W_d \geq W_{kr}$.

A valószínűség az R -t valószínűségi változóként kell tekintenünk, $f(R)$ sűrűségfüggvénnyel, melyet most tekintsünk Poisson eloszlásúnak, a későbbiekben még visszatérünk rá. Ezek után vizsgáljuk meg, hogy adott R sugar esetén hol helyezkedhetnek el a ponthibák középpontjai, hogy hibát okozzanak. Tekintve, hogy csak a $2R > W - W_{kr}$ méretű ponthibák okozhatnak hibát, könnyen meggondolhatjuk, hogy minden fémcsíkhöz egy ún. kritikus sáv lesz a keresett mértani hely. Ha W a vezető csík szélessége és egy $W_f = 2(R + W_{kr}) - W$ szélességű sávon belülre esik a ponthiba középpontja, $W_d < W_{kr}$ lesz, így áramköri hibát okoz (4. ábra).

A helyzetet bonyolítja, hogy $f(R)$ a maszkon vagy a fotoreziszten lévő szennyező részecskék vagy foltok sűrűségfüggvénye, a chipen megjelenő hibák nagyságát azonban befolyásolja még a litográfiai műveletek pontatlansága is. Így a pont-



4. ábra. A kritikus sáv

hiba valódi átmérője: $R_v = R + \Delta W$, ahol ΔW normális eloszlású valószínűségi változó, $f(\Delta W)$ sűrűségfüggvénnyel. Így W_f helyesebb értéke: $W_f = 2R_v + 2W_{kr} - W$.

A kihozatalt, azaz, hogy a hiba középpontja a kritikus területen kívülre esik, a kritikus sáv és R_v eloszlásának ismeretében ki lehet számítani.

Kihozatal becslési eljárás

Az előbbiekben egy nagyon leegyszerűsített esetre mutattuk be a hibamodellizést. A valóságjobb leíráshoz a következő feladatokat kell megoldani.

Először is, csak a vezető sávban képződő elvékonyodásokat vettük figyelembe, de a fenti gondolatmenettel teljesen analóg módon számíthatjuk ki a szigetelő sávokban képződő elvékonyodások következtében fellépő hibák valószínűségét.

A másik gond, hogy a valóságos alakzatoknál a hibák összegzése és így a meghibásodási valószínűség bonyolultabb képlettel írható csak fel mint a vezető ill. a szigetelő csíkok esetén. Aktív eszközöknél W_{kr} értelmezése természetesen megváltozik.

Harmadikként figyelembe kell vennünk, hogy elvileg sem helyes egy-egy maszakra külön, egymástól függetlenül számítani a meghibásodási valószínűséget, hiszen a hiba hatása a kihozatalra jelentősen függ a hely fizikai jelentésétől, tehát a többi maszktól. Ez nyilván külön hibaanalízist igényel.

Egy áramkörben előforduló ponthibák x számára (7) szerint a következő megfontolásokat tehetjük. Mivel sok, a chip méretéhez képest elhanyagolható méretű túlyuk található egy chipen, ezért ezek Poisson eloszlást követnek. Így ha λ a túlyukak átlagos sűrűsége egy szeleten (túlyukak száma per az áramkörök száma) és $P(x)$ annak a valószínűsége, hogy egy adott áramkörben x túlyuk van, akkor

$$P(x) = e^{-\lambda} \frac{\lambda^x}{x!} \quad (5)$$

Az egy áramkörre eső túlyukak számára vonatkozó eredményt továbbfejlesztve [9] λ -t valószínűségi

nűségi változóként lehet értelmezni, amelynek $(0, \infty)$ -n értelmezett sűrűségfüggvénye: $f(\lambda)$
Így

$$P(x) = \int_0^{\infty} \frac{e^{-\lambda} \lambda^x}{x!} f(\lambda) d\lambda \quad (6)$$

$f(\lambda)$ -t gamma eloszlással közelítve:

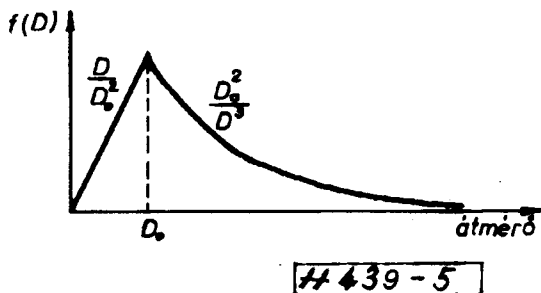
$$f(\lambda) = \frac{1}{\Gamma(\alpha) \cdot \beta^\alpha} \lambda^{\alpha-1} e^{-\frac{\lambda}{\beta}} \quad (7)$$

ezekután (6)-t Integrálva kapjuk:

$$P(x) = \frac{\Gamma(x+\alpha)}{x! \Gamma(\alpha)} \cdot \frac{\beta^x}{(\beta+1)^{x+\alpha}} \quad (8)$$

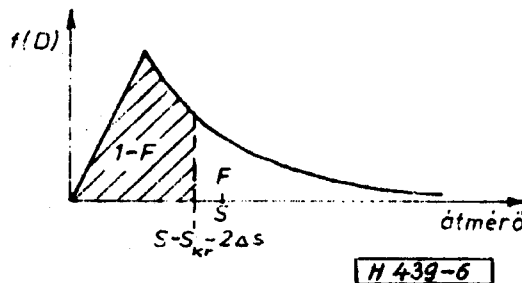
Ez pedig egy negatív binomiális eloszlás. Várható értéke $\alpha \cdot (\beta + 1)$, szórásnégyzete: $\alpha \cdot \beta \cdot (\beta + 1)$. α és β a mért adatok várható értékéből és szórásából megkapható.

Az eddigiekben a hibák térbeli eloszlásával foglalkoztunk, de a hatásos hibamodellezéshez a hibaméreték eloszlását is ismernünk kell. Az előzőekben Poisson eloszlásúnak vettük a hibákat, de vannak eltérő megközelítések is. Ilyen pl. az 5. ábrán látható eloszlás, melyet tesztábrás mó-



5. ábra. Hibaméret-eloszlás

résekkel igazoltak (4.10). Itt a $D=2R$ hibaátmérő $f(D)$ sűrűségfüggvényét láthatjuk. A D_0 , a legnagyobb valószínűségű hibaátmérő nagysága megegyezik a litográfiai eljárás felbontóképességével. Így megkaphatjuk R keresett sűrűségfüggvényét, amit felhasználva az egyszerűsített kihozatalbecslési modellünkben, megkaphatjuk a ponthiba okozta kihozatalcsökkenést. R (ill. D) sűrűségfüggvényének ismeretében azonban más úton is eljuthatunk a kihozatalhoz. A további tárgyalás megkönnyítése érdekében csak a fémcsíkok között fellépő túpont hibákat tekintjük. A tervezési szabályok előírják a fémcsíkok minimális távolságát a ship-layouton. Jelöljük ezt az értéket S -sel (6. ábra). Így az S -nél kisebb ponthibákat első közelítésben figyelmen kívül lehet hagyni. Ezek után annak a valószínűsége, hogy a fellépő pont-



6. ábra. Csonkított hibaméret-eloszlás

hiba elég nagy lesz ahhoz, hogy rövidzárlatot okozzon, megegyezik az F területtel, ami $D^2 / (2S^2)$. Ha pl. $D_0 = 0,5 \mu\text{m}$ és $S = 3 \mu\text{m}$, akkor ha az $f(D)$ sűrűségfüggvény alapján generáljuk a szimulációban a túpontokat, átlagban csak minden 72-diket kell figyelembe vennünk. Így 72-szeresére növelhetjük a túponthiba szimulációjánk hatásosságát, ha $f(D)$ helyett a csonkított sűrűségfüggvény alapján generáljuk a hiba-mintákat.

A pontosság kedvéért S helyett $S - S_{kr} - 2\Delta S$ -t kell számításba vennünk, ahol a két fémezés közötti azon legkisebb távolságot jelenti, amin keresztül még nincs átütés, $2\Delta S$ pedig a litográfiai eljárás során fellépő csfkészőlesség-ingadozást jelöli.

VI. új megközelítés a gyártási kihozatal optimalizálására

Ha gyártási kihozatalt javító számítógépes rendszert akarunk készíteni, akkor a következő - részben a feltételekből adódó - tényezőket kell figyelembe venni:

- A/ A számítási költségek nem lehetnek magasak és a számítási kapacitások nem korlátlanok.
- B/ Egy új technológia bevezetésénél nincsen, és valószínűleg rövid időn belül nem is lesz valószínű modellünk a gyártási eljárásról.
- C/ Ha új a technológia, sokkal kevesebb tapasztalat áll rendelkezésünkre, és ha kisebb sorozatok futnak, kevesebb adat van a statisztikai feldolgozáshoz.
- D/ Az eljáráshoz tartozó véletlen ingadozások nagyon nagyok, mivel ezek általában csak hosszú idő után csökkenthetők, mikor az egyes gyártóberendezések egyedi tulajdonságait megismerték.
- E/ Bármelyik kihozatalnövelésre irányuló módszernek olcsón megvalósíthatónak kell lennie. Megvalósíthatónak tűnik az az elképzelés, hogy első lépésként egy kis- vagy közepes számítógépen futó kihozatal-javító programot kell készíteni, mely a mérési eredmények alapján időről időre javítja a benne lévő modellt és ezzel párhuzamosan folyamatosan ráhangolja magát a gyártási eljárásra (önhangoló rendszer). Ez javaslatokat tesz

majd az eljárás-feltételek és/vagy a tervezési szabályok módosítására, majd az ezek bevezetése után módosult eljáráson végzett méréseket kiértékelve javíthatja az előző ciklusban tett javaslatait.

Az eljárás-zavaroknak, mint valószínűségi változóknak az eloszlásfüggvényét analitikusan írjuk be a programba, természetesen néhány paramétert betéve a függvényekbe, amit a program módosíthat az eljárásra való ráhangolódásban. Egy áramkör-szimulációt is kapcsolunk a rendszerhez, hogy megkaphassuk, mely áramköri paraméterek a legérzékenyebbek az eljárás ingadozásaira, ill. mely előállítási jellemzők okozzák elsősorban az áramköri paraméterek szórását. A kihozatal növelésében ezután már csak ezen "lényeges" hatásokkal ill. az ezeket kiváltó előállítási jellemzőkkel kell foglalkoznunk, természetesen a szimuláció végén, ha a valósággal való egyezés nem kielégítő, akkor számításba lehet venni az addig elhanyagolt hibamechanizmusok közül a kihozatal csökkenésében legnagyobb szerepet játszókat is.

A programcsomag első változatban egy IBM PC-n is megvalósulhat. Az A feltétel miatt könnyen kezelhető eljárás- és eszközeleírást kell használni. Az egyszerűbb modell ellenére is, a célnak legmegfelelőbb illesztési eljárást használva a mért adatokból megfelelő eredményeket nyerhetünk, mint pl. [14]-ben.

A B feltétellel kapcsolatban a következő megfontolásokat kell tennünk. A szimuláció során azért kell bizonyos mennyiségeket véletlen változóként figyelembe venni, mert a gyártási eljárást leíró modellünk nem tökéletes. Ha durvább modellel dolgozunk, ezt a hátrányt részben ki lehet küszöbölni megfelelően választott véletlen változókkal. Ezek eloszlásfüggvényükben "hordozzák" a modellből kimaradt információkat. Csakhogy ezen eloszlásfüggvények így még bonyolultabbak, mint egy finomabb modell alkalmazása esetén, ami az eddigi kihozatal becslő és optimalizáló rendszerekben alkalmazott matematikai módszereknél is hatékonyabb és finomabb eljárás használatát kívánja meg a számítások idejének csökkentése érdekében.

Másrészt az eljárás-modell egyszerűsítése azt jelenti, hogyha egy olyan determinisztikus, kívülről beállítható tényező megváltozik, amely a sűrűségfüggvényekben jelentkezik, modellünkben ez egy vagy több valószínűségi változó eloszlásfüggvényének megváltozását eredményezi. Kívánatos ezért, hogy a félvezető gyártósoron az idő függvényében minél kevésbé változzanak a gyártási körülmények. Ez nem jelent akadályt a módszer bevezetésében, hiszen ez a feltétel egyébként is fennáll. Indokolt különböző bonyolultságú eljárás- ill. eszközmodellek [11] felállítása, melyek egymással kicserélhető modulokat alkotnak.

Rendszerünk folyamatos ráhangolódása a technológiára kiküszöböli a C-ben leírt nehézségeket is.

A D feltételt akkor lehet kielégíteni, ha minél jobban megismerjük az adott gyártósorra jellemző, a kihozatalt lerontó tényezőket. Ezt a tényező kiválasztást a fentiekben leírtak szerint a program maga elfogja végezni.

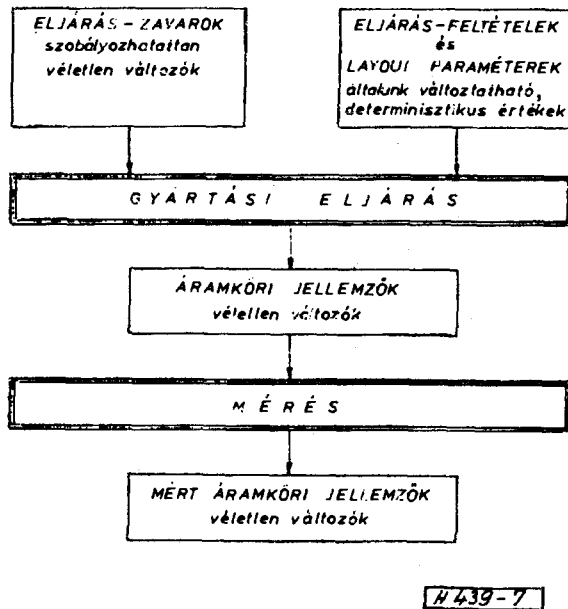
A kihozatalnövelés költségére vonatkozó E feltételt azzal elégíthetjük ki, hogy software úton (tehát beruházások nélkül) és az egyébként is szükséges teszttábra és eljárás közbeni mérések adatait felhasználva tesz javaslatokat a rendszer az eljárás-feltételek és/vagy a layout tervezési szabályok módosítására.

Az eddig felhalmozódott tapasztalatokat részben a beépített eljárásmodellben, részben az eljárás-zavarok paraméteres sűrűségfüggvényében lehet felhasználni. Mivel az eljárásmodell moduláris felépítésű lesz, az újabb kutatási eredményeket új modulok beépítésével ill. a régiek kicserélésével figyelembe lehet venni.

A rendszer működése során a gyártási eljárás bizonytalanságot is megadja, így segíthet a technológia-fejlesztés irányának kijelölésében is.

Ezek után nézzük meg közelebbről az elképzelés megvalósítása során felmerülő matematikai problémákat.

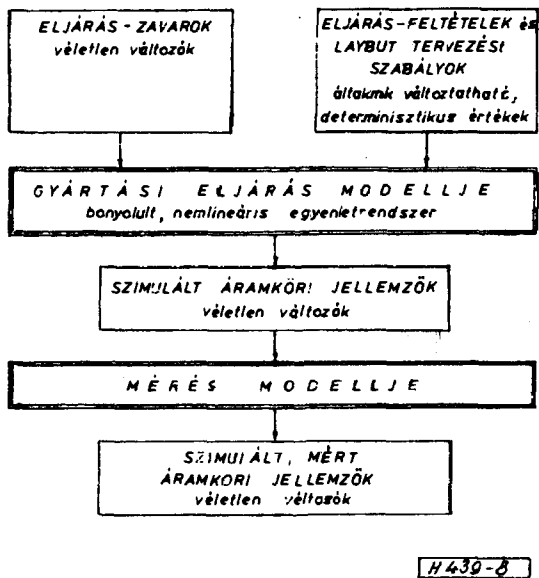
A gyártás célja, hogy az előálló áramköri jellemző készletek egy adott, ún. elfogadási tartományba essenek. A gyártási eljárás során a véletlen változó mennyiségek fellépése a 7. ábrán lát-



7. ábra. Véletlen változók megjelenése a gyártás és a mérés során

ható tömbvázzal szemléltethető.

Az általunk elképzelt szimulátor a 8. ábra szerint írja le az áramköri jellemzők "létrejöttét". Ennek alapján két célt tudunk megfogalmazni.



8. ábra. A gyártás és a mérés szimulációja.

Közvetlen cél: A szimuláció érvényességének biztosítása:

A SZIMULÁLT, MÉRT ÁRAMKÖR: JELLEMZŐK együttes valószínűségi sűrűségfüggvényének bizonyos pontossággal meg kell egyeznie a MÉRT ÁRAMKÖR: JELLEMZŐK együttes valószínűségi sűrűségfüggvényével.

Végső cél:

AZ ELJÁRÁSFELTÉTELEK ÉS A LAYOUT TERVEZÉSI SZABÁLYOK megfelelő beállításával a SZIMULÁLT ÁRAMKÖR: JELLEMZŐK minél nagyobb valószínűséggel esnek az elfogadási tartományba.

Ebből adódik az első feladat: Olyan eljárás kidolgozása, amellyel meg lehet határozni az eljárás-zavarok együttes valószínűségi sűrűségfüggvényét a gyártási eljárás modellje, a mérés modellje és a mért áramkörü jellemzők együttes valószínűségi sűrűségfüggvényének ismeretében.

A második feladat pedig az eljárás-feltételek és a layout tervezési szabályok optimumra való beállítását megkönnyítő módszer kidolgozása. Ezen feladatok megoldása érdekében megkezdtem egy paraméter meghatározó rendszer kifejlesztését. Ehhez tesztábrák szükségesek, de a ma használatos tesztábrák nem felelnek meg minden szempontból, mivel nem adnak lehetőséget minden eszközparaméter megfelelő pontosságú meghatározásához. Másrészt hiába kapunk meg egy-egy paramétert nagyon pontosan, mert az egész kiértékelés pontosságát az ezek feldolgozásához használt modell jósága határozza meg. Végül azt is tekintetbe kell venni, hogy a szükséges statisztikai vizsgálatokhoz (selejtanalízis) sok és gyors mérést kell elvégeznünk. Ezek miatt egy új tesztábra kifejlesztése van folyamatban, amelynél az eddigiekhez képest kevesebb mérésből is

több adat nyerhető a statisztikus módszer számára, s ezek kiértékelése teljesen automatikusan történik. A kiértékelés pontossága függ a gépben lévő modelltől, de ez az előbbiek szerint nem jelent megszorítást a pontosságra nézve. Viszont a gyártás eredményének kiértékelése rendkívül leegyszerűsödik, és így felgyorsítható lesz a pontosság megtartása mellett. Az ezen munkák során nyert eredmények egy következő cikkben kerülnek ismertetésre.

Köszönetnyilvánítás

Köszönetet mondok Dr. Kovács Ferenc egyetemi docensnek, aki útmutatásával és kritikáival bátorított és sokat segített munkám folytatásában és a cikk elkészítésében, valamint Lestyán Gábornak a közös konzultációkért és a Mikroelektronikai Vállalat Számítógépközpontja dolgozóinak, akik segédkeztek számítógépes munkám elvégzésében.

Függelék

Eljárás-szabályozó paraméterek (vagy eljárás feltételek):

A gyártási eljárást meghatározó, determinisztikus, a gyártó által beállított, konkrét értékkel rendelkező paraméterek (pl.: névleges hőmérséklet, névleges nyomás, gázáramlási sebesség, egy-egy gyártási lépés ideje, stb.).

Eljárás-zavarok: Az IC gyártási eljárástól elválaszthatatlan véletlen ingadozások. Két fajtájuk van:

- Eljárás-szabályozásbelli ingadozások (pl. hőmérséklet, reaktáns gázok parciális nyomása, maszk elillesztések, stb.)
- Anyagi inhomogenitásokat modellező fizikai paraméterek (pl. adalékatomok diffúziósebessége, oxid növekedési sebesség, stb.)

Parametrikus kihatás: Specifikációs paramétereit (pl. sebesség, teljesítményigény, stb.) tekintve jól működő chipek száma per az összes gyártott chip száma.

Funkcionális kihatás: Feladatát tekintve jól működő chipek száma per az összes gyártott chip száma.

Áramkör elektromos paraméterek: A gyártott áramkör tulajdonságait mutatják, pl. analóg erősítő esetén a nyílt hurkú erősítés, a bemeneti offset, stb.

Eszköz elektromos paraméterek: A chipen lévő eszközt jellemzik, pl. tranzisztor esetén a küszöb feszültség, a nyereség, stb.

Véletlen változó: = valószínűségi változó

Előállítási jellemzők: = eljárás-zavarok, eljárás-feltételek és layout tervezési szabályok együttesen

Áramkör jellemzők: = áramkör elektromos paraméterek + az áramkör funkcionális tulajdonságait jellemző mennyiségek

Gyártásszimulátor: = eljárás- és eszközszimulátor

IRODALOM

- [1] R. Razdan, A. J. Strojwas: A statistical design rule developer, IEEE Trans. Computer-Aided Design of ICAS, vol. CAD-5, no. 1. pp. 508-520, October 1986.
- [2] S.R. Nassif, A. J. Strojwas, S. W. Director: FABRICS II: A statistically based IC fabrication process simulator, IEEE Trans. Computer-Aided Design of ICAS, vol. CAD-3, no. 1. pp. 40-46, January 1984.
- [3] C. J. Spanos, S. W. Director: PROMETHEUS: A program for VLSI process parameter extraction, Proc. 1983. ICCAD, 1983. pp. 176-177.

- [4] H. Walker, S. W. Director: VLSIC: A catastrophic fault yield simulator for integrated circuits, IEEE Trans. Computer-Aided Design, vol. CAD-5, no. 4, pp. 541-556, October 1986.
- [5] A. J. Strojwas, S.R. Nassif and S. W. Director: A methodology for worst case design of Integrated circuits Proc. 1983. IC-CAD, pp. 152-153.
- [6] W. Maly, A. J. Strojwas: Statistical simulation of the IC manufacturing process, IEEE Trans. Computer-Aided Design of ICAS, vol. CAD-1, no. 3, pp. 120-131, July 1982.
- [7] T.R. Lawson, Jr.: A prediction of the photoresist influence on integrated circuit yield, SCP and Solid State Technology, vol. 9, pp. 22-25, July 1966.
- [8] J. Shyu, G.C. Temes, K. Yao: Random errors in MOS capacitors, IEEE Journal of Solid-State Circuits, vol. SC-17, no. 6, pp. 1070-1076, December 1982.
- [9] C. Stapper: Modelling of defects in integrated circuit photolithographic patterns, IBM J. Res. Develop. vol. 28, no. 4, pp. 461-475, July 1984.
- [10] C. Stapper: The effects of wafer to wafer defect density variations on integrated circuit defect and fault distributions, IBM J. Res. Develop. vol. 29, no. 1, pp. 87-97, January 1985.
- [11] S. Onga, M. Konaka, A. Omichi, K. Konzaki and R. Dang: A composite two-dimensional process/device simulation system/TOPMODE/ and its application for total process designing in submicron VLSI MOS device phase, IEEE Trans. Computer-Aided Design, vol. CAD-5, no. 3, pp. 365-370, July 1986.
- [12] C. J. B. Spanos, S. W. Director: Parameter extraction for statistical IC process characterization, IEEE Trans. Computer-Aided Design, vol. CAD-5, no. 1, pp. 66-78, January 1986.
- [13] S. R. Nassif, A. J. Strojwas, S. W. Director: A methodology for worst-case analysis of integrated circuits, IEEE Trans. Computer-Aided Design, vol. CAD-5, no. 1, pp. 104-113, January 1986.
- [14] W. Maes, K. M. De Meyer, L. H. Dupas: SIMPAR: A versatile technology independent parameter extraction program using a new optimized fit-strategy, IEEE Trans. Computer-Aided Design, vol. CAD-5, no. 2, pp. 320-325, April 1986.
- [15] C. H. Stapper et al.: Yield modeling for productivity optimization of VLSI memory chips with redundancy and partially good product, IBM J. Res. Develop. vol. 24, pp. 398-409, May 1980.
-