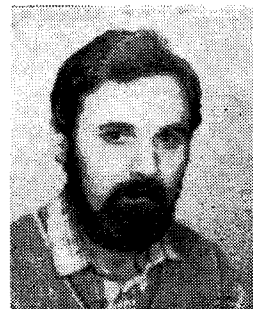


Integrált áramköri mérőrendszerek fejlesztése a MEV-ben

BÜKKI LÁSZLÓ—DR. KORMOS ISTVÁN

Mikroelektronikai Vállalat



ÖSSZEFOGLALÁS

A világpiacon található VLSI mérőautomaták két csoportba sorolhatók: a megosztott erőforrású (SR) és a pinenköti erőforrású (TPP) architektúrájú. A dolgozat ismerteti előnyeiket és hátrányaikat, majd részletesebben az utóbbival foglalkozik. Összehasonlítja a MEV új fejlesztés alatt álló automatáit a gyártásban lévő típusokkal. A nagy pinszámból eredő problémákat vizsgálja. Áttekintést ad a rendszer pontosságát befolyásoló tényezőkről. Analizálja a hibacsökkentés módszereit. Foglalkozik az autokalibrációval és a vele elérhető eredményekkel. Végül ismerteti a távlati fejlesztési feladatokat.

Akárki fogalmazta is meg először, hogy a „VLSI technológia fejlődése probléma és kihívás a mérőautomaták fejlesztői és gyártói számára” — valószínűleg igaza volt.

Kb. 10 évvel ezelőtt a 8 bites mikroprocesszorok a szó szoros értelmében előzönlöttek a világot. Nyomukban megjelentek a 16 bites processzorok, amiket napjaink 32 bites egy chip-es központi egységei követtek. Vagy ha végig tekintünk a memória áramkörök generációin a kb. 15 éves 1103-as 1 kbit-es dinamikus RAM-tól napjaink 1 sőt 4 Mbit-es memória áramköréig, megérthetjük, micsoda erőfeszítést követel ez a fejlődés az ezen eszközök minősítését végző univerzális mérőrendszerektől.

Amikor az IC mérésről vagy tesztelésről beszélünk, általában funkcionális vizsgálatot értünk alatta „worst case” vagy ehhez közeli dinamikus feltételek mellett. Ezen kívül mérni lehet az eszközök egyenáramú és dinamikus paramétereit is, de a nagybonyolultságú áramkörök esetén döntő fontossága a dinamikus funkcionális vizsgálatnak van (9). A paramétermérés általában csak az áramkör kisebb, a kivezetésekről közvetlenül elérhető részéről ad információt. A működőképeség teljes ellenőrzése csak a szimulált üzemi körülmények közötti funkcionális teszteléssel lehetséges.

A mérendő áramkörök bonyolultságával együtt nőtt működési sebességük, kivezetésszámuk sőt a típusválasztékuk is. Egyre nagyobb hányadot képviselnek a világ IC forgalmában a félfogyasztói és fogyasztói áramkörök. Ezért a mérőrendszereknek nemcsak a frekvenciahatárát, a pinszámát kell növelni, hanem a flexibilitást, a programozhatóságot is. Ma, amikor egy „custom design” áramkör átfutása (tervezéstől a szállításig) hónapos nagyságrendre rövidült, a mérőautomata szoftverekkel szemben is nagyon nagyok a követelmények — a mérés nem lassíthatja és nem drágíthatja (!)

Beérkezett: 1987. V. 21.

BÜKKI LÁSZLÓ

13 éve dolgozik a MEV-nél, illetve jogelődjénél a HIKI-nél, számítógépvezérelt IC mérőrendszerek fejlesztésén. Ezen fő tervezője volt az 1985 óta sorozatban gyártott ICT 115 és 200 LSI mérőrendszereknek. Jelenleg a

VLSI mérőautomaták új generációjának fejlesztésén dolgozik. Univerzális rendszer és áramkör tervező szakember, a készülő új berendezésekben saját tervezésű ECL gate array áramköröket is alkalmaz. Lelkes úttörője a korszerű technológiák, a sokrétű nyák és a felületszerelés (SMT) alkalmazásának.

jelentősen az új termékek piacra kerülését. A számítógéppel segített tervezés CAD mellé fel kell, hogy zárkózzon a számítógéppel segített tesztelés (CAT) illetve az automatikus teszt program generálás (ATPG) is.

A teljesség kedvéért megemlíthetjük, hogy újabban a tesztelést kiegészítő illetve részben kiküszöbölni szándékozó irányzatok is rohamosan fejlődnek: ezek a tesztelhetőségre tervező módszerek, valamint az öntesztelő és javító áramkörök.

De nézzük, hogy követték ezt a fejlődést a mérőautomaták! (1). A 10 évvel ezelőtti korszak gépei jórészt memóriamérésre orientáltságuk miatt algoritmikus mintagenerátorra épültek. A mérendő áramkör kivezetéseit néhány csoportba lehetett sorolni, amelyek kiszolgálását 8 vagy max. 16 programozható órajel (fázis) látta el. Ennek a generációnak gyűjtőneve az irodalomban „Shared Resource” azaz megosztott erőforrás, t. i. az egyes pinok osztoznak a gép erőforrásain (pl. az óra, ill. fázisjeleken és a programozható feszültség szint párokon is) (6, 7, 8). Ilyen architektúrájú gépeket gyártott a világon az összes ismert „nagy” cég: jól ismert a Fairchild Sentry sorozata (7, 10, 20, 21 és a 85 elején piacra dobott 50 is), a Tektronix 3200-es sorozatú gépei, a Accutest 7800, 7900, a szinte „ipari standard” Terydane J 941, a Takeda Riken TR 3340, a Macrodatáról (ma Eaton) nem is beszélve.

A mérendő áramkörök bonyolultságának növekedésével egyidőben struktúrájuk is változott, egyre szaporodtak azok a regulárisnak egyáltalán nem nevezhető alkatrészek, amelyek bonyolult időzítési, meghajtási igényeivel túlnőtték az „SR” architektúrájú automaták lehetőségeit. Ekkor jelentek meg a piacon a „Tester per Pin” felépítésű mérőautomaták, az elsők között is a Megatest cég a „Megaone” elnevezésű rendszerével (3, 4, 1). Ez a felépítés minden áramköri kivezetés „pin” számára saját jelforrást biztosít, amely tetszés szerint programozható. Ennek a megoldásnak egyéb előnyei vannak: a rendszer struktúrája

egyszerűbb (elhagyhatók bizonyos egységek, pl. a topológiai rendező) a programozás szempontjából kedvezőbb, az autokalibráció realizálása is egyszerűsödik.

Nem sokáig maradt egyedül a Megaone a „TPP kategóriában, csatlakozott hozzá az LTX Trillium az Arraymaster” elnevezésű rendszerével. Ez a berendezés főleg a dinamikusan fejlődő CMOS gate array eszközöket vette célba. (A mai CMOS technológia 0,7 ns kapukésleltetést, 50 ezer kapu ekvivalens bonyolultságot képes produkálni optimálisan alacsony teljesítményfelvétel mellett! (1, 2).

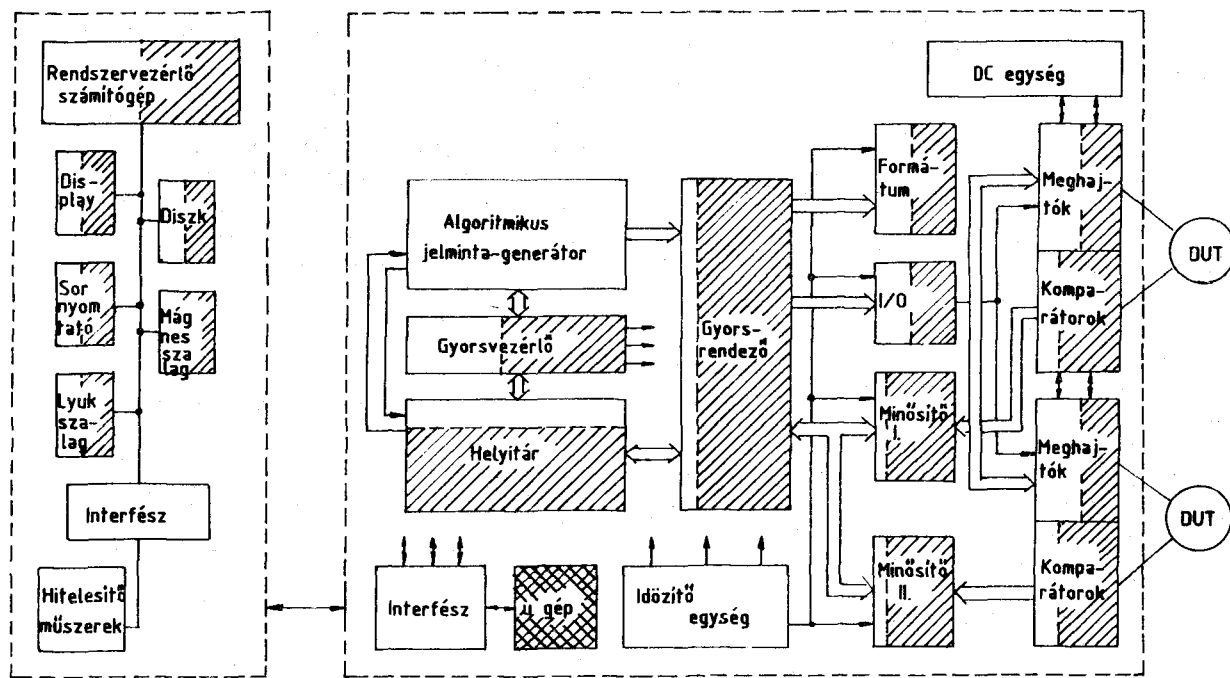
A kihívás nem maradt válasz nélkül a régi „nagy”-oknál sem, a Fairchild soronkövetkező típusa a Sentry 15 már „TPP” felépítésű. A Teradyne 1986 végén jelent meg ugyancsak „TPP” struktúrájú berendezésével a J 953-mai. A Tektronix 86 augusztusában publikálta LT 1000 típusú automatáját, amely némi kompromisszummal szintén a TPP családba tartozik (5).

Úgy tűnik tehát, hogy koncepció váltásnak vagyunk szemtanúi a VLSI mérés technikában. (Ez persze nem jelenti azt, hogy a hagyományos „SR” architektúra nem élne tovább, elsősorban a memóriamérés területén.) Említésre méltók az új mérőrendszerek fejlesztésének költség és idő adatai is. A Megaone 5 év alatt 20 millió dollárból született. Az LTX Trillium Arraymaster 2 év alatt 15 millió dollárból készült el (1). A Teradyne J 953 fejlesztési költsége kb. 25 millió dollár, de a

cég piaci vezető pozíciójának visszaszerzését reméli tőle (1).

A MEV mérőautomaták múltja és jelene

Az integrált áramkör mérőautomaták fejlesztése és gyártása vállalatunknál (illetve jogelődjénél a HIKI-nél) már meglehetősen nagy múltra tekint vissza. Kb. 15 évvel ezelőtt készült pl. az ICT—2 típusjelű számítógép vezérelt mérőautomata. Néhány évvel később pedig már egy korszerű algoritmikus mintagenerátor fejlesztése indult meg memóriamérési célra. Ebből a „memory exerciser”-ből alakult ki az az ICT 110 C néven ismert mérőautomata, amelynek a gyártását az EMG vette át a későbbiekben. Az algoritmikus mintagenerátorra alapozva fejlesztettük ki a ma is gyártásban levő „SR” architektúrájú 10 MHz-es mérőautomata családot: az ICT 200-as és az ICT 115-öt. Közös blokkvázlatuk az 1. ábrán látható (9). Mindkét gép fő funkcionális egysége azonos: az algoritmikus mintagenerátor. A mintagenerátor jelei egy rendezőhálózaton keresztül a „format” egységre kerülnek. A „Format” egység 8 (vagy max. 12) programozható órafázis segítségével állítja elő a pinelektronika számára a meghajtó jeleket, illetve a várt mintát. Az egységek összehangolt működését, illetve a 3 állapotú driverek vezérlését és a komparátorok maszkolását teszi lehetővé egy parancsmemória. A buffermemória tömörített, nem algoritmikus minták



H 34 3 - 1

1. ábra. Az ICOMAT 115 és ICOMAT 200 egyesített blokkvázlata

előállítására szolgál. A méréshez szükséges programozott szintek előállítását, illetve a statikus paraméterek mérését végzi a DC egység.

Az ICT 200 vezérlését a világszerte sikeres és elterjedt 16 bites számítógép a PDP 11/40 végzi (illetve ennek szocialista megfelelői). Alkalmazási területe főleg MOS (és bipoláris TTL) LSI áramkörök, mikroprocesszorok és perifériaillesztők, memóriák stb. DC és funkcionális mérése.

Használható szeletmérővel gyártásközi ellenőrzésre vagy automatikus adagolóval végmérésben. Rendkívüli flexibilitása alkalmassá teszi különböző karakterizációs vizsgálatokra is. Az alkalmazott számítógéppel komplex adatgyűjtés és adatfeldolgozás is végezhető. A berendezés 2 mérőhelyes, mérőhelyenként 48 I/O vagy 96 I+O pin kiszolgálására alkalmas. A mérőprogramok RT 11 alatt futó IPS programnyelven írhatók meg.

Az ICT 200 mérőautomata memóriamérésre dedikált egyszerűsített változata az ICT 115. Paraméterei hasonlóak az ICT 200-éhoz, csak mérőhelyei kevesebb pin kiszolgálására alkalmasak (24 drivert és 16 komparátort tartalmaznak).

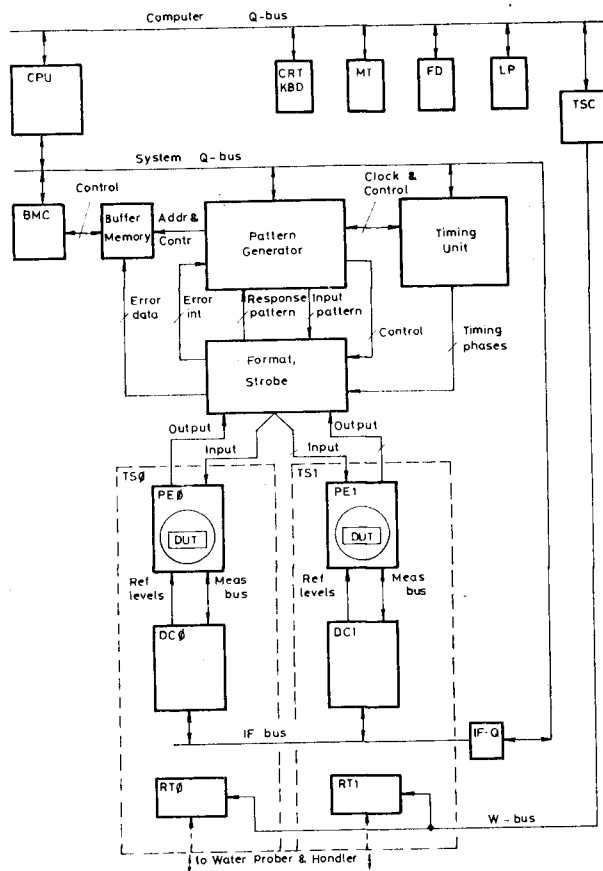
Két ICT 115 berendezés alkot együttesen egy 115 S rendszert. Az egyes mérőtornyok mikrogépes vezérléssel működnek (LSI 11/03 ill. Elektronika 60). A mikrogépek soros vonalon kapcsolódnak egy Elektronika 100/25 számítógéphez. Az egyes tornyok autonóm is működhetnek, ez esetben floppy-lemez tárolót kell csatlakoztatni a vezérlő mikrogéphez.

A vállalat új fejlesztésű mérőautomatái részben a határfrekvencia, részben a pinszám tekintetében térnek el az eddig gyártott 10 MHz-es típusoktól.

Az ICT 115 20 MHz-es utóda: az ICT 125. Ez a memóriamérő nemcsak sebességben szárnyalja túl elődjét, de a mintagenerátor szolgáltatásai is magasabbrendűek. (X—Y címzés, automatikus háttérgenerálás stb.) Bit számban képes lesz kiszolgálni a mai legkorszerűbb áramköröket is. Számítógépes vezérlése is korszerűsödik. Vezérlő mikrogépe az LSI 11/23, amelyen többfelhasználós operációs rendszer is futhat. Ez lehetővé teszi a vezérlő számítógépen is az egyidejű mérést és programfejlesztést. A mérőprogramok korszerű Pascal bázisú mérőnyelven írhatók. A fejlesztés 1987-ben fejeződik be és még ez évben megindul a gyártás is. A mérőrendszer blokkvázlata a 2. ábrán látható. A jelmintagenerátor szolgál a funkcionális vizsgálat elvégzéséhez szükséges jel-mintasorozatok generálására és a nagysebességű vezérlési feladatok ellátására.

A vezérlőpult (RT) elsősorban az ipari környezetben történő rendszerfelhasználást segíti elő.

Az időzítő és formáló egység a szükséges jel-minták fizikai tulajdonságait határozza meg és meghajtja a pin elektronika egységeit ill. az annak kimenetén lévő jelsorozatokat feldolgozza. DC egység szolgál az analóg jellemzők előállítására, valamint azok mérésére. Korszerű interface rendszer biztosítja a számítógép és egyes részegységek közötti kapcsolatot. Mindkét pin elektronika (PE) egyidejűleg akár 2—2 áramkör vizsgálatát tudja elvégezni. A helyi vagy buffer memória



2. ábra. ICT—125 blokkvázlat

(BM) random mintákat szolgáltat, illetve hibagyűjtést végezhet. A buffer memória és a számítógép adattároló perifériái adatgyűjtést és speciális adatfeldolgozási feladatok megoldását teszi lehetővé. Így kielégíthetők a gyártásközi és végellenőrzés statisztikai és a félvezető fejlesztés karakterizációs igényei is.

A VLSI mérő ICT 220 esetében a nagy pinszám (256) új problémákat vet fel. A generált jelek, illetve az érzékelő áramkörök hibáit szűk túréson belül kell tartani. Ez — mint látni fogjuk — rendszeres önhibeletesítés nélkül nehezen biztosítható. „SR” felépítés esetén tovább duzzadna az a kapcsoló-hálózat, amely az erőforrásokat a pinekhez rendeli. Ez pedig magával hozna egy sereg nehezen korrigálható hibaforrást, illetve bonyolult korrekciós áramköröket ezek kiküszöbölésére (3, 5). Ezért az új VLSI mérő pin-szelet felépítésben (TPP) készül legalábbis két lényeges egység tekintetében: az időzítőgenerátor fázisjeleit és a driverkomparátor referenciaszintjeit pinenként állítjuk elő. (ld. 3. ábra). A megoldás gazdaságtalannak tűnhet, különösen nagy pinszámok mellett, de az alkalmazott technológia és kapcsolástechnika kiküszöböli ezt a problémát. (Magával hoz viszont miniaturizálási és hűtési problémákat.) A pinenkénti időzítés teljes szabadságot, flexibilitást ad a mérendő áramkör idődiagramjainak programozá-



DR. KORMOS ISTVÁN

diplomáját 1966-ban védte meg a BME Villamosmérnöki Karán. 5 évvel később digitális szakmérnöki diplomát szerzett. Ipari mérés technikai területen írt értekezéseire 1975-ben egyetemi doktori címet kapott. A MEV-ben (illetve HIKI-ben) 1974 óta dolgozik. Fő munkaterülete az automatikus mérőműszerek és mérőrendszerek fejlesztése. Jelenleg az új VLSI mérőrendszerek fejlesztési főosztályvezetője.

sához és ami még fontosabb, megfelelő statikus, illetve dinamikus pontosságot csak a funkciók pillenként független kiépítése esetén lehet elérni.

Rendszerpontosság—autokalibráció

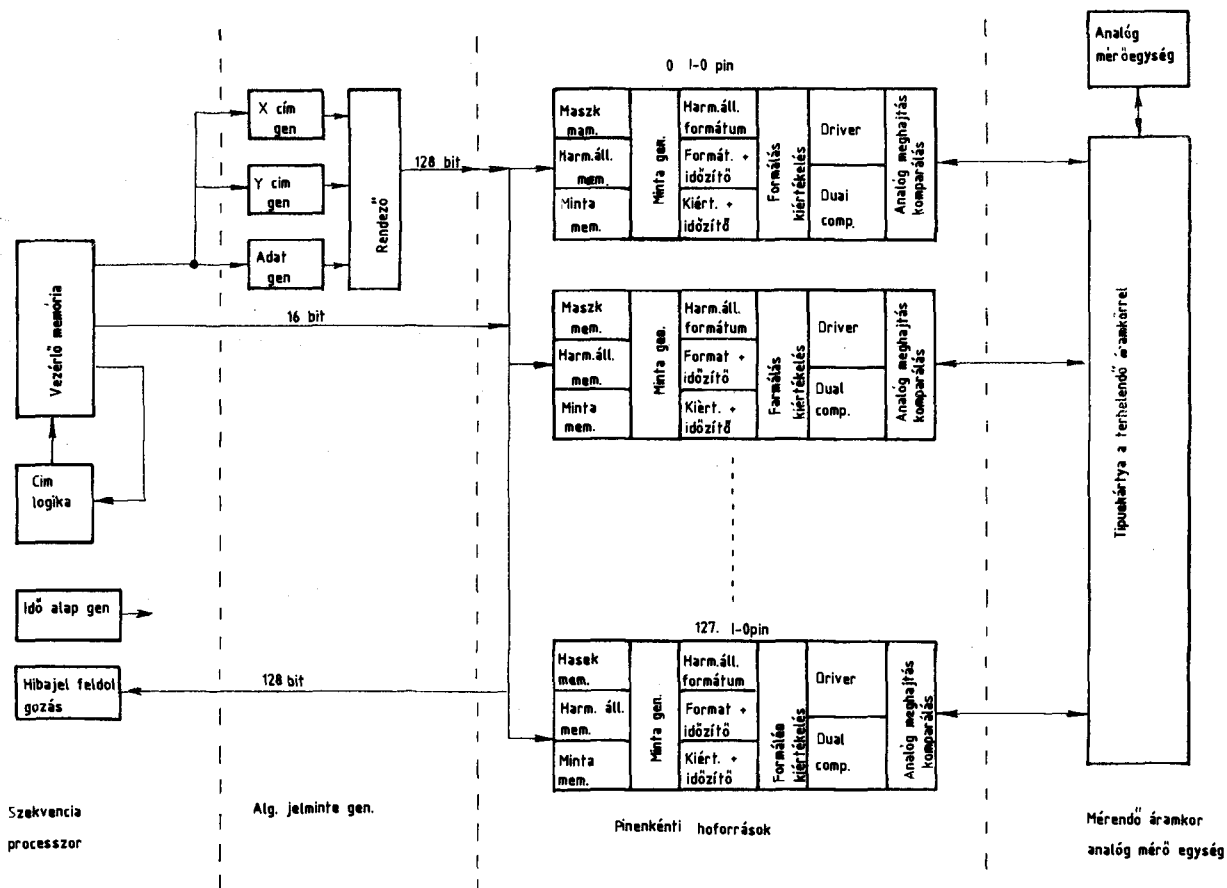
Most vizsgáljuk meg először mi okozza a mérőrendszerek mérési hibáját, és ezek után vizsgáljuk meg, hogy milyen módszerrel csökkenthetők ezek, (valamint, hogy miért lehet hasznos a pinszeletek független kiépítése).

A dinamikus pontosságot befolyásoló tényezők közül említhetjük az azonos funkciójú pinszeletek közti áramköri késleltetésből eredő differenciákat. Űthosszbeli különbségeket, (skew hiba) tápfeszültség és hőmérséklet érzékenységet. (Léteznek

utánállítással nem kiküszöbölhető tényezők is, pl: a kitöltés és mintaezékenységéből eredő dinamikus hibák.) A generált jelszintek statikus pontosságát szintén az eszközök paraméter szórása (nyitóirányú feszültségek, erősítési tényezők szórása stb.), valamint a tápfeszültség és a hőmérséklet érzékenység befolyásolja.

Kézi állító elemek alkalmazása helyett kézenfekvő módszer valamilyen visszacsatoláson alapuló automatikus kalibráció. A módszer lényege röviden, hogy a beállított NOMINALIS idő v. feszültség értékét egy megfelelően nagy pontosságú eszközzel megmérjük, vigyázva arra, hogy a mérőműszer becsatlakoztatás csak elhanyagolható módon zavarja meg fizikai jellemző értékét. A nominális és mért érték számítógépes összehasonlításából a számítógép a nominális értékét módosítja. A módszer alkalmazása során a számítógép szoftver elemei végzik a művelet stratégiáját, azonban a hardver oldalon is szükség van kiegészítő elemekre. Szükséges például a fizikai jellemzők (előzítés, feszültség szint) megfelelően finom felbontású programozhatósága, az egyes vizsgált jelek vagy áramkörök programozott összekapcsolhatósága az etalon mérőműszerrel, és mindezekon kívül szükség van az etalon mérőműszer által mért eredmény visszajuttatására a számítógépbe.

Az autokalibrációs módszer a szoftver stratégiai oldalról kétféle típusú lehet. Megoldható a feladat úgy, hogy egy olyan eljárást készítünk,



H343-3

3. ábra. ICOMAT 220 mérőrendszer architektúra

amely felméri a pinek közötti eltéréseket, és letárolja azokat. Ezek után minden felhasználói program minimális értékeit ezekkel a korrekciós tényezőkkel kell módosítani. A másik lehetőség a direkt módszer, ahol a beállítást a felhasználói mérőprogram egy erre a célra elkülönített része végzi, a saját programjára jellemző pontokban, a mérendő áramkörre specifikusan. A helyes beállítás után a módosított értékek a méréssorozat időtartamára a mérőrendszerben maradnak mindaddig, amíg az ellenőrző program felülegelete újabb kalibrációs eljárás elkezdését nem kezdeményezi. Ez utóbbi eljárással lényegesen nagyobb pontosságot lehet elérni, azonban az ellenőrző és az autokalibráló eljárást a felhasználónak magának kell megírnia.

Térjünk most vissza az autokalibráció hardver vonzatára. A fizikai jellemzők (idő, feszültség, áram) finom felbontásához különféleképpen juthatunk. Egyszerűbb teszterekben a fizikai erőforrások korlátozott számban vannak jelen, mert ezt a különböző pincsoportok azonos tulajdonságai (azonos szintek, időzítések) lehetővé teszik. Az anomáliákat azonban az egyes pincseleteken más-más mértékben kell kompenzálni. Az állító szerveket tehát pinenként kell kiépíteni. Ha a feladatot megfelelő körülményekkel, exaktul akarjuk megoldani, akkor ez a megoldás nagy pinszám esetén elég költséges, hiszen a pinenként kiépítendő „hasznos” funkciókkal terjedelmük összemérhető.

Visszatérve a pinenként kiépített erőforrású rendszerekre, látható, hogy nincs szükség külön finom állító szervre (pl. deskew áramkör) pinenként, mert pinenként nagy felbontással előállítható a fizikai jellemző névleges, ill. annak kompenzált értéke is.

A mérőrendszer nem tartalmazza az erőforrások szétosztásához szükséges nagyszámú elemet (kapcsoló hálózat), ezért egy pin felépítése önmagában egyszerűbbé válik, ezért stabilabbá, megbízhatóbbá pontosabbá. Szerencsére a félfogyasztói áramkörök megjelenésével (GATE-ARRAY) a megnövekedett hardver többlet ma már nem jelent gondot. Ilyen áramkörök alkalmazásának akkor van létjogosultsága, ha egy berendezésben sokat használunk belőle. A pinenkénti erőforrású berendezésekre pedig éppen az a jellemző, hogy egyre több és mélyebb szeletekre vágható hardver elemeket alkotnak, amely szerencsésen összetalálkozik a Gate-array áramkörök alkalmazásának feltételével.

A pinenkénti erőforrások kiépítésére VLSI mérőrendszerünknel nem csak a pontosság növelése miatt van szükség, hanem a rendszer univerzalizálását, szélesebb körű felhasználhatóságát tesszük lehetővé azzal, hogy megengedjük, hogy a mérendő áramkörök egymás melletti lábai funkcionálisan és paramétereikben is eltérően viselkedjenek. A VLSI áramkörök mérése (Gate array, mikroprocesszorok stb.) pedig egyre több váratlan feladat elé állítja a mérés megtervezőjét, akinek jókora segítséget jelent, ha nem kell állandóan a mérőberendezés szabta korlátokba ütköznie.

A fejlesztés távlati feladatai

Egyértelmű, hogy a félvezetőipar az egyre nagyobb sebességű mérőautomatákat várja, ezért a középtávú tervekben szerepelnek a 40/80 MHz-es, illetve az ennél nagyobb sebességű mérőautomaták. Rendszertechnikailag érdekességként kiemelhető az ICT 135 nagysebességű redundáns memóriamérő berendezés. Feladata 40 MHz-es sebességgel tesztelni a max. 4 Mbyte méretű IC-eket. A tesztelésen túlmenően RCM beégetőhöz hasonlóan a hibás memória sorok helyére a tartalék sorokat kell bekötnie az erre alkalmas áramköröknél.

IRODALOM

- [1] „Better Design can Solve Test Problems” *Test!* March 1986. pp. 45—50.
- [2] „New CMOS Design Demand Different and Radical Test Approaches” *James T. Healy Electronics Test* December 1985. pp. 63—71.
- [3] „VLSI-Chip Test System Tests Itself at Board Level” (*MegaOne Hardware*) *Electronics* August 5, 1985. pp. 46—49.
- [4] „Test Technology: Thiving in Adversity” *Richard Camerford Electronics, Test*, January 1986. pp. 39—44.
- [5] „An Architectural Solution to the Shyscraping Cost of VLSI Testing” *Dan Dunatchik Electronics Test*, August 1986. pp. 23—31.
- [6] „Multiplexed Timing Sources Yield Accurate VLSI Tests” *Jeffrey A. Davis Electronics Test* December 1985. pp. 107—113.
- [7] „Teradyne J 967 VLSI Test System” *Wayne Ponik IEEE Design et Test*, December 1985. pp. 57—62.
- [8] „Milestones of New-Generation ATE” *Tohru Kazamaki IEEE Design et Test*, December 1985. pp. 83—89.
- [9] „LSI—VLSI Áramkörök” *Masszi—Szamosközi Műszaki Könyvkiadó* 1985.
- [10] „VLSI Mérőautomaták architektúráis fejlődése” *Bükki—Kormos VI. Műszer és Méréstechnika Konf. és Kiáll.* 1987.
- [11] „VLSI Testermarkt wird enger” *Elektronik*, 25/12, 12. 1986. p. 12.