

Félvezető digitális jelfeldolgozó eszközök fejlesztésének általános kérdései

DR. TUZSON TIBOR

Mikroelektronikai Vállalat



ÖSSZEFOGLALÁS

A cikk összefoglalja a Mikroelektronikai Vállalatnál kialakult, a digitális jelfeldolgozó IC-k fejlesztésére vonatkozó elképzeléseket. Megállapítja, hogy a modern VLSI fejlesztésben az algoritmus, illetve rendszer-technikai (struktúra) tervezés súlya döntő lesz mivel így az adott feladatra optimális áramköröket lehet létrehozni. Az új, multidiszciplináris fejlesztési stratégia minőségileg új, szakosodáson és együttműködésen alapuló alkotó kollektívák kialakulását követeli meg. Adottságaink figyelembevételével az előre gyártott BOÁK, a bitpárhuzamos- illetve bit-soros makrocellás megközelítések perspektivikusak. Ezek egymás kiegészítői és részletesen velük jelen szám további cikkei foglalkoznak.

1. Bevezető

A Mikroelektronikai Vállalat már évek óta foglalkozik jelfeldolgozó eszközök fejlesztésével, beleértve a különböző folytonos és diszkrét idejű, folytonos és diszkrét amplitudójú hibrid, illetve monolit eszközök megvalósítását ill. alkalmazási lehetőségeinek kutatását, feltérképezését. A jelen tanulmány a diszkrét idejű és diszkrét amplitudójú, tehát digitális jelfeldolgozó monolit eszközök fejlesztési lehetőségeivel foglalkozik, ezen belül áttekintést adva a MEV fejlesztési munkájáról, amelyet a jelen szám három következő cikke (1), (2) (3) mutat be konkrétan.

A digitális jelfeldolgozó eszközök fejlesztésénél, azok ASIC (Alkalmazásspecifikus IC) jellege miatt döntő szerepük van a rendszertechnikai, számítástechnikai, jelelméleti, algoritmus és matematikai (pl. Boole-algebra) ismereteknek (4) (10), (11), (14).

Ezek az ismeretek, eltérő jellegük miatt, általában nem voltak jelen magas szinten a klasszikus félvezető fejlesztő és technológus környezetben. Az élenjáró technológiákkal rendelkező cégeknél ezen kívül sok esetben hiányzott a kényszer a másjellegű, újszerű algoritmusok fejlesztésének irányába.

Ennek eredményeképpen az algoritmusok fejlesztésének üteme — általánosságban — valamelyest elmaradt a technológiai fejlesztés ütemétől. Így történhetett, hogy még egyes nagy világcégek is digitális jelfeldolgozó eszközeik struktúráját (pl. a TRW szorozó áramkörei) a legegyszerűbb, legkönnyebben megérthető algoritmusok alapján tervezték meg. Ebben az időszakban jók voltak az esélyek arra, hogy csupán rendszertechnikai, illetve matematikai szaktudással kompenzáljuk a konzervatívabb technológiai lehetőségeket, vagyis

DR. TUZSON TIBOR

1947-ben született Kolozsváron, 1970-ben végzett a Bukaresti Műszaki Egyetemen. Jelenleg a Mikroelektronikai Vállalat BOÁK tervező Osztályán csoportvezető. Fő érdeklődési

területe a digitális jelfeldolgozás és eszközei, a témában több mérnöktovábbképző előadás és jegyzet szerzője és társszerzője, számos magyar és külföldi konferencián vett részt, mint előadó. 1985-ben egyetemi doktori címet szerzett.

új és jobb algoritmusok implementálásával egy technológiai generációváltásnak megfelelő teljesítménynövekedést érjünk el a digitális jelfeldolgozó eszközök területén. Jó példák erre a MEV szorzók: a TMC2010MAC (3), (10), (12), (14) és TMC2024-SPM (2), (13), (14), és a TMC2000 BSP (BOÁK Szignál Processzor) (10) (14).

Az utóbbi időben azonban az algoritmusok kutatása felgyorsult. Ezt bizonyítja az is, hogy a nagy egyetemi és ipari kutatóközpontok munkájának jelentős része az új, félvezető implementálásra alkalmasabb algoritmusok kidolgozásával kezdett foglalkozni. A „VLSI algoritmusok” gyűjtőnév is széles körben elfogadottá vált. A nagy elektronikai kutatási programok (VHSIC, VHPIC, ESPRIT stb.) nagy hányada is erre a területre koncentrált. Hihetetlenül gyorsan jut el egy új ötlet a rendkívül széles körű ismertség szintjére, majd szinte azonnal megjelennek a kísérleti és kereskedelmi alkalmazások is, valamint a CAD háttér is. Példaként lehet említeni a szisztolikus és hullámfront digitális jelfeldolgozó algoritmusokat és struktúrákat (11).

Nyilvánvaló ezek alapján, hogy továbblépni a fejlesztés útján csak egy jól képzett, technológiai és alkalmazástechnikai területen jártas szakemberekből álló gárda szoros együttműködésével lehet. A klasszikus, SSI—MSI szinten megszokott fejlesztési stratégiákkal ezen a területen eredményt elérni ma már nyilvánvalóan nem lehet.

2. Lehetséges fejlesztési irányok

Figyelembe véve a hazai technológiai színvonal lehetőségeit, alapvetően négy lehetséges út képzelhető el. Ezek természetesen nem egymás alternatívái, hanem egymás kiegészítői. Az egyik ilyen lehetőség, amelynél a gyors termékkibocsátás érdekében előre gyártott (semi-custom) szeletekre tervezzük. Erre jó példa az U400EBM (6), (7), (8), (9), (10), (14) aminek már konkrét sorozatgyártásban levő alkalmazása található pl. az OMC—104 típusú asztali gyors Fourier-transzformáción (FFT) alapuló digitális spektrum analízatorban (1). Több különböző gyártmányfejlesztésben is sikeresen kipróbálták, illetve alkalmazásait

Beérkezett: 1987. V. 21.

fontolgatják. Ezzel a BOAK megoldással szerényebb integrált áramköröket lehet megvalósítani, viszont biztosítják azt a műszaki tapasztalatot, ami elengedhetetlen a továbblépéshez.

A legnagyobb teljesítményt biztosító megközelítés a bitpárhuzamos makrocellás megoldás. Ennél néhány funkcionálisan önálló makrocella segítségével egyrészt közvetlenül piacképes IC-ket fejleszthetünk, és a későbbiek folyamán ezekkel komplex áramköröket, pl. egyedi, alkalmazás-specifikus (custom) jelprocesszorokat vagy akár egyéb célprocesszorokat lehet implementálni. Néhány használható makrocella a következő lehet: a $16 \times 16 + 35$ bites szorzó-összeadó, amelynek tervei készen vannak (3), (12), a sorrendi vezérlő, a cím-aritmetikai egység és az ALU. Ezekre alapozva komplexebb chipeket is implementálni lehet: szorzó-akkumuláló IC (TMC2010MAC = Multiplier, Accumulator, (3), (12), belső szorzólépéses processzor (IPSP = Inner Product Step Processor) szisztolés tömbprocesszorokhoz (SAP = Systolic Array Processor) (14), egyszerű szorzó, lebegőpontos párhuzamos szorzó, lebegőpontos ALU, sequencer, cím-aritmetikai egység (AAU-Address Arithmetic Unit) stb.

A struktúra legnagyobb előnye a sebesség, ami elsőrendű követelmény a digitális jelfeldolgozó rendszerekben. Hátránya viszont a vezetékek, illetve kivezetések nagy száma. Erre szolgáltat egy kompromisszumos megoldást a következő struktúra.

Komplexitás és huzalozás szempontjából a bitsoros jelfeldolgozó struktúrák a legelőnyösebbek. Ez a tulajdonság teszi rendkívül alkalmassá a közeljövőben várható technológiai szinten a rekonfigurálással átprogramozható struktúrák megvalósítására (10), (14). Az első ilyen megvalósított eszköz a TMC2024SPM (Serial Pipeline Multiplier), egy $24 \times 24 + 24$ bites szorzó (2), (13), valamivel fejlettebb kb. $3 \mu\text{m}$ csíkfelbontású technológiával implementálható lehetne a TMC2000BSP (BOAK Szignál Processzor) (10), (14). Ez tartalmazna egy néhány bitsoros szorzót, léptető regisztert, összeadót, kivonót és előjelváltó egységet. Ezek rekonfigurálásával rendkívül széles skálán lehetne implementálni digitális jelfeldolgozó algoritmusokat, a digitális szűrőktől a digitális spektrumanalizátorokig, sőt pl. a PARCOR jellegű beszédfeldolgozásig. A rekonfigurálás következtében magát a hardvert programozzuk optimálisan a feladathoz. Az általános célú jelprocesszorokhoz viszonyítva a rugalmasság kisebb, de minőségileg más. Ennek következménye, hogy az alapvető jelfeldolgozó algoritmusok zömét azonos félvezető technológia mellett több, mint egy nagyságrenddel nagyobb sávzélességű jelre el lehet végezni. Azonos teljesítmény mellett pedig legalább egy technológiai váltást helyettesít.

3. Következtetések

A fejlődés irányvonalából és a műszaki lehetőségek alapján egyértelműen csak arra a következtetésre

lehet jutni, hogy a digitális jelfeldolgozó áramkörök a legperspektívikusabbak közé tartoznak, amelynek a felhasználása már igen széles körű és ez a közeljövőben rohamosan tovább fog nőni. Ennek megfelelően a nagyobb sorozatú hazai igények is hamarosan jelentkezni fognak, ami elől egy félvezető-gyártással foglalkozó cég nem térhet ki.

Nyomatékosan figyelembe kell azonban venni, hogy a VLSI tervezésben és különösen a digitális jelfeldolgozó félvezető eszközök fejlesztésében a rendszertechnikai ismeretek súlya inkább döntő lesz. Enélkül már a referencia áramkörök megértése is lehetetlen, ezek részletes megismerése pedig összemérhető feladat lesz azok önálló megtervezésével. Erre a hazai áramkör-tervezésnek is fel kell készülnie.

IRODALOM

- [1] Nagy Pál: U400EBM típusú MEV szorzó alkalmazása az OMC 105 FFT analízátorban, Híradástechnika.
- [2] Aggod József, Asztalos András: Soros szorzó tervezése a Mikroelektronikai Vállalatnál, Híradástechnika jelen száma.
- [3] Szőke Sándor, Dr. Tuzson Tibor: A MAD nagysebességű kombinációs $16 \times 16 + 35$ bites szorzó-összeadó alapeleme és az erre épülő TMC2010MAC szorzó-akkumuláló integrált áramkör real-time jelfeldolgozóhoz. Híradástechnika jelen száma.
- [4] T. Tuzson, A. Asztalos: VLSI Digital Signal Processing Structures and Their Feasibility: Proceedings of the Third Symposium on Microcomputer and Microprocessor Application, (uP'83, Budapest, 18–21, Oct. 1984. P: 148–164.
- [5] Kerényi I., Tuzson T.: Analóg perifériák mikroprocesszoros rendszerekhez, BME Mérnöki Továbbképző Intézet, Jegyzet Budapest, 1984.
- [6] U400EBM 8 bites μP kompatibilis szorzó. Előzetes adatlap. Mikroelektronikai Vállalat, Budapest 1984.
- [7] János Erdélyi, Tibor Tuzson: A μP Compatible 8×8 bit Multiplier on ULA, Mikroelektronika'84, Prága, Szeptember 1984. II. kötet, 175–176 old.
- [8] Tibor Tuzson, János Erdélyi: A Low-Cost μP -Compatible Multiplier on Logic Array, International Conference on Digital Signal Processing, Firenze, 5–8. September, 1984.
- [9] Tuzson Tibor, Erdélyi János: U400EBM 8 bites párhuzamos szorzó, Magyar Elektronika, II. évfolyam 2. szám, 1985. P. 45–49.
- [10] Tuzson Tibor: VLSI a digitális jelfeldolgozásban: Magyar Elektronika, III. évfolyam 1. szám, 1986. P–16–29.
- [11] Dr. T. Tuzson, S. Szőke: The Mutual Impact of VLSI and Parallel Processing; Proceedings of the First Hungarian Custom Circuit Conference, CCC'87 Gyöngyös 11–15 May 1987.
- [12] S. Szőke, Dr. T. Tuzson: The TMC2010MAC, a High-Speed Combinational Multiplier-Accumulator, Proceedings of the First Hungarian Custom Circuit Conference, CCC'87 Gyöngyös 11–16 May 1987.
- [13] A. Asztalos, J. Aggod: Design of a 24 bit Serial Parallel Multiplier. Proceedings of the First Hungarian Custom Circuit Conference, CCC'87, Gyöngyös, 11–15 May 1987.
- [14] Dr. Tuzson Tibor: A jelfeldolgozás hardver eszközei, Proinform, Budapest, 1986.