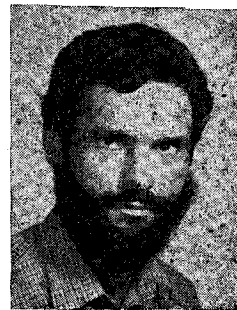


Kétfázisú órajel előállítása MOS integrált áramkörben TTL szintű bemenő jelből

NEMES MIHÁLY

BME, Híradástechnikai Elektronikai Intézet

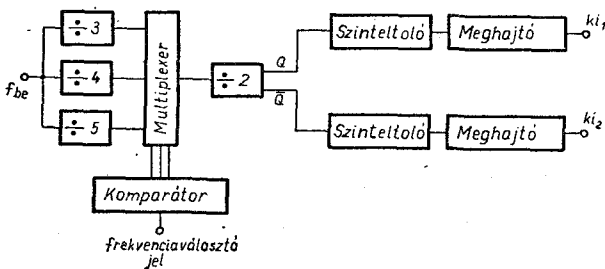


ÖSSZEFOGLALÁS

A cikk olyan áramköri megoldást ismertet, amely érzéketlen a technológiai paraméterek és a geometriai méretek változására.

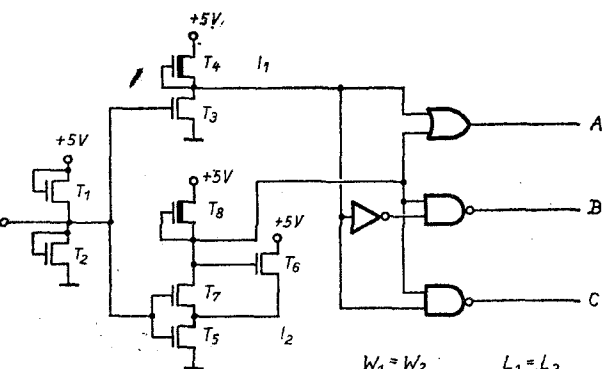
I. Bevezetés

MOS integrált áramkörökben gyakran használnak kétfázisú órajelt, amellyel kapcsolatban mindig alapvető követelmény, hogy a két fázis jelei ne lapolódjanak át. Sokszor előfordul az az eset is, hogy ezt a jel-párt egy TTL szintű bemeneti jelből kell előállítani. Az alábbiakban egy ilyen áramkör megtervezésével kapcsolatos néhány megfontolást ismertetünk. A feladat az volt, hogy egy TTL szintű jelből hatszoros, nyolcszoros vagy tízszeres frekvenciaosztás után két, 50%-os kitöltési tényezőjű, át nem lapolódó, $-5\text{ V} - +5\text{ V}$ szintű órajelt állítsunk elő.



H 141-1

1. ábra. Az áramkör blokkvázlata



H 141-2

2. ábra. A komparátor

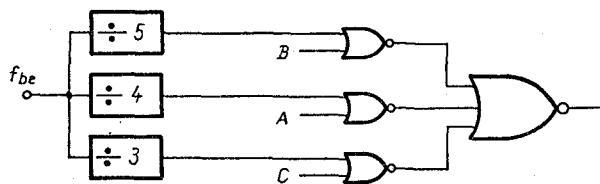
- 10× Szakadás
- 8× +5 V
- 6× 0 V

A frekvenciaosztás mértékét egy statikus bemeneti jel adta meg az alábbi módon:

Az előállított és a bemeneti jel közötti fáziskapcsolatra semmilyen megkötés nem létezett.

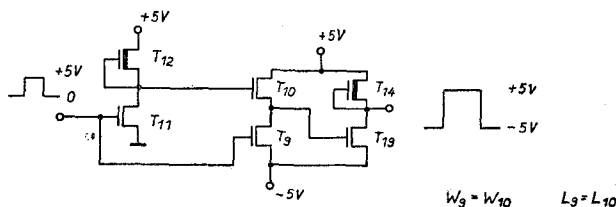
II. Az áramkör fő egységei

Az áramkör blokkvázlata az 1. ábrán látható. A komparátor és a multiplexer kiválasztják a kívánt frekvenciájú jelet, a kétszeres frekvenciaosztó kimenetén pedig már 50%-os kitöltési tényezőjű jelet kapunk.



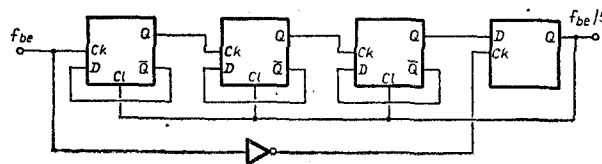
H 141-3

3. ábra. A multiplexer



H 141-4

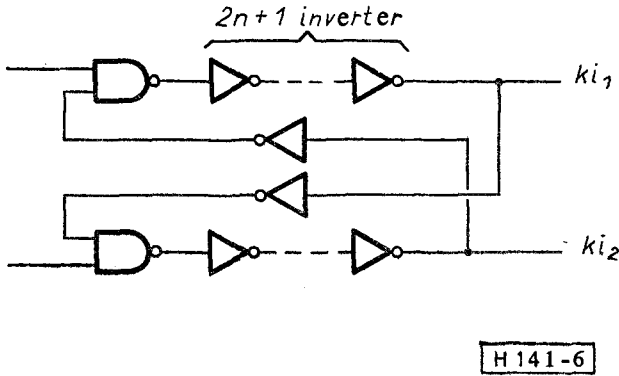
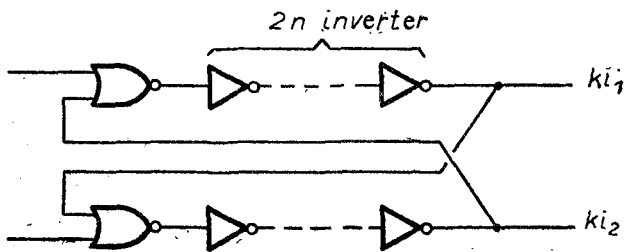
4. ábra. A szinteltoló



H 141-5

5. ábra. Ötszörös frekvenciaosztó

Beérkezett: 1985. XI. 6. (/)



6. ábra. A meghajtó fokozat

Ezek az egységek 0 és +5 V-os tápfeszültségekkel működnek a fogyasztás csökkentése céljából, a szint-áttevők feladata a ± 5 V-os jelek előállítása. A meghajtók biztosítják a terhelő kapacitások megfelelően gyors meghajtását.

Az alábbiakban összefoglaljuk az egyes egységek tervezésének nem triviális részleteit.

III. A komparátor és a multiplexer

A komparátor kialakításánál törekedtünk arra, hogy a technológiai paraméterek szórására és a geometriai méretek változására minél érzéketlenebb legyen az áramkör (2. ábra). 0 bemeneti jelnél az $I_1(T_5-T_4)$ és az $I_2(T_5-T_9-T_7-T_8)$ inverter kimenete is H , +5 V-nál mindkettő L . Külön említést csak a bemeneti szakadás esete érdemel, amikor I_1 kimenetén 0 , I_2 kimenetén H szintet szeretnénk előállítani. T_1 és T_2 méretei egyformák, ezért a közös pontjukon mérhető potenciál nagysága a geometriai méretváltozásokra a lehető legnagyobb mértékben érzéketlen. Ez a potenciál kb. 2,5 V (a szubsztrát-hatás miatt néhány tízed Volttal kisebb). I_1 terhelési arányát úgy kell megválasztani, hogy logikai küszöbszintje biztosan ennél a feszültségnél kisebb legyen. I_3 az ismert „magnövelt küszöbfeszültségű inverter”, amelyet speciálisan ehhez a feladathoz méreteztünk. Belátható, hogy T_7 gate-source feszültsége nulla. Induljunk ki abból a feltevésekből, hogy T_7 valóban le van zárva; ekkor T_6 gateje +5 V-on van. Mivel T_5 és T_8 méretei egyformák, ha T_5 gatejét és drainjét összekötnénk, ugyanakkora potenciál alakulna ki ezen a ponton, mint T_2 drainjén. Ha tehát T_5 gateje T_2 drainjére van kapcsolva, akkor drainjén a potenciál meg fog egyezni a gate-ével.

Ez azt jelenti, hogy $U_{GS7}=0$ a geometriai pontatlanságoktól és a küszöbfeszültség szórásától nagymértékben függetlenül.

A multiplexer a 3. ábrán látható.

Működése nem igényel külön magyarázatot.

IV. A szinteltoló (4. ábra)

Az áramkör működésének méretváltozásokra való érzékenységét itt is úgy lehetett minimalizálni, hogy T_9 és T_{10} méreteit egyformára választottuk.

A bemeneti jel 0 V-os értékénél T_9 5 V vezérlő feszültséget kap. Mivel T_9 és T_{10} egyforma, T_{10} gate-source feszültsége is 5 V-ra áll be (illetve a szubsztrát-hatás miatt néhány tízed Volttal ennél nagyobb lesz az értéke). T_{13} -at csaknem 5 V vezérli, ami természetesen bőven elegendő a $T_{13}-T_{14}$ inverter bekapcsolásához.

A bemeneti jel +5 V-os értékénél T_{13} gate-feszültsége könnyen kiszámítható, mert ilyenkor T_9 és T_{10} küszöbfeszültsége azonosnak tekinthető (a source-ok potenciálja közel egyforma). A $T_{11}-T_{13}$ inverter terhelési arányát érdemes nagyra választani, hogy T_{10} gatején minél kisebb legyen a feszültség. Az 1. táblázat mutatja a T_{13} tranzisztor gate-source feszültségét a $T_{11}-T_{12}$ inverter U kimeneti feszültségének és az U_{th} küszöbfeszültségnek a függvényében.

1. táblázat

U V	0	0,2	0,4	
U_{GS13} V	0,65	0,7	0,77	$U_{th}=1$ V
U_{GS13} V	0,64	0,71		$U_{th}=1,3$ V
U_{GS13} V	0,69	0,75	0,81	$U_{th}=0,8$ V

Látható, hogy U_{GS13} alatta marad a küszöbfeszültségnek U_{th} és U széles tartományában.

V. A frekvenciaosztók

A frekvenciaosztók lehetnek aszinkron számlálók, de alapállapotba állításukat a számlálási ciklus végén feltétlenül érdemes szinkron módon végezni a hazárdok elkerülése céljából. Egy ötszörös frekvenciaosztást végző áramkör az 5. ábrán látható.

VI. A két kimeneti jel át nem lapolódásának biztosítása

Legjobb módszer az át nem lapolódás biztosítására, ha a kétszeres frekvenciaosztást végző tár slave fokozatába bevonjuk az ezt követő fokozatokat is és a visszacsatolást a tényleges kimenetekről létesítjük [1]. Így a terhelésektől függetlenül mindig meg fogja előzni a magas szinten levő kimenet jelének lefutása a másik jel felfutását (6. ábra).

IRODALOM

- [1] C. Mead, L. Conway: Introduction to VLSI systems Addison-Wesley 1978.