

Hol a határ?

1985. aug. 26—28 között tartották Tokióban 21 ország 315 szakemberének részvételével a VLSI '85 Nemzetközi Konferenciát az International Federation for Information Processing (IFIP) és helyi tagszervezete, az Information Processing Society of Japan rendezésében. A két évente megrendezésre kerülő konferencián igyekeznek a VLSI architektúra, áramkörtervezés és mérés technika területén fórumot biztosítani műszaki tapasztalatcserére. Az első konferencia 1981-ben Edinburgban volt, ezt Trondheim, Norvégia követte. Ennek, a sorrendben harmadik konferenciának különlegessége, hogy ez volt az első, amelyet egy VLSI nagy hatalom szervezett, és így a közvetlen dialógus reményével kecsegtett a csakanem 200 japán résztvevővel, a mikroelektronikai forradalom élharcosaival. Nos, mint más Japánban rendezett tudományos-műszaki tanácskozáson, itt sem számíthattak a résztvevők napi munkájuk során közvetlen hasznosítható információra, a rendkívül éles konkurrenciára a vezető amerikai és japán cégek között, de a hazai cégek egymás közötti versenye is sajátos virágnyelv használatára készítette az előadókat. Így sem volt ritka a kiterő válaszok mellett a felvilágosítás kerek megtagadása sem.

A konferencia főbb témái, melyeket az összesen 39 előadás felölelt:

1. VLSI architektúra
2. A technológia hatása a tervezésre és áramkör felépítésre
3. Új CAD — számítógépes tervezési eljárások
4. Tervezéselmélet és módszertan
5. Új alkalmazások

Korszerű CAD eszközök

Bár jelenleg az egész világon a félvezetőipar recessziójáról, időszakos válságról beszélnek a tavalyi fellendülés után, a Japán Elektronikai Ipar Fejlesztési Társulás 5 éves előrejelzése az országban továbbra is folyamatos, évi 12,6%-os növekedéssel számol 1990-ig. Az 1983-as 58 milliárd \$-os termelési érték előreláthatóan megduplázódik. A számítógépgyártás éves növekedési üteme 13,8% lesz, ezen belül a személyi számítógépek gyártásnövekedése 20,3%-os. Az IC gyártás fejlődése az 1976—83 időszakban 28,5%-os volt, de ezt is meghaladja a jóslott 29,1%-os ráta. A biztosíték a derülő jöslatok valóra válására az elektronikus tömegkommunikáció (videotex), az office automation (OA), factory automation (FA), és home automation (HA), azaz a hivatalok, gyárak és otthonok automatizálásának viharos fejlődése, aminek Japánban napról napra tanúi lehetünk.

Ennek az elképesztő ütemű átalakulásnak műszaki alapja az a VLSI, amiről 3 napig szó volt. A címben jelzett kérdés a konferencia mottója is lehetett volna, több értelemben is. Vitathatatlan tény, hogy ma tömeggyártásban a japán cégek aligha találnak vetélytársra, így a komplexitás növelésének fő területén, a memóriáramköröknél elsősorban ők viszik el a pálmát. Nem ez a helyzet a nagyobb tervezési, mérés-technikai ráfordítást igénylő egyéb alkalmazási területeken, ahol hagyományosan USA főként érvényesül. Ne írjuk le (Nyugat-) Európát sem! Ez volt a lényege kontinensünk vezető cégeinek szószólójaként E. Hörbst (Siemens AG) bevezető előadásának. Az európai részesedés jelenleg ugyan

csak 15—20%-a az USA, ill. Japán részesedésének a világpiacra (ld. 1. ábra) és a helyi cégek az európai piacon is csak kb. 30%-kal érdekeltek az USA 60%-a és Japán 10%-os hányada mellett, technológiailag nem maradnak el a két nagy mögött. Az ESPRIT (European Strategic Programme of Research and Development in Information Technology) és más ambiciózus nemzetközi, de nemzeti és vállalati szintű programok révén Nyugat-Európa már az elkövetkező öt évben a világpiac 10%-át reméli meghódítani korszerű termékeivel. Mellesleg a konferencián hallhattunk, hogy a világ jelenlegi legnagyobb, 250 000 tranzisztort és 150 000 ellenállást integráló áramköre, az INMOS IMS T414 típusú transzputere, és a komplexitás jellemzésére csupán egy technológiai adat: ez az IC több mint 600 000 kontaktusablakot tartalmaz!

Óriási piacokról, hatalmas profitról és nem utolsósorban stratégiai fontosságú döntésekről van szó tehát, hiszen a jövő társadalmának gazdasági fejlődése a következő években is a mikroelektronikára, mint az ipari fejlődés motorjára és a termékek kulcselemére épül. Az integráció fokozása, a komplexitás növelése tehát nem áll, nem állhat meg, az út a ZSI-től (zero-scale-integration vagy dezintegráció) az SSI, MSI, LSI, VLSI sőt ULSI után sem zárul le. De meddig még? Hol az integráció határa, ameddig lehet és érdemes fokozni az áramköri bonyolultságot?

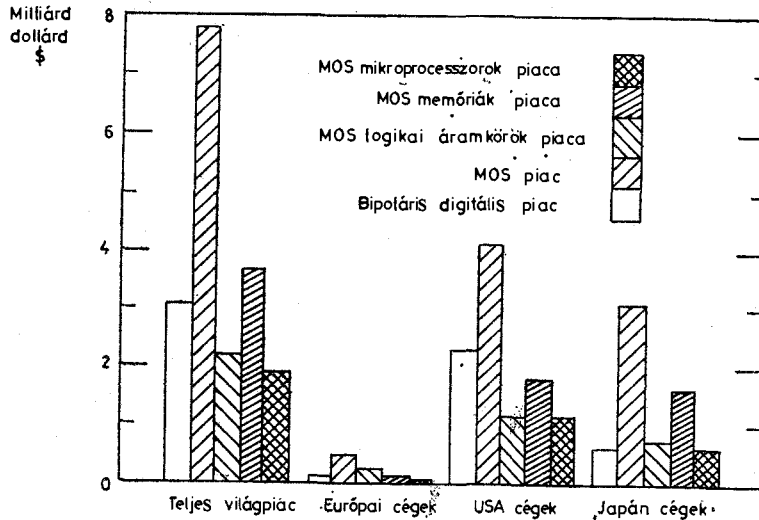
A zömmel speciális kérdésekre koncentrált előadások mellett több meghívott előadó és a panel-vita is ezzel az izgalmas kérdéssel foglalkozott, mintegy kristálygömböt tartva a résztvevők elé a jövőbe látáshoz. A közelmúltban reprivatizált Nippon Telephon and Telegraph, Atsugi Electrical Communication Laboratories IC főkonstruktor, H. Nomura áttekintve az IC gyártás eddigi fejlődését leszögezte, hogy a bonyolultság növelésének hajtóereje mindig a gazdasági haszon volt és az is marad. Legszembetűnőbb ez a japán specialitásnak tekintett D-RAM-oknál, ahol a 64k, ill. 256 kbites táruk bit költsége mára 0,002 centre esett és 1987-re az 1 Mbitesek piackerülésével 0,001 centre zuhan. Amíg ez a trend folytatódik, csökkennek a méretek akkor is, ha ez óriási technológiai ráfordítást igényel. Előrejelzése szerint a jelenlegi minimális vonalvastagságról, a gyártásbeli 1,5 μm -ról, ill. a kutatólabor szintű 0,3 μm -ról az évezred végére a gyártásban elérhető a mai labor-méret, és kutatási szinten már 0,1 μm körüli vonalmérettel számolhatunk. Ez 0,01 fJ energia kapcsolását jelenti 0,1 μW teljesítménydisszipációval, 0,1 ps késleltetési idővel CMOS invertekben. De elérhető-e ezek az értékek fizikailag? Ez volt a témája J. Meindl, a Stanford University Integrált Rendszerek Központja igazgatója előadásának és a válasz egyértelmű igen. Csakhogy mára már bizonyos, hogy a határok megbecslésekor nem elsődlegesen a fizikai korlátok szerepe a döntő, hanem a hierarchikus szemlélet szerinti egyén tényezők, az anyagi, eszköz, áramköri és rendszer-technikai korlátoké. Legkézenfekvőbb az arányos méret-csökkenés elvének (scaling) megfelelően az anyagi korlátokból származó probléma, a fémezési hálózatok kérdése. Az adott chipen elérhető hozzáférési idő, ill. teljesítménydisszipáció csökkentésének már a közeljövőben is az lesz a fő akadálya, hogy a fajlagos ellenállás szempontjából továbbra is optimálisnak tekinthető alumínium vezeték

hossza cm-ekre nő, keresztmetszete azonban a scaling elvének megfelelően nem csökkenthető anélkül, hogy a jelkésleltetési veszteség ne növekedne. A korábbi, diszkrét eszközökből felépített rendszerek alapproblémája mára tehát a VLSI ehikek problémájává vált. Ebből a szempontból is mérlegelve a maximális elemszám egy mammutchipen 10^9 nagyságrendben várható.

Ha analógiát állítunk fel az ipari forradalom gépipari alapanyagainak felhasználása és napjaink információforradalmának ipara, a félvezetőipar alapigénye között, következtethetünk a várható arányokra a különböző félvezetők felhasználásában. Alapvető alapanyag az acél, ill. Si, a könnyűfém alumínium szerepét a GaAs, a különféle keménységű titánét rendkívüli sebességű és kis teljesítmény veszteségű Josephson-átmenet alapanyag, a szupravezető

a WSI (Wafer-Scale-Integration) esetében ez már elkerülhetetlen.

A kerekasztalvita M. J. Newman, a DEC, korábban a MIT Lincoln Laboratory kutatója előadásával indult, melynek címe egy aktuális aggályt tükrözött: Túl nagy lenne a WSI? A kérdés lényegében eldöntetlen, legalábbis ma még. Mert a 2. ábra szerint a fenti hibásűrűséget véve alapul látható, hogy egy még elfogadhatónak tekintett hármas redundanciával (Triple Modular Redundancy – TMR) is a kihozatal rohamosan csökken, amint a szeletenkénti chipszám közelít egyhez. Ráadásul szimpla TMR esetében csak akkor kapunk helyes választ, ha a logika 3 példányból 2 helyesen működik. Kettő hibája esetén már csak a lézeres újrakonfigurálás (a hibás egységek izolálása) után várhatunk helyes választ. Ez a módszer rendkívül



H110-1

1. ábra. A világ IC piacának megoszlása főbb termékcsoportok és gyártók részesedése szempontjából. (1983, DATAQUEST)

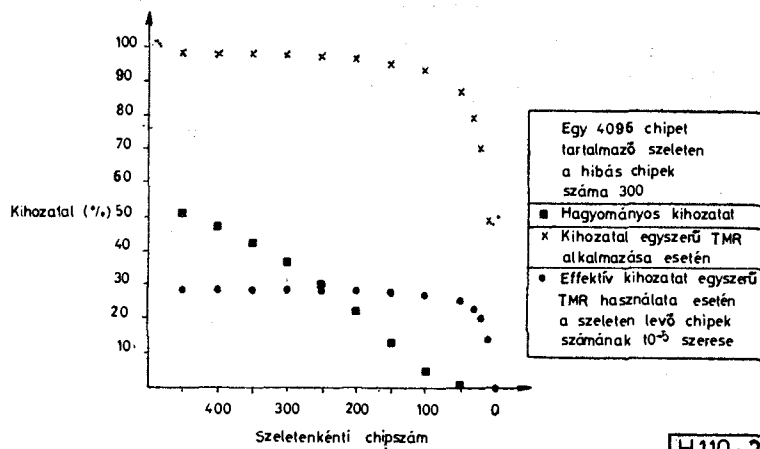
niobium, az olcsó de tömegalkalmazásokban nélkülözhetetlen műanyagokét a polikristályos Si veszi át (ld. kijelző meghajtó TFT). Tehát a VLSI és az azt követő generációk is várhatóan Si-on valósulnak meg elsősorban. A fejlődés ütemében azonban újabb törés várható az 1970 utánihoz hasonlóan, mivel a μm alatti technológiák a rendkívül tökeigényes fotolitográfiai sorok újabb cseréjét igénylik (röntgen-sugaras és szinkrotron radiátoros technika), ami feltehetően késlelteti a gyártásba vételt.

Másik fő kérdés, hogy a méretcsökkentés az eszközökben, ill. az integráció következményeként a chip terület növelése milyen sajátos technológiai-gazdasági következménnyel jár majd. Bár valamennyi világéggé legtitkosabban kezelt adatai a hibastatistikák, a kihozatali mutatók, a hibaokok gyakorisága, a „sorok között olvasva” annyi kivehető volt a vitából az irigykedő külső szemlélő számára is, hogy 4 inches szeleten CMOS technológia esetén átlagosan 300 hibával számolnak, melyek döntően véletlen eloszlásúak. (Jó volt hallani, hogy még az igazi profiknál is előfordul a szelet leejtése, a maszklemez fordított felrakása és hasonló szarvashiba.) Nos ez a hibásűrűség, amely a csökkenő méretek mellett a fokozott gondot jelenti, előreláthatólag nem is csökkenthető nagyságrendileg. Ezért szükség van a redundanciára, párhuzamos funkciókra egy-egy chipen belül is, de a szeletszintű integráció,

költséges, a redundáns logika óriási mérés- és helyigénnyel jár, a válasz helyességet eldöntő voterek helyigényéről nem is beszélve. A TMR tehát csak a jelzett tartományban hoz költségcsökkenést a hagyományos kihozatalhoz viszonyítva, de van egy minimális határ (kb. 50 chip/szelet) ami alatt a számítások szerint már nem építhető integrált logika elfogadható kihozatal reményével. Optimálisnak a szeletenkénti 5–10 chip látszik.

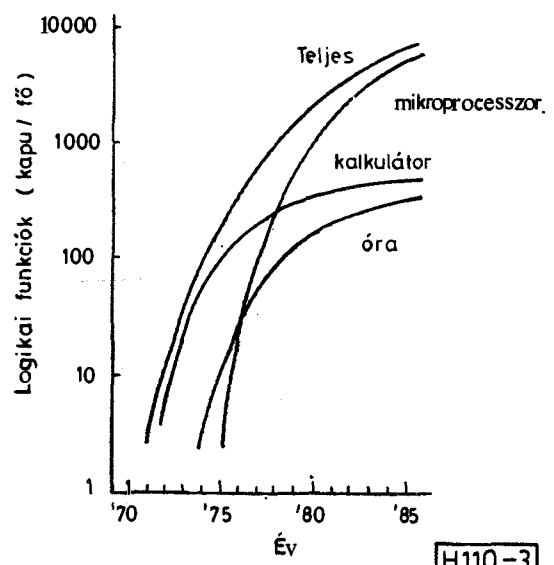
A japán résztvevők azt hangsúlyozták, s ez a technológiai-centrikus japán ipar szempontjából érthető, hogy ők még a hagyományos tervezés mellett is látnak kihozatali tartalékokat. Az IBM Japan igazgatója, N. Kobayashi szerint a rendszer paraméterei a WSI felhasználásával sem javulnának lényegesen a terjedési RC-korlát miatt, ráadásul a nagyteljesítményű vonalmeghajtók a szeletnyi chip disszipációját úgy megnövelnék, hogy a tokozás, hűtés óriási költségnövekedést okozna. A japánok a 3 dimenziós integrációban több fantáziát látnak.

A redundáns logika fejlesztése óriási tervezési ráfordítást igényel, a mai technológiai hibásűrűség mellett is lehet hagyományos architektúrával elfogadható kihozatalt elérni superchipeken. A már említett IMS T 414-es chip, ahogy J. Barron, az INMOS alapító-igazgatója és főkonstruktoré ismertette, 2 év alatt 3 kísérleti futtatás után készült el. A maszkmódosításokra egyetlen egyszer sem layout, áram-



H110-2

2. ábra. Kihozatal a szeletenkénti chipszám függvényében 300 szeletenkénti hibával számítva hagyományos tervezés mellett (■), egyszerű TMR alkalmazása esetén (×) és az elérhető effektív kihozatal (●).



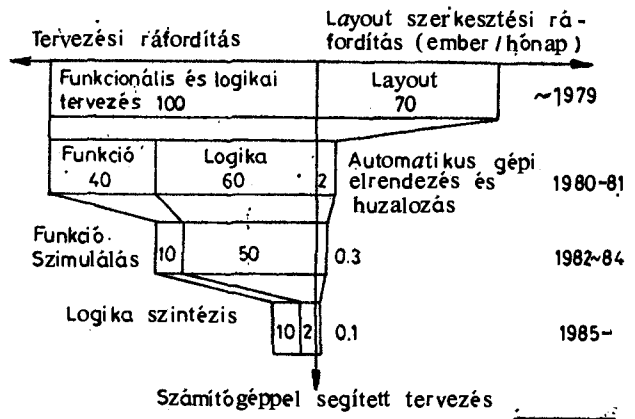
H110-3

3. ábra. Az egy főre számított logikai funkciók alkalmazásának alakulása Japánban az elmúlt 15 év során

köri vagy logikai hiba miatt került sor, csupán a rendszer szintű szimuláció elégtelensége miatti rendszerhibák korrekciója céljából. Mind a 3 futtatás „megfelelő” kihozatalú volt. Ilyen szintű integráció mellett a teljes funkcionális mérés megoldhatatlan, ezt a gyártónak be kell kalkulálnia, és reklamáció esetén az IC-t raktárról ki kell cserélni, ez még mindig gazdaságosabb.

De hát akkor mire lenne jó egy ilyen mamut-chip a maga 10^9 tranzistorfunkciójával? Van-e ma olyan alkalmazási terület, ahol ennyi elemre, ilyen komplexitásra lehet szükség?

Nos memóriából soha nem lehet elég sok, az információs társadalom hajnalán a világ méretű telekommunikációs hálózatok real-time fordító, tolmácsberendezéseiben feltétlenül lesz igény ekkora chipekre. A képátalakítók, képmegjelenítők felbontóképessége növelésének igénye nem ismer határokat, a képfeldolgozás integrálása a képátalakító chipen már a mai tv rendszerek mellett is óriási feladat és a highdefinition tv, a mai képpont-szám megnégyszerezése már csupán 1—2 év kérdése. 20 éve még senki sem tudta elképzelni, ugyan mire lehetne használni egy mikrokomputert minden íróasztalon. A felhasználási területek a műszaki lehetőségek teremtik. Fejlett ipari társadalmak-



H110-4

4. ábra. Tervezési és layout szerkesztési ráfordítás csökkenése (ember hónap) az elmúlt 6 évben a számítógépes tervezési eljárások tökéletesedésével egy 20 000 kaput tartalmazó felhasználói áramkör példáján Japánban

ban, ahogy a 3. ábra Japán esetében mutatja, az egy főre jutó logikai funkciók száma csaknem exponenciálisan növekszik. Jelenleg a Si-szabászat, a felhasználói áramkörök korszakát éljük. Bár a számítógépes tervezés fejlődése drasztikusan csökkentette a tervezési időt és emberi közreműködést, ahogy azt egy 20 000 kapus felhasználói IC példáján látjuk a 4. ábrán mindössze 6 év leforgása alatt, ha a Si olcsóbb, jobb univerzális szuper PLA-kat, processzorokat gyártani sorozatban, mint testreszabott költségigényes konstrukciókat.

A mérési problémákra is a chipen integrált teszt mintagenerátor és mérés értékelő logika adhat csak elfogadható választ, 10^9 elemes IC már az egész mérőautomatát is tartalmazhatja mellékesen a célfunkció mellett.

Alkalmazásban nem lesz tehát hiány, a vezető kutatólaborokban nagy erővel dolgoznak a WSI megvalósításán. Nemrég az INTEL elnöke fakadt ki mondván, „a szeletszintű integrációs kutatásról pedig nem tűnök el semmiféle kiszivárogtatást!”.

A konferencián Csehszlovákia és az NDK is képviseltette magát 1—2 megfigyelővel, és ha idegen színekben is, egy ösztöndíjas és a krónikás személyében két magyar hallgató is jelen lehetett.

Bársony István
Hamamatsu, Japán