

# MOS technológia vizsgálata tesztábrával

DR. VALKÓ ÁGNES—DR. ERDÉLYI KATALIN—  
SERES MIHÁLY—ROSANICS GYÖRGY  
MEV



## ÖSSZEFOGLALÁS

A tesztábra vizsgálat számítógéppel segített mérés technikán alapszik. A cikkben bemutatott számítógépes programok segítségével a rendelkezésre álló miniszámítógéppel vezérelt mérőrendszert korszerű tesztábra vizsgáló állomássá fejlesztettük. Az egyes programcsomagok a folyamatos alkalmazástechnikai vizsgálatok tapasztalataival kiegészülve nyertek végleges formát. A rendszer egyaránt alkalmas a folyamatirányítás, a tervezési paraméter meghatározás és a hibaanalízis célú tesztábra vizsgálatok elvégzésére.

## Bevezetés

Az integrált funkciók számának növekedésével egyre nő a befejezett áramköri szeleten végzett tesztábra vizsgálatok szerepe. A tesztábra vizsgálatok szerepükörének kiterjedését a számítógéppel segített mérés-technika elterjedése tette lehetővé. Az intelligens DC paramétermérő automaták a 70-es évek végén kezdtek meg átalakítani a MOS LSI technológia folyamatellenőrzését. A számítógép-vezérlés gyors adatfeldolgozást tesz lehetővé. Az alkalmazástechnikai ismeretek kiszélesedésével a mérőrendszerek szakosodtak, megfogalmazták a kifejezetten tesztábra paraméter vizsgálatra szolgáló mérőrendszerek jellemzőit [1, 2].

A tesztábra vizsgálatok hatékonyságát a megfelelően megválasztott stratégia biztosítja: milyen a tesztchip kialakítása, milyen a tesztchip elhelyezése a szeleten, milyen az adatfeldolgozás jellege, stb.

A tesztábrák kialakítása és a mérési eljárás kölcsönhatása szabványos mérőalakzatok és mérőprogramok kialakulásához vezetett. Hosszú fejlesztő munka eredményeképpen jelent meg a National Bureau of Standards (NBS) ajánlása a félvezető technológiai műveletek, műveletsorok, anyagok és berendezések minősítésére egyaránt alkalmas tesztalakzatokra [3, 4].

A korszerű Si-gate CMOS technológiák optimalizálása, a tervezési szabályok megállapítása világszerte elsődlegesen tesztábra vizsgálatokra támaszkodva folyik [5]. A tesztábra vizsgálatok fejlődése megváltoztatta a gyártósorok folyamatellenőrzésének rendszerét is. Nagymennyiségű paraméter megváltozása vizsgálható gyakori mintavételrel. A gazdaságos folyamatirányítás két egymásnak ellentmondó szempont kompromisszumos kielégítésével történik; azaz fontos az in produktív tesztchipek számának minimalizálása, növekvő mennyiségű információigény mellett. Az optimális megoldás kihozatali modellek felállítását is igényli [6].

Beérkezett: 1985. IV. 30. (A)

## DR. VALKÓ ÁGNES

A BME Villamosmérnöki Karán szerzett diplomát 1970-ben, majd műszaki doktori oklevelet 1975-ben. 1970-ben kezdett a HIKI-ben MOS integrált áramkör-technológia fejlesztéssel foglalkozni. 1976—1980 közötti időszakban a HIKI NMOS LSI áramkör technológia fejlesztési programjában konstrukciós témavezetőként vett részt. 1979-ben tudományos osztályvezetőnek nevezték ki. A HIKI megszűnésekor a

jogutód MEV félvezető fejlesztésén kapott osztályvezetői kinevezést. Az osztály MOS konstrukciós osztály néven folytatja működését. Jelenleg az OKKFT A/4 1. átprogram „Félvezető rétegszerkezetek vizsgálati módszerei” témájú 12. projekt felelőse. Tématerülete a MOS integrált áramkör technológiai optimalizálása, hibafizikai jelenségek azonosítása, a tervezés és a technológia közötti kapcsolat vizsgálata. Több nemzetközi és hazai publikáció szerzője.

Napjainkban a MOS áramkörtechnológia területén egy különleges átstrukturálódás játszódik le. Földrajzilag és gazdaságilag egymástól független egységek tervezik és gyártják a fogyasztói áramkörök egyre nagyobb hányadát. A csak MOS technológiai folyamatot áruba bocsátó „silicon foundry” és a termék tervezését, mérését, alkalmazását végző mérnökiroda közötti szerződéses kapcsolat fontos sarkköve lesz a tesztábra vizsgálat.

Tesztábra vizsgálatokkal meghatározható az adott technológiai sorra jellemző tervezési paraméterek és geometriai szabályok összessége, és ugyanezen tesztábra vizsgálatokkal ellenőrizhető, hogy azok teljesülnek-e. Tesztábra vizsgálatokkal válik mérhetővé a technológiai folyamattal generált szisztematikus és véletlenszerű hibák összes jellemzője.

Az áramkörtervezéshez használt szimulációs programok numerikus modellel írják le a realizált eszközöket. A modellparaméterek extrakciója optimalizált mérési eljárások kidolgozását igényli [7, 8, 9].

Cikkünkben vázlatosan ismertetjük a tesztalakzatok kialakítása és a mérési eljárás közötti kölcsönhatás folyamatos vizsgálatával nyert tapasztalatainkat. Bemutatjuk azt a számítógépes programcsomagcsaládot, amelynek kifejlesztésével a rendelkezésünkre álló számítógéppel vezérelt mérőrendszert a szakirodalomból ismert célberendezések és mérőszoftverek képességével felruháztuk. A példaként bemutatott mérési eredményeket új MOS technológiák optimalizálása, a MOS gyártás folyamatirányítása, a minőségbiztosítást segítő hibaanalízis, valamint a tervezési

Alakzat	Munkapont	meghatározott paraméter	Mérés, kiértékelés	Elnevezés
MOST	$I_{DS} = \text{const}$ $V_{DS} = \text{const}$ $V_{SB} = \text{const}$	$V_G$ [V]	feszültség beállítás iterációval	„VTU”
MOST	$I_{DS} = \text{const}$ $V_{DS} = \text{const}$ $V_{SB} = \text{const}$	$V_G$ [V]	feszültség mérés	„VGSAT”
MOST Dióda Kondenzátor	$I_{DS} = \text{const}$ $V_{GS} = \text{const}$ $V_{SB} = \text{const}$	$V_{DS}$ [V]	feszültség mérés	„BVDSS”
Dióda Kondenzátor	$V_H = \text{const}$	$I_{DS}$ [A]	áram mérés	„SZIV”
Ellenállás (4/2 kivezeléses)	$I = \text{const}$ $V_{GS} = \text{const}$ $V_{SB} = \text{const}$	$R$ [ohm]	feszültség mérés	„RES4”
Van der Pauw alakzat	$I = \text{const}$ $V_{GG} = \text{const}$ $V_{SB} = \text{const}$	$R$ [ohm/□]	feszültség mérés, függvény megoldás	„VDPRS”
Bipoláris tranzisztor	$I_{BE} = \text{const}$ $U_{CE} = \text{const}$ $U_{SE} = \text{const}$	BETA (modellparaméter)	áram mérés	„BETADC”
MOST	$V_{DS} = \text{const}$ $V_{SB} = \text{const}$ $V_{GS} \gg V_{DS}$	$V_T$ [V]	$I_{DS} = f(V_{GS})$ karakterisztika mérés, görbeillesztés	„VTHEO”
MOST	$V_{DS} \ll V_{GS}$ $V_{DS} = \text{const}$ $V_{SB} = \text{const}$	$KP \frac{W}{L}$ [AV <sup>-2</sup> ] (modellparaméter)	$I_{DS} = f(V_{GS})$ karakterisztika mérés, görbeillesztés	„GM”
MOST	$V_{DS} \ll V_{GS}$	gamma [V <sup>-1/2</sup> ] (modellparaméter)	$V_T = f(V_{SB})$ karakterisztika, görbeillesztés	„BEFF”
MOST	$V_{DS} \gg V_{GS}$	lambda [V <sup>-1</sup> ] (modellparaméter)	$I_{DS} = f(V_{DS})$ karakterisztika, görbeillesztés	„LAMBDA”

szabályok és modeliparaméterek meghatározása területén folyamatosan végzett vizsgálatainkból merítettük.

### 1. A számítógéppel vezérelt mérőrendszer

A teszttábra vizsgáló célberendezés olyan számítógépes mérőrendszer, amelynek hardver és szoftver elemei biztosítják a mérés vezérlését, az adatgyűjtést, az adatfeldolgozást és a dokumentálást is. Célszerű a rendszert a szimulációs programok futtatására alkalmas nagyobb kapacitású számítógéphez is illeszteni.

Berendezésünkben a mérésvezérlést és az adatfeldolgozást egy 16 bites miniszámítógép végzi. Az adattárolást floppy disc, a dokumentációt sornymotató és digitálisan vezérelt rajzoló teszi lehetővé.

A számítógép egy a vele felülről kompatibilis megamini számítógéphez is illesztve van. A jelgeneráló és mérőműszerek, valamint az automatikus működésű tüssmérő vezérlése IEEE 488 illesztéssel történik. A Kelvin mátrix az összesen 30 mérőpontot,

4 programozható feszültséggenerátor, 1 programozható áramgenerátor, valamint a digitálisan vezérelhető áram- és feszültségmérők között kapcsolja. Speciális, kiskapacitású relémátrix köti össze a kapacitásmérő műszert az árnyékolt kézi tüssmérővel és a generátorral. Ugyancsak jól árnyékolt kézi tüssmérő szolgál a kisáramú mérésekhez.

A mérőrendszer FORTRAN nyelven programozható. A mérőprogramok kifejlesztése sok évet vett igénybe.

A MOS teszttábrák alakzatainak DC vizsgálatára, a paraméterek meghatározására szabványos mérő szubrutinokat használunk. A mérőszubrutinokat egy interaktív univerzális mérőprogram hívja. Az indirekt vezérlő file írja elő a pinkiosztást, a mérőkapcsolást az aktuális munkapontot, a vizsgálat változó paramétereinek határértékeit. Az eddig kifejlesztett mérőszubrutinokat az I. táblázatban foglaltuk össze. A mérőszubrutin az elektronikus eszközökön a mérés előtt kontroll vizsgálatokat végez. A kontroll vizsgálatokkal azonosított hibajelenségeket számkód formájában az eredményhez írja. Fatális hibák (pl. zárlat) esetében a mérést nem is végzi el.

Az adatokat további adatfeldolgozás céljából a mérőprogramban előírt formában floppy discen tároljuk.

Az univerzális DC mérőprogramon kívül kifejlesztettünk speciális mérőprogramokat MOS fizikai vizsgálatokhoz (kapacitás—feszültségmérés, töltéspumpálás-mérés, kvázistatikus C—V mérés stb.). Ezeknek a mérőprogramoknak egy része csak mérési adatgyűjtést végez, a kiértékelő számításokat a nagykapacitású számítógépen futó FORTRAN programok biztosítják.

## 2. A teszchipet felépítő szabványos modulok és szabványos paraméter meghatározások

Egy MOS LSI áramkör gyártási know-how-jának szerves része a teszchipen kijelölt alakzatok szabványos vizsgálatával meghatározott paraméterérték várható értéke és elfogadási határa. A gyártási szeleten megadott helyre helyezik el a teszchipet. Tekintettel arra, hogy a maszkkészítés folyamán a teszchip illeszkedése — esetleg a rétegek mérettorzulása is — az áramkörétől eltérően alakulhat, az áramköri chip szélén is elhelyeznek tesztalakzatokat (pl. a minimális méretű eszközöket, ill. illeszkedést mérő alakzatokat).

A teszchip tervrajza általában a technológia optimalizálását megelőzően megszületik és végigkíséri a technológia egész életgörbéjét a gyártás kihalásáig. A teszchip tervezése ezért igen nagy hozzáértést és körültekintést igényel.

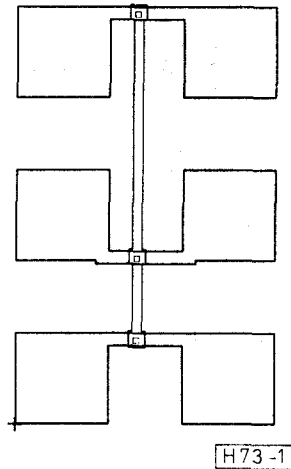
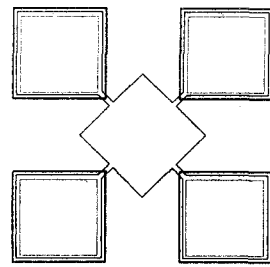
Az NBS ajánlásban szereplő  $2 \times 10$  tappancs elrendezésű tesztmodulok tervrajzából cellakönyvtárat hoztunk létre a tervezőrendszer számítógépen [10]. Ezekből a különböző rétegszerkezetű, maszkosrendű MOS technológiákkal kompatibilis tesztmodulokat a konkrét teszchip tervezésekor alakítjuk ki. A tesztmodulok felhasználásával készített „CT” teszchipet alkalmaztuk a Si-gate CMOS technológia, a „DUPO” teszchipet az NMOS technológia távközléstechnikai célú optimalizálására.

A különböző vezető rétegek és a rétegekből kialakított kontaktusok vizsgálatára az 1. ábrán bemutatott tesztmodul szolgál. A rétegellemállást a négytűs alakzaton Van der Paw méréssel vizsgáljuk. A kontaktusellenállást a hattűs alakzaton mérhető ellenállások kombinációjából számítjuk [4].

Van der Paw alakzaton vizsgáltuk például a két-rétegű poliszilícium rétegszerkezetben a poliszilícium rétegek ellenállását. A 2. ábrán erre mutatunk be példát.

A hattűs alakzattal vizsgáltuk a fém-szilícium kontaktus elektromos viselkedését. Erre mutatunk be példát a 3. ábrán.

A több szinten futó vezető rétegek egymás közötti kontaktálása és az eltemetett alakzatok lépcsőket eredményeznek a felületen. A lépcsőket fedő szigetelő vagy vezető rétegek vastagság homogenitása a gyártási kihozatal és a minőségbiztosítás kulcskérdése. A jelenség vizsgálata paraméter ellenőrzéssé konvertálható megfelelő alakzatok kialakításával. Célzerű a kontaktus és a lépcsőfedés vizsgálatát külön-külön alakzaton végezni. A lépcsőn elvékonyodó vezető réteg ellenállásváltozását sok alakzat



H73-1

1. ábra. Rétegellemállást és kontaktusellenállást mérő tesztábra tervrajza. Egy szabványos  $2 \times 10$  tappancsos tesztmodullal két különböző réteg minősíthető

sorba kapcsolásával, az elvékonyodó szigetelő réteg átvezetését sok alakzat párhuzamos kapcsolásával tesszük mérhetővé. Még a viszonylag kisebb komplexitású Si-gate áramkörökben is annyi a lépcső és a kontaktus, hogy a több száz alakzat összekapcsolása esetében is csak a legnagyobb valószínűséggel előforduló hibákat észleljük a gyártási szeleteken elhelyezett néhány teszchip vizsgálatával.

A megmunkált szeleten kialakított integrált áramkörben a szivárgó áram forrásának azonosítása, parametrikus jellemzése, a tesztábrával történő vizsgálat sarkalatos pontja.

A teszchip tervezésekor figyelembe kell venni a mérési módszerek érzékenységét és az alakzatokon halmozódó hibajelenségek hatását. A nagyméretű kapuvezérelt diódák aktív és parazita tranzisztorok áram—feszültség karakterisztikájának paraméterei a rétegszerkezet jellemzését szolgálják. A reális geometriák hatását külön alakzaton kell vizsgálni.

A korszerű töltéskapcsolás elvén működő NMOS áramkörök működését már olyan kis értékű áramszivárgás valószínű előfordulása is lehetetlenné teszi, ami DC paraméter méréssel önmagában nem detektálható. A technológia erre vonatkozó optimalizálása integrált elektrométert tartalmazó tesztmodullal lehetséges [12]. Hasonlóan specifikus probléma a CMOS áramkörökben fellépő latch-up jelenség. A speciális latch-up mérő alakzatokon vizsgáljuk a parazita jelenségeket eredetük szerint [11].

A jól ismert MOS fizikai vizsgálatok elsődlegesen nagy felületű MOS kapacitások kialakítását igénylik.

*E	1	0%	10%	20%
3.23~	3.25	:		
3.25~	3.26	:		
3.26~	3.28	:		
3.28~	3.29	:		
3.29~	3.31	:		
3.31~	3.32	:		
3.32~	3.34	:		
3.33~	3.35	***		
3.35~	3.37	***		
3.36~	3.38	*****		
3.38~	3.40	*****		
3.40~	3.41	*****		
3.41~	3.42	*****		
3.42~	3.44	*****		
3.44~	3.45	*****		
3.45~	3.47	*****		
3.47~	3.49	:		
3.48~	3.50	:		
3.50~	3.52	:		
3.51~	3.53	:		

ADATOK SZAMA: 146

H73-2a

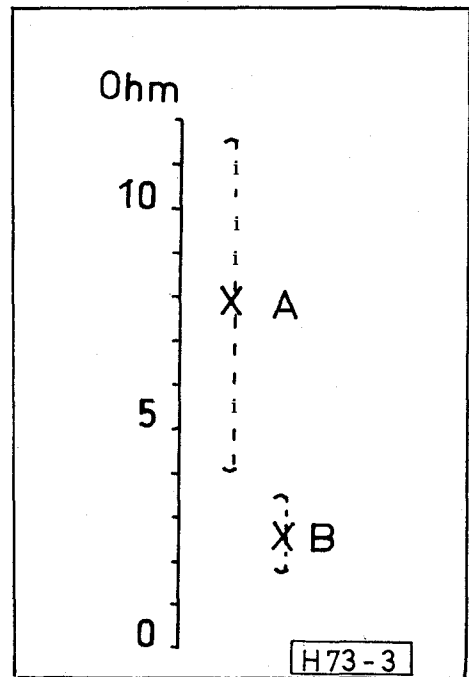
*E	1	0%	10%	20%
2.84~	2.86	:		
2.86~	2.87	:		
2.87~	2.88	:		
2.88~	2.90	*		
2.90~	2.91	***		
2.91~	2.93	***		
2.93~	2.94	*****		
2.94~	2.96	*****		
2.96~	2.98	*****		
2.98~	2.99	*****		
2.99~	3.00	*****		
3.00~	3.02	*****		
3.02~	3.03	*****		
3.04~	3.05	***		
3.05~	3.07	**		
3.07~	3.08	*		
3.08~	3.10	:		
3.10~	3.11	*		
3.11~	3.12	:		
3.12~	3.14	*		

ADATOK SZAMA: 144

H73-2b

2. ábra. Rétegenállás-mérés az 1. ábrán látható Van der Pauw alakzattal; egy kettőspolis rétegszerkezetű NMOS szeleten mért poliszilícium rétegenállás értékek eloszlása  
a) Termikusan oxidált alsó poliszilícium réteg; b) Felső poliszilícium réteg

Az áramköri szeleten végzett MOS fizikai vizsgálatokat nehezíti a felületközeli adalékprofil hatása, amely a korszerű MOS technológiákban a nyitófeszültség ionimplantációval történő beállítása során alakul ki.



3. ábra. Kontaktsellenállás-mérés az 1. ábrán látható alakzattal; a befejező technológiai műveletek hatása az Al-n<sup>+</sup> kontaktus ellenállás értékére. „A” az ellenállás érték és szórása egy szeleten a beötvözés után, „B” az ellenállás értéke és szórása a hosszú idejű védőfűveg leválasztás után

A mérési feltételek viszonylag nagy felületű kapacitás kialakítását igénylik.

Ugyancsak kondenzátor alakzaton célszerű a különböző szigetelő rétegek — elsősorban oxidrétegek — átvezetésvizsgálata [13].

A geometriai tervezési szabály, valamint a modellparaméterek meghatározása az aktív tranzisztorok különböző geometriai kombinációját igényeli.

A laterális diffúzió hatására létrejövő oldalméret-változás azonos hosszúságú és különböző szélességű, illetve azonos szélességű és különböző hosszúságú MOS tranzisztorok vizsgálatával határozható meg.

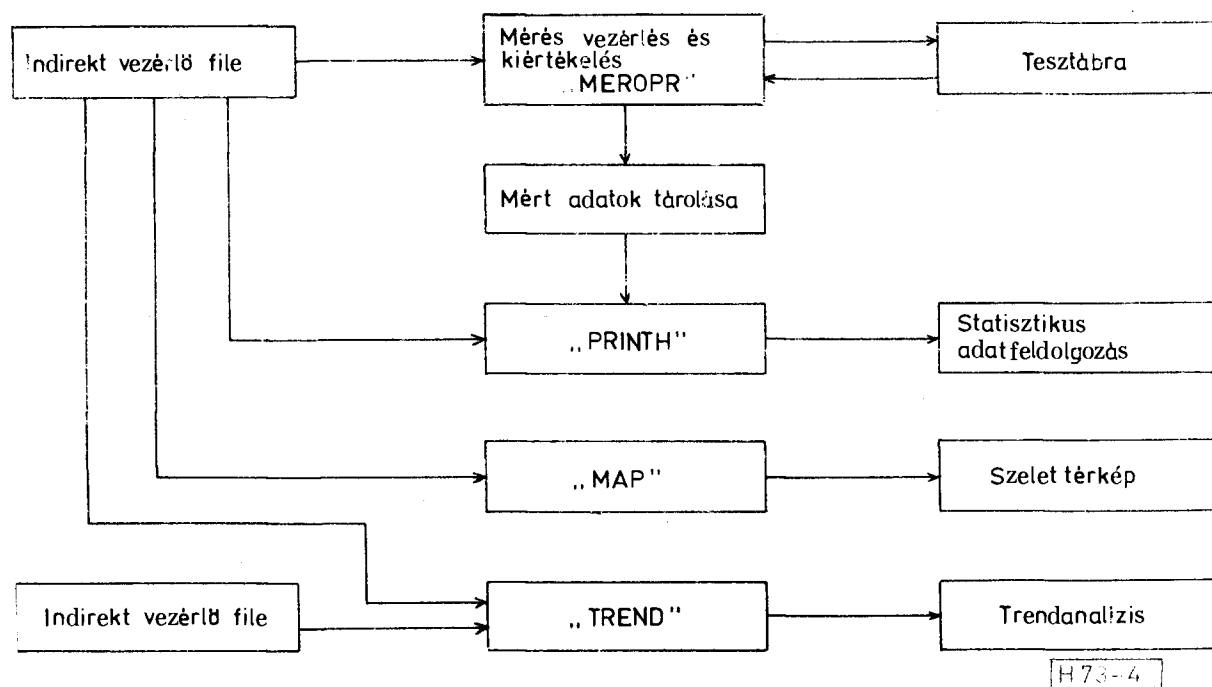
A tervezési modellparaméterek meghatározását követően azokat verifikálni kell. A verifikációhoz a teszthipen kialakított gyűrűs oszcillátor működésének számítógépes szimulációja és elektromos vizsgálata szükséges [9].

### 3. DC paramétermérés és statisztikus adatfeldolgozás a MEVTESZT programcsomaggal

A MEVTESZT univerzális interaktív DC paramétermérő és kiértékelő programcsomag. Négy FORTRAN programból áll. Blokkisméje a 4. ábrán látható. A mérőprogram — mint ahogy azt már említettük — egy adott kapcsolást és méréssorozatot előállító szubrutinok hívását végzi. A mérőprogramot indirekt file vezérli. Az indirekt vezérlő file tartalmazza a hívás sorrendjében az egyes mérőszubrutinok bemenő paramétereit. A bemenőparaméterek definiálják a pinkiosztást, a polaritást, és a mérési feltételeket, beleértve a változó paraméterek határértékeit.

# MEVTESZT

## Interaktív paraméter vizsgáló programcsomag



4. ábra

A mérőprogram a hívott szubrutin kimenőadatát floppy discen tárolja.

A mérési adatok dokumentálását és elsődleges statisztikus adatfeldolgozását a PRINTH nyomtató program végzi. Ezt a programot is az indirekt file vezérli. Az indirekt fájlban minden egyes mérőszubrutin hívásához hozzárendeljük a kiértékelésnél felhasznált két elfogadási határértéket. Ezek a beépített határok a PRINTH hívásakor tetszőleges értékre változtathatók. A program kívánságra kinyomtatja az adatfile-ban levő mérési adatokat is, de minden esetben kiszámolja az elfogadási határon kívül eső adatok számát, és az elfogadási határon belül eső adatok átlagértékét, szórását; kiválasztott paraméter elfogadási határon belül eső értékeit hisztogramban ábrázolja. Példaként az 5. ábrán két különböző elfogadási határ között kiértékelt adatfile hisztogramját mutatjuk be.

A kiugró értékek esetleges szisztematikus helyfüggése tárható fel a tárolt adatokból utólagosan rekonstruált helyzetjelöléssel. A MAP program az indirekt vezérlő file segítségével kiválasztja a kért paramétert, majd a benne tárolt tesztcip térkép hívásával a sornymotatón válaszolja az egyes tesztcippekhez tartozó érték kódját. A program a kiértékelési határt 8 részre osztja, és ábrázolja az alulról és felülről kieső értékekhez tartozó tesztcip helyzetét. Az utólagos térképezés akkor is elvégezhető, ha az adatfile sok egymás után mért szelet adatait tartalmazza. A MAP programmal végzett hibaanalízisre a 6. ábrán mutatunk be példát. A vizsgált szeleten

kereszt alakban elhelyezett tesztábrán a nyitófeszültség eloszlás minden aktív és parazita tranzisztoron, MOS kapacitáson, rekonstruálható volt, csak épp más és más mértékben.

Az, hogy a hibás paraméter véletlen hibából vagy szisztematikus műveletbeállítási problémából ered, a mért tesztábra paraméterek trendvizsgálatából lehet feltárni. A TREND program az indirekt vezérlő file-ban megadott nevű és sorrendű adatfile halmazból paraméter trendanalízist végez. A program hívásakor meghatározható a kívánt paraméter, újra definiálható a beépített kiértékelési határ.

A TREND program a határból alulról vagy felülről kieső értékek az adatfile-ban tárolt összes értékre vonatkoztatott százalékos arányát és az elfogadási határon belül eső értékek átlagát, szórását ábrázolja az azonosító név függvényében. A 7. ábrán egy MOS technológia kísérleti gyártási időszakának tesztábra paramétermérésén alapuló trendanalízisből mutatunk be egy példát. A mért paraméter a termikus vastagoxid elektromos viselkedését minősítő „polis parazita” tranzisztor nyitófeszültsége. A 7a ábrán az áramkör működését kizáró érték előfordulási valószínűségét ábrázoltuk az egyszerre előállított szeletekre (partik) vonatkoztatva. A 7b ábrán az egyes partikon mért nyitófeszültségek közül az elfogadási határon belül eső értékek átlagát és szórását ábrázoltuk. A kimutatott szisztematikus hibajelenség műveletbeállítási módosítással szűnt meg. A később felbukkanó hiba egészen más eredetű, véletlen hibajelenség.

	0%	10%	20%
0.50~ 0.52	:*****		
0.52~ 0.55	:*****		
0.55~ 0.57	:*****		
0.57~ 0.60	:*****		
0.60~ 0.62	:		
0.62~ 0.65	:		
0.65~ 0.68	:*****		
0.68~ 0.70	:*****		
0.70~ 0.72	:*****		
0.73~ 0.75	:*****		
0.75~ 0.77	:*****		
0.78~ 0.80	:*****		
0.80~ 0.82	:		
0.83~ 0.85	:		
0.85~ 0.87	:		
0.87~ 0.90	:		
0.90~ 0.93	:		
0.93~ 0.95	:		
0.95~ 0.98	:		
0.98~ 1.00	:		

ADATOK SZÁMA: 22

H73-5a

8
8
8
A
8
8
8
8
7
6
5
1 2 2 3 3 4 4 4 4 5
F F F F 4 4 3 2 1 2
F
F
F
F
F
2
2
2
2

A :	MERT ERTEK <	-3.800
1 :	-3.800 <= MERT ERTEK <	-3.175
2 :	-3.175 <= MERT ERTEK <	-2.550
3 :	-2.550 <= MERT ERTEK <	-1.925
4 :	-1.925 <= MERT ERTEK <	-1.300
5 :	-1.300 <= MERT ERTEK <	-0.675
6 :	-0.675 <= MERT ERTEK <	-0.050
7 :	-0.050 <= MERT ERTEK <	0.575
8 :	0.575 <= MERT ERTEK <	1.200
F :	1.200 <= MERT ERTEK	

H73-6

	0%	10%	20%	30%	40%
0.00~ 0.05	:*****				
0.05~ 0.10	:				
0.10~ 0.15	***				
0.15~ 0.20	****				
0.20~ 0.25	*****				
0.25~ 0.30	***				
0.30~ 0.35	***				
0.35~ 0.40	***				
0.40~ 0.45	***				
0.45~ 0.50	*****				
0.50~ 0.55	*****				
0.55~ 0.60	*****				
0.60~ 0.65	:				
0.65~ 0.70	*****				
0.70~ 0.75	*****				
0.75~ 0.80	*****				
0.80~ 0.85	:				
0.85~ 0.90	:				
0.90~ 0.95	:				
0.95~ 1.00	:				

ADATOK SZÁMA: 60

H73-5b

5. ábra. Tesztábra paraméterek statisztikus kiértékelése változtatható elfogadási határokkal: a MOS tranzisztor nyitófeszültség eloszlása egy hibás partiban hisztogram formájában kiértékelve.

a) A kiértékelési határok a technológus számára előírt elfogadási határok; b) A kiértékelés alsó határát a mérés elvi határáig kihúzva. (VGSAT mérés)

#### 4. DC paraméter eloszlás vizsgálat TÉRKÉPEZŐ programcsomaggal

A TÉRKÉPEZŐ programcsomag egy szelet automatikus paraméter térképezését biztosítja. A programcsomag blokkismája a 8. ábrán látható.

A programcsomag kidolgozásának legnagyobb nehézsége az adott hardver korlátainak kompenzálása volt. Ez a programcsomag is az I. táblázatban összefoglalt mérőszubrutinokból összeállított DC vizsgálatokat végzi. A mérések számát részben a

6. ábra. A tesztábra paraméterek esetleges helyfüggésének utólagos rekonstrukciója tesztábra vizsgálaton alapuló hibaanalízis segítségével: egy különleges szennyeződés rekonstrukciója egy nagy felületű növekményes NMOS tranzisztor nyitófeszültség értéke segítségével. A helyes érték a „8” kategória. Egy-egy kategória ugrás kb.  $10^{11}$ /cm<sup>2</sup> pozitív oxidtöltés növekedést jelent az előző kategóriához képest

vizsgálat időigénye, részben az adattárolás lehetőségei korlátozzák.

A TÉRKÉP mérőprogram a mért adatokat floppy discen tárolja. A tárolt adatokból a PRIMAP nyomtató program dokumentálja az összes mért paraméterérték statisztikusan feldolgozott adatait az elfogadási határon belüli értékek hisztogramját, és végül a szelettérképet. A szelettérkép az elfogadási határon belüli tartományt 6 egyenlő részre osztja. A térkép az adott értéktartomány kódját jeleníti meg. Az elfogadási határokat az indirekt vezérlő file tartalmazza; ismételt kiértékeléskor többször is változtatható.

Példaként egy NMOS áramköri szeleten végzett tervezési paraméter eloszlás vizsgálatból a mélykiürítési, hosszú, keskeny terhelő tranzisztor merekségét választottuk. A 9a ábrán a hisztogram, a 9b ábrán a szelettérkép látható.

#### 5. MOS tranzisztor modellparaméter meghatározás

A számítógéppel segített áramkörtervezés kétféle adathalmazzal dolgozik: az adott technológiára vonatkozó geometriai szabálygyűjteménnyel és az

PARTI	FILE	1	10	20	30	40	50	60	70	80	90	100	DB-Z
1	N001A0:												0.00
5	N005A0:												0.00
11	N011A0:												0.00
19	N017A0:*****												43.75
27	N027A0:*****												75.00
29	N029A0:*****												50.00
30	N030A0:*****												33.33
31	N031A0:*****												34.37
32	N032A0:*****												75.00
40	N040A0:*****												33.33
49	N049A0:												0.00
54	N054A0:												0.00
59	N159A0:												0.00
59	N259A0:												0.00
69	N069A0:												0.00
73	N073A0:												0.00
75	N075A0:												0.00
76	N076A0:***												5.56
90	N090A0:												0.00
95	N095A0:												0.00
96	N096A0:												0.00

H73-7a

PARTI	FILE	0.50	0.90	1.30	1.70	2.10	2.50	*10** 1
1	N001A0:							15.226
5	N005A0:							17.844
11	N011A0:							16.297
19	N019A0:							11.949
27	N027A0:	X--X						10.311
29	N029A0:	X**						10.650
30	N030A0:	X--X						10.571
31	N031A0:	X--X						12.328
32	N032A0:	X**						10.087
40	N040A0:	X**						12.215
49	N049A0:						X**	0.000
54	N054A0:							22.427
59	N159A0:							18.105
59	N259A0:							18.223
69	N069A0:							18.090
73	N073A0:							18.052
75	N075A0:							16.566
76	N076A0:	X--X						15.214
90	N090A0:							20.470
95	N095A0:						X**	18.781
96	N096A0:						X**	18.912

H73-7b

7. ábra. Tesztábra paraméterekkel végzett trendanalízis: a vasztagoxid minőségére jellemző polis parazita tranzisztor nyitófeszültség változása egy időszakban. A trendanalízis egy partiból mért tesztábra paraméterek statisztikus adatfeldolgozásán alapszik.

a) Az el nem fogadható értékek százalékos aránya az egyes partikban; b) Az elfogadott értékek átlaga és szórása az egyes partikban

áramkör-szimulációs programba beépített numerikus eszközmodellek adott technológiára vonatkozó bemenőparamétereivel. Mindkét adathalmaz meghatározása, rendszeres ellenőrzése a tesztábrával történő vizsgálatok szerves része.

A geometriai tervezési szabályokat részben a rétegszerkezet fizikai jellemzői, részben a technológiai berendezések, eljárások képessége korlátozzák. A csíkszélességek, távolságok, átlapolások megengedett minimális méretének meghatározása is nagyszámú mérés megfelelő adatfeldolgozása alapján lehetséges. Az adatfeldolgozáskor a funkcionális működés alapfeltételén túl a gyártási kihozatal és a megbízhatóság szempontjait is figyelembe kell venni.

Az áramkör működésében szerepet játszó eszközök méretválasztását áramkör-szimulációs számításokkal kell alátámasztani. Az áramkör-szimuláció pontossága rendkívüli mértékben függ az alkalmazott numerikus eszközmodellek és a hozzájuk rendelt bemenőparaméterek pontosságától.

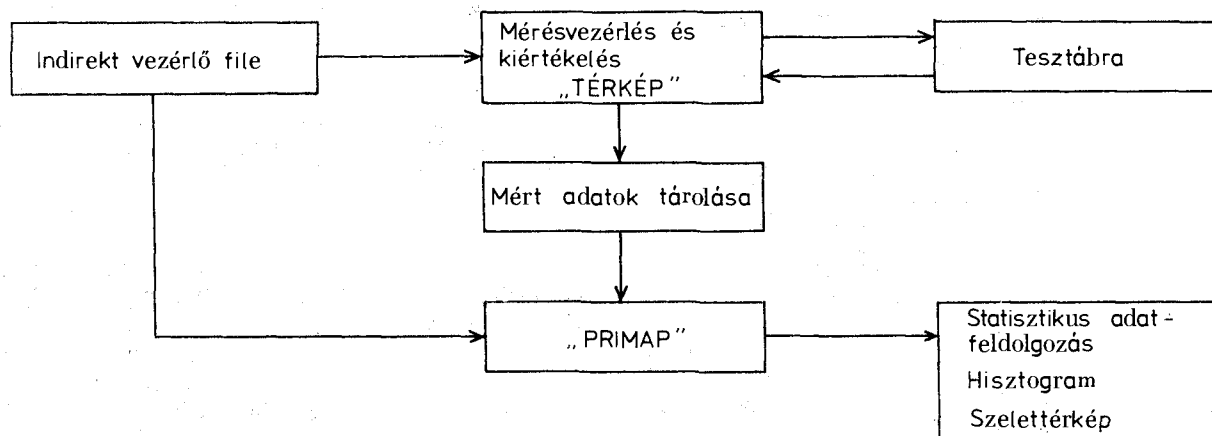
A modellparaméter meghatározása a kiválasztott eszközmodell és a reális eszköz elektromos karakterisztikáinak megfeleltetését jelenti.

A MOS modellparaméterek meghatározásában elsődleges fontosságú az elektromosan aktív méretek és a geometriai méretek közötti kapcsolat tisztázása. A névleges és az elektromosan aktív csatorna hossz és szélesség méreteit azonos szélességű és eltérő hosszúságú, illetve azonos hosszúságú és eltérő szélességű MOS tranzisztor sorozat paraméter vizsgálatával nyerjük. Az egyes tranzisztorok átviteli karakterisztikájából meghatározott meredekség érték az elektromosan aktív szélesség-hossz arány lineáris függvénye.

Példaként a 10. ábrán bemutatjuk egy NMOS növekményes tranzisztoron a laterális irányú oxidáció

## TÉRKEPEZŐ

PARAMÉTERELOSZLÁS VIZSGÁLÓ PROGRAMCSOMAG



H73-8

8. ábra

	0%	5%	10%	15%
3.00	3.08	:		
3.08	3.15	:		
3.15	3.23	*		
3.22	3.30	*		
3.30	3.38	***		
3.38	3.45	***		
3.45	3.53	**		
3.53	3.60	*****		
3.60	3.68	*****		
3.67	3.75	*****		
3.75	3.83	*****		
3.83	3.90	*****		
3.90	3.98	*****		
3.98	4.05	*****		
4.05	4.13	*****		
4.13	4.20	*****		
4.20	4.28	*****		
4.28	4.35	*****		
4.35	4.42	*****		
4.43	4.50	*****		
4.50	4.57	*****		
4.58	4.65	*****		
4.65	4.72	*****		
4.72	4.80	*		
4.80	4.88	**		
4.88	4.95	*		
4.95	5.03	*		
5.03	5.10	:		
5.10	5.18	:		
5.18	5.25	*		
5.25	5.32	:		
5.33	5.40	**		
5.40	5.47	:		
5.48	5.55	:		
5.55	5.62	:		
5.62	5.70	:		
5.70	5.78	*		
5.78	5.85	*		
5.85	5.93	*		
5.93	6.00	*		

ADATOK SZÁMA: 341

H73-9a

GM $\mu$ F/US

A<	3.000
3.000<D<	3.500
3.500<X<	4.000
4.000<M<	4.500
4.500<D<	5.000
5.000<B<	5.500
5.500<K<	6.000
6.000<F	

```

FFXXXX*
OXXXXFFOX****
OXXXXXXXXX*****
FFFFFFFFF*OF*F
XXXXXXXXXX* **FFFFFFOA
XXXXXXXXXX*****F*****
XX*****F*F#00000000**
XXXXXXXX*****0000000000**
XXXXXXXXFF*****00*000000**
OXXXXXXXXX*****00000000*****
OAFXFXX** ** *F0000F F*F*
OF**F*F*FF#000000*****X
OXXXXXXXX**0#F*F*FFFFFF**
OXXXXXXXX*****FFFFFF*F*F*
XXXXXX ** * **0*F*F
OX XXX*****
OXXXXXXXX*****F*****
OXXXXXXXXF*F FFFF*FFFF
FXXXXXXXX*****F***
OXXXXXXXX*****
OXXXXXXXX*****
XXXXXX

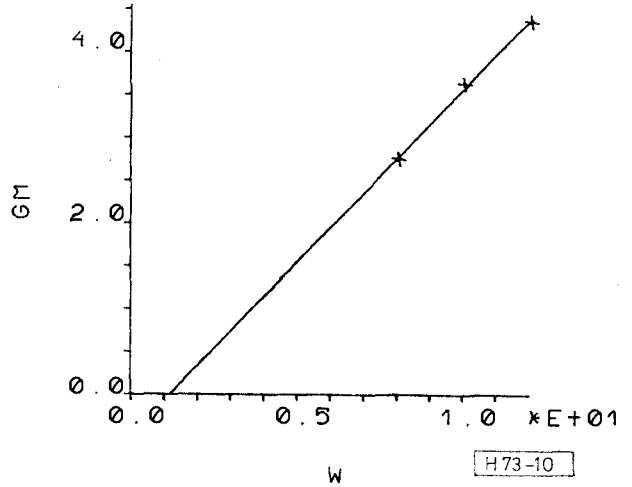
```

H73-9b

9. ábra. DC paraméter térkép: egy mélykiűrtéses terhelő tranzisztoron mért  $GM = \mu C_{ox} \frac{W}{L}$  tranzisztor modellparaméter eloszlása egy NMOS szeleten.

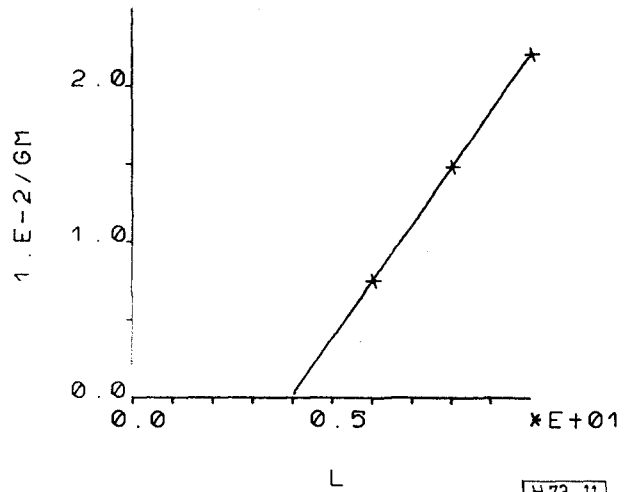
a) A mért értékek hisztogramja; b) A mért értékek eloszlása a szeleten

GM(W) FÜGGVÉNY  
W TENGELYMETSZETE = 0.11838E+01 \*E+01



10. ábra. Az elektromosan effektív csatorna szélesség meghatározása: A tervezett és a valóságos méret közötti különbség a  $GM=f(W)$  függvény tengelymetszete.  $\Delta W$  meghatározása egy NMOS szeleten

GM $^{-1}$ (L) FÜGGVÉNY  
L TENGELYMETSZETE = 0.39725E+01

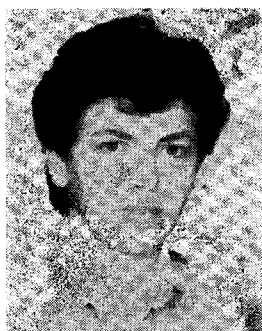


11. ábra. Az elektromosan effektív csatorna hosszúság meghatározása: a tervezett és a valóságos méret közötti különbség a  $GM^{-1}=f(L)$  függvény tengelymetszete.  $\Delta L$  meghatározása egy NMOS szeleten

és diffúzió következtében kialakuló szélesség torzulás meghatározását. A  $GM=f(W)$  függvény W tengelymetszete a szélesség torzulása a tervrajz méreteihez képest. A 11. ábrán ugyanezen tranzisztor effektív hossza és a rajzolt méret közötti különbséget határoztuk meg. A méretkülönbség a  $GM^{-1}=f(L)$  függvény L tengelymetszete. Ez az érték az oldal-diffúzió és a kémiai marás oldalméret változtatását tartalmazza.

Ha a függvényt a szeleten optikai úton mérhető





**DR. ERDÉLYI  
KATALIN**

1970-ben az ELTE TTK fizikus szakán diplomázott. 1970–73 között az Országos Onkológiai Intézet sugárfizikai osztályán dolgozott. 1973-tól a HIKI-ben először a bi-

poláris eszközök fizikai problémáival foglalkozott, elsősorban az arany adaléknak az elektromos paraméterekre gyakorolt hatását vizsgálta. 1979 óta a MOS technológiai ellenőrző osztályon a MOS eszközök fizikai vizsgálatával foglalkozik. 1981-ben megvédett műszaki doktori disszertációjának témája „Lavinainjektált töltéshordozók befogadásának vizsgálata a SiO<sub>2</sub> rétegben”. 1981-től fő tevékenységi területe a CMOS áramkörök eszközfizikai tervezése és technológiai optimalizálása. 1983 óta a BME Elektronikus Eszközök Tanszéken oktat. Több nemzetközi és hazai publikáció szerzője.



**SERES MIHÁLY**

Tanulmányait Budapesten végezte. Diplomáját

az ELTE fizikus szakán szerezte meg 1978-ban. 1978-tól a MEV jogelődjénél, a HIKI-nél kezdett el dolgozni a félvezető fejlesztés technológiai ellenőrző osztályán. Tématerülete a MOS eszközök fizikai modellezése, és számítógéppel segített mérés technika fejlesztése. Több nemzetközi és magyar publikáció szerzője.

csikszélességre vonatkoztatjuk, az elektromosan aktív oldaldiffúzió értékét nyerjük.

A rétegszerkezetre jellemző elektromos modellparamétereket a tranzisztoron mért karakterisztikákra illesztett görbékből határozzuk meg. A görbe illesztés a legkisebb négyzetes eltérés elvén alapszik.

A növekményes MOS tranzisztor működésének leírására egyszerűbb és bonyolultabb numerikus modellek sokasága ismert. A hosszúcsatornás MOS tranzisztorokat a legáltalánosabban a Schichman–Hodges numerikus modellel írják le az áramkör-szimulációs programok. A megfelelő modellparaméter meghatározását a TRANYO mérőprogram végzi (12. ábra).

A rövidcsatornás hatások leírása legcélszerűbben félempirikus MOS modellekkel lehetséges. A rövidcsatornás hatások megfelelő figyelembevétele a modellparaméterek geometriafüggésének vizsgálatát is igényeli. A fejlesztés alatt álló MEVFIT program-csomag 3–4 μm-os tartományig jól használható félempirikus modell paramétermeghatározását végzi majd.

A mélykiürítéses tranzisztor leírása sem kielégítő az egyszerű növekményes MOS tranzisztor modellel, ha az áramköri funkció kihasználja az eszköz működési jellemzőit (pl. erősítő kapcsolások). Egy mélykiürítéses tranzisztor leíró numerikus modellt választva az irodalomból [14], tanulmányoztuk a modellparaméter meghatározás hatását a modell pontosságára. A 13. ábrán, egy keskeny hosszú mélykiürítéses terhelőtranzisztor mért és számított kimenőkarakterisztikáját hasonlítjuk össze.

## 6. MOS fizikai vizsgálatok számítógéppel segített mérése és kiértékelése

A technológia optimalizálása, az áramkörtervezés és a minőségbiztosítás nem nélkülözheti a MOS fizikai modellek felállítását és alkalmazását. A teszt-ábrákon végzett MOS fizikai vizsgálatokhoz is számítógépes mérő és kiértékelő programokat fejlesztettünk (II. táblázat).

A legáltalánosabban ismert MOS fizikai vizsgálatok a MOS tranzisztor gate-jét alkotó rétegszerkezet MOS kapacitás formájú analízise.

A MOS kapacitás vizsgálatok a kondenzátor alakzat különböző kapacitás–feszültség karakterisztikái-

MOS fizikai vizsgálatok

2. táblázat

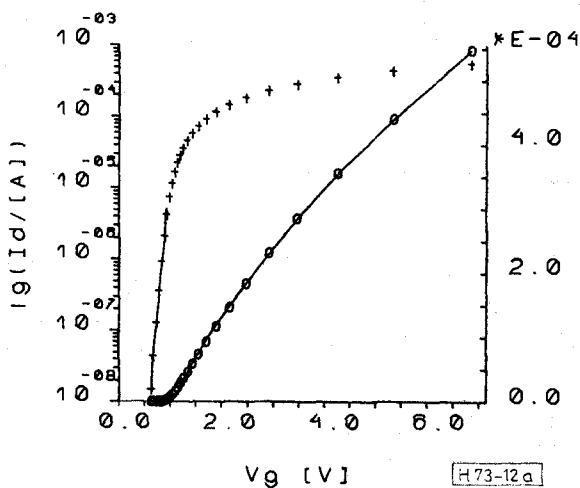
Alakzat	Mérés elve	Programnév		Eredmény
		mérő	kiértékelő	
MOS	Nagyfrekvenciás C–V	„CV MERO”	„NSSCV”	Cox; V <sub>FB</sub> Effektív adalékkoncentráció N <sub>ss</sub> = f(E)
Kondenzátor	Kvázistatikus		„PROFIL”	felületi adalékprofil
MOS	Töltéspumpálás	„PMPMER”	„CHARGE PMP”	N <sub>ss</sub> = f(E)
Tranzisztor	Nyitófeszültség alatti I–V karakterisztika	(Kézi mérés)	„NSSTR”	N <sub>ss</sub> átlag

nak mérései és fizikai modellen alapuló kiértékelését jelenti.

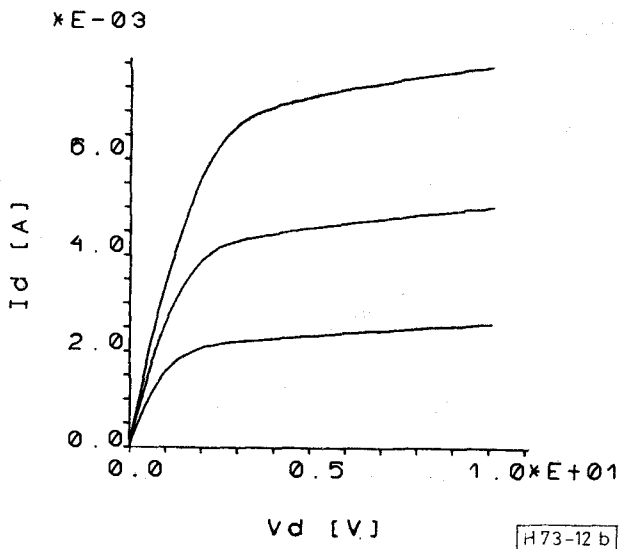
A MOS kondenzátor nagyfrekvenciás  $C-V$  karakterisztikájából határozható meg az oxidba beépült töltés mennyisége és a felületi kiürített réteg maximális szélessége, azaz egy olyan adalékkoncentráció-érték, amely homogén felületi eloszlás esetében azonos mélységű kiürített réteget eredményezne. Az impulzus üzemi kapacitás-feszültség görbéből határozható meg az adalékeloszlás profil a gate alatt. Az impulzusüzemi kapacitás-idő függvényből határozható meg a kisebbségi hordozók élettartama a szilícium felületén. A kvázistatikus kapacitás-feszültség görbéből határozható meg a felületi állapotsűrűség energia szerinti eloszlása a tiltott sáv közepén [15].

A MOS kapacitás vizsgálatokat nagy számban használják a gyártásközi ellenőrzésben. A 14. ábrán példaként bemutatjuk egy Si-gate CMOS áramkör  $p$  zseben mért felületi adalékprofilját és a felületi

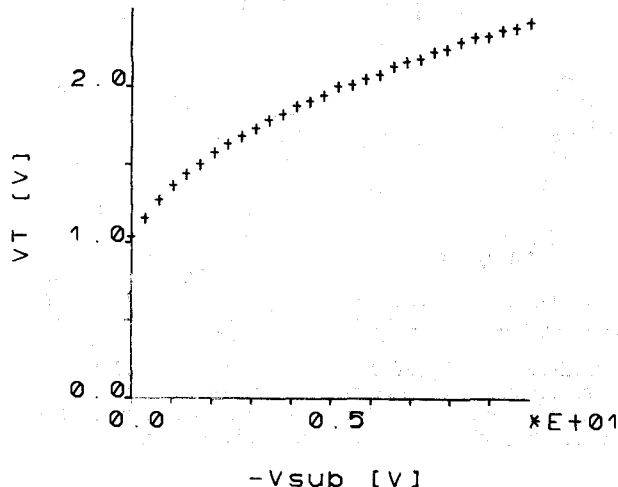
TRANSFER CHARACTERISTIC  
AL = 8.259 VT = 1.003 GM = 1390.000



OUTPUT CHARACTERISTICS  
LAMBDA = 0.18548E-01 /V



BODY EFFECT  
VD = .1 V GAMMA = 0.42



12. ábra. A Schichman—Hodges növekményes MOS tranzisztor modell bemenő paramétereinek meghatározása görbeillesztéssel egy NMOS tranzisztoron. (GM és LAMBDA értékek geometria függőek!)

a)  $I_{DS} = f(V_{GS})$  karakterisztikából:  $V_T$  [V]; GM [ $10^{-6}$  A/V];

b)  $I_{DS} = f(V_{DS})$  karakterisztikából: LAMBDA [ $V^{-1}$ ];

c)  $V_T = f(V_{SB})$  karakterisztikából: GAMMA [ $V^{-\frac{1}{2}}$ ]

állapotsűrűség-eloszlást, amelyeket a MOS kapacitás impulzusüzemi  $C-V$  és ezt követő kvázistatikus  $C-V$  mérésekből és kiértékeléseiből nyertünk.

Az inverziós tartomány közelében vizsgálható a felületi állapotsűrűség energiaeloszlása a MOS tranzisztor töltéspumpálással nyert áram-feszültség karakterisztikájából [16].

A töltéspumpálás-mérés gyors mérési eljárásá vált a megfelelő mérő és kiértékelő program kifejlesztésével.

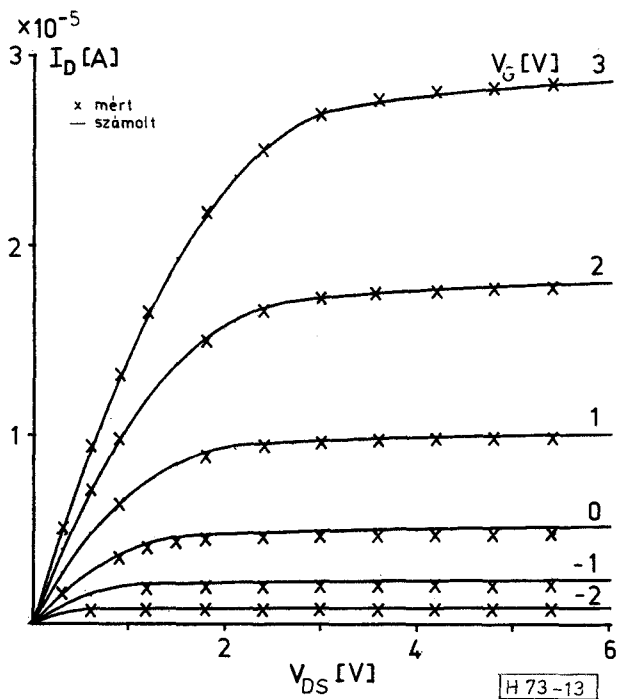
A 15. ábrán a  $p$  zseben kialakított MOS tranzisztor töltéspumpálás-méréssel nyert felületi állapotsűrűség eloszlás görbéje látható.

A korszerű MOS áramkörök előállítására alkalmas technológia nagyban támaszkodik a MOS tranzisztor kisáramú viselkedésének alapos elemzésére. A MOS tranzisztor nyitófeszültség alatti áram-feszültség karakterisztikája sok technológiai paramétertől függ. A karakterisztika egyaránt felhasználható a felületi



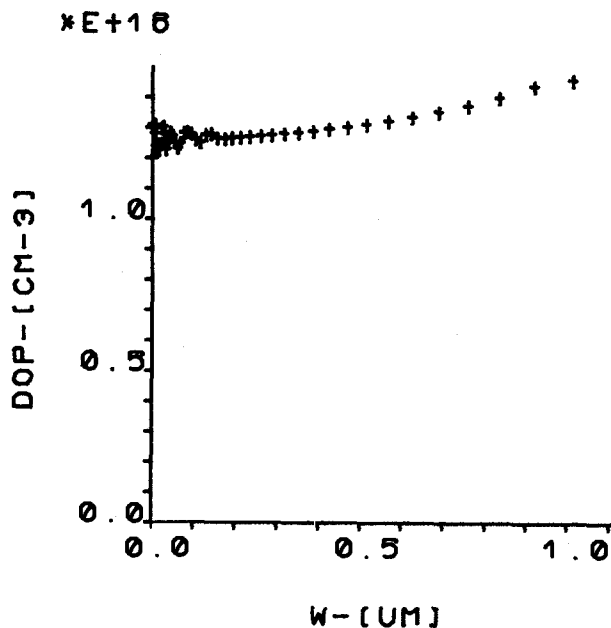
ROSANICS GYÖRGY

A Budapesti Műszaki Egyetem Villamosmérnöki Karának műszaki fizika ágazatán szerzett villamosmérnöki oklevelet 1983-ban. Azóta a Mikroelektronikai Vállalat félvezető fejlesztés MOS konstrukciós osztályán dolgozik. Támaterülete MOS eszközök fizikai modellezése és számítógéppel segített mérés-technika fejlesztés.



13. ábra. Mélykiűrtés MOS tranzisztor modell: egy NMOS terhelő tranzisztor kimenőkarakterisztika pontjai, és a [15] irodalom szerinti modellel számított kimenőkarakterisztika

### BORON DOPING PROFILE



H73-14 a

adalékkoncentráció, a felületi állapotsűrűség, a drain p-n átmenet visszaram a parazita tranzisztor hatások és a rövidcsatornás jelenségek elemzésére.

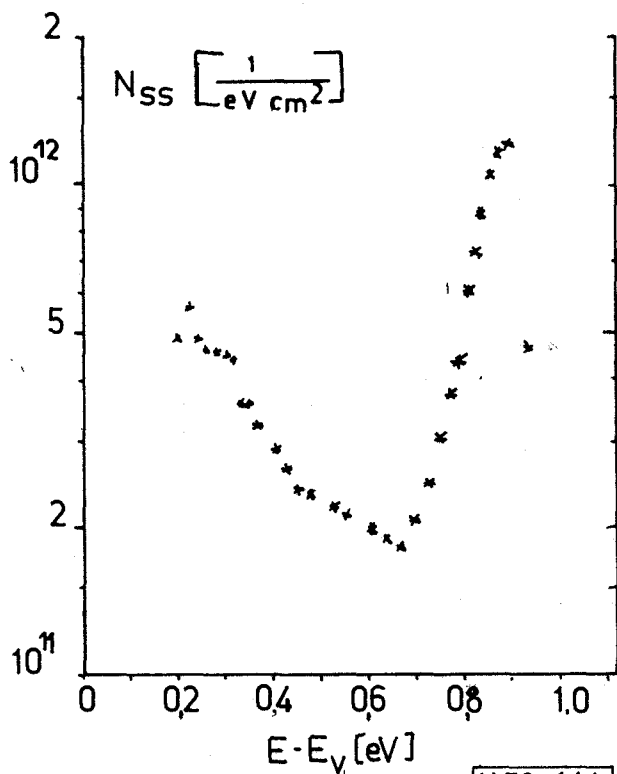
### Összegezés

A MOS integrált áramkörök fejlesztése és gyártása többszörösen is támaszkodik a tesztábrán történő vizsgálatokra. A tesztábra vizsgálatok eredményét egyaránt felhasználják az új technológia optimalizálás irányítására, a gyártási kihozatal és minőség biztosítására, a tervezési paraméterek és szabályok ellenőrzésére.

A tesztábra vizsgálatok kulcsszerepet játszanak a tervezőmérnök és a technológiai produktum közötti kapcsolatrendszerben. Ez a szerepkör hangsúlyozottá válik a napjainkban elterjedő új szervezésű félvezető technológiai innovációs láncban, nevezetesen akkor, amikor a felhasználó igényű áramkörök tervezése és gyártása területén a MOS technológiai folyamat, mint szolgáltatás jelenik meg (silicon foundry). Az áramkör tervező és a szelettechnológiát szolgáltató szervezet közötti szerződéses kapcsolatban a szeletek átvétele, minősítése, a tervezési paraméterek utólagos ellenőrzése tesztábra vizsgálatokra támaszkodik.

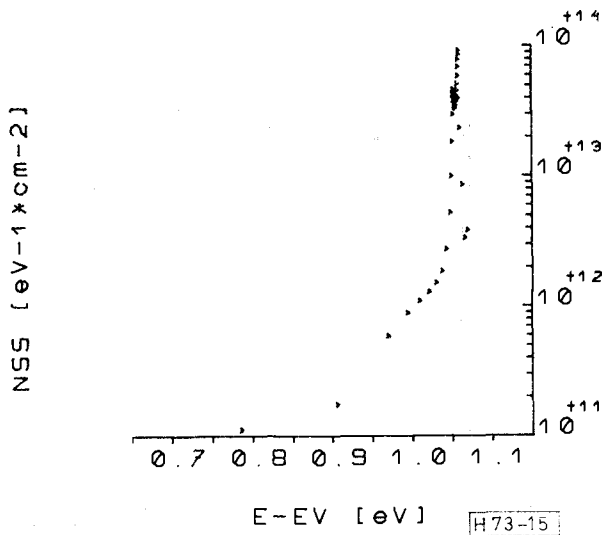
A tesztábra vizsgálatok hatékonysága jelentősen függ a tesztábrák kialakításából, a mérési adatfeldolgozás jellegétől és nem utolsósorban a mintavétel metodikájától.

A cikk vizsgálati módszer fejlesztés eredményeiről számol be. Bemutatja azokat a programcsomagokat, amelyek a számítógéppel vezérelt mérőrendszer vezérlését végzik. A kifejlesztett programcsomagok ré-



H73-14 b

14. ábra. Si-SiO<sub>2</sub> határfelület vizsgálata MOS kapacitással: CMOS technológiával p zseben kialakított kondenzátor a) Az impulzus C-V mérésből meghatározott felületi adalékprofil; b) A kvázistatikus C-V mérésből a fenti adalékprofil figyelembevételével meghatározott felületi állapotsűrűség-eloszlás



15. ábra. Si-SiO<sub>2</sub> határfelület vizsgálata MOS tranzisztorttal: felületi állapotsűrűség-eloszlás töltéspumpálás mérésből. A CMOS technológiával előállított NMOS tranzisztor rétegszerkezete azonos a 14. ábrán szereplő MOS kondenzátoréval

vén a mérőrendszer korszerű teszttábra vizsgáló állomássá vált.

A teszttábrák DC paraméter mérését és statisztikus adatfeldolgozását a MEVTESZT programcsomag biztosítja. A szeletek paraméter térképezése a TÉRKÉPEZŐ programcsomaggal lehetséges. A MEVFIT programcsomag különböző numerikus MOS tranzisztor modellek bemenőparamétereit határozza meg. A MOS kapacitások analitikus vizsgálatát a CVMÉRO programcsalád, és az ehhez kapcsolódó kiértékelő programok biztosítják. Töltéspumpálás elvén MOS tranzisztoron is tudunk felületi állapotsűrűséget vizsgálni a PMPMER és az ehhez kapcsolódó kiértékelő programmal.

A kifejlesztett mérőprogramok folyamatosan végzett alkalmazástechnikai vizsgálatainkra támaszkodnak. A vizsgálatok az elmúlt időszakban a MÉV-ben egy új MOS technológiai folyamat (Si-gate CMOS) optimalizálásában, gyártási technológia honosításában (NMOS), valamint a minőségbiztosítással kapcsolatos hibaanalízisben egyaránt felhasználásra kerültek.

#### Köszönetnyilvánítás

A bemutatott fejlesztő munka az 1983–85. években az OKKFT A/4 1. alprogram 12. projektje keretében zajlott; nagyban támaszkodott a HIKI-ben korábban végzett munkára, amelyben dr. Bársony István úttörő szerepet játszott, és amelyben részt vett Schván Péter is.

- [1] M. P. Anthony: Parametric Testing in Integrated Circuit Production. Microelectronic Manufacturing and Testing, 1984. sept. 62–64.
- [2] V. Kaempf: Automated Parametric Testers to Monitor the Integrated Circuit Process. Solid State Technology 1981. sept. 81–87.
- [3] M. G. Buehler: Comprehensive Test Patterns with Modular Test Structures: The 2 by N Probe-Pad Array Approach. Solid State Technology Vol. 22. No. 10, 1979. 89–94.
- [4] M. G. Buehler: The Use of Electrical Test Structure Arrays for Integrated Circuit Process Evaluation. J. Electrochem. Soc. Solid-state Science and Technology Vol. 127. No. 10. 1980. oct. 2284–2290.
- [5] R. T. Jerdonek, H. F. Bare, G. J. Fromen: The Use of a Silicon Gate CMOS/SOS Test Vehicle to Evaluate Technology Maturity. IE<sup>3</sup> Trans. on Electron Devices Vol. ED. 25. No. 8. 1978. 873–878.
- [6] J. S. Suehle, L. W. Linholm, K. Kafadar: Minimum Test Chip Sample Size Selection for Characterizing Process Parameters IE<sup>3</sup> J. of Solid State Circuits Vol. SC-19. No. 1, 1984. 123–129.
- [7] Yign-Ren Ma, K. D. Wa: A New Method to Electrically Determine Effective MOSFET Channel Width. IE<sup>3</sup> Trans. on Electron Devices Vol. ED. 29. No. 12. 1982. 1925–1927.
- [8] M. G. Buehler, L. W. Linholm: Role of Test Chips in Coordinating Logic and Circuit Design and Layout Aids for VLSI. Solid State Technology 1982. sept. 68–74.
- [9] J. M. Cassard: A Sensitivity Analysis of SPICE Parameters Using an Eleven-Stage Ring Oscillator. IE<sup>3</sup> J. of Solid-state Circuits Vol. SC-19. No. 1. 130–135.
- [10] dr. Bársony István: A PROTEST teszttchip dokumentációja. MEV belső jelentés, 1982. december.
- [11] D. Takács, C. Werner, J. Harter, U. Schwabe: Surface Induced Latch-up in VLSI CMOS Circuits. IEDM' 1982. San Francisco CA. 1982. Dec. 13–15. 458–461.
- [12] G. P. Carver, L. W. Linholm, T. J. Russell: Use of Microelectronic Test Structures to Characterize IC Materials, Processes and Processing Equipment. Solid State Technology, 1980. Sept. 85–92.
- [13] A. Valkó, Á. Barna, P. Tüttő, L. Gosztola, P. Révész, S. Sándor: Electrical and Morphological Investigation of Poly-poly Capacitor Structures. Proceedings of MIEL-85 Ljubljana, May. 8–10. 1985. 415–418.
- [14] D. A. Divekar, R. I. Dowell: A Depletion-Mode MOSFET model for Circuit Simulation. IE<sup>3</sup> Trans. on Computer-Aided Design Vol. CAD-3 No. 1. 1984. Jan. 80–87.
- [15] K. H. Zaininger and F. P. Heiman: The C-V Technique as an Analytical Tool. I–II. Solid State Technology May. 1970. 49–56.; June 1970. 46–55.
- [16] G. Groeseneken, H. E. Maes, N. Beltran, R. F. De Keersmaecker: The Energy Distribution of Si/SiO<sub>2</sub> Interface States Measured in Small Size MOSFET Using the Charge Pumping Technique. Insulating Films on Semiconductors, ed. J. F. Verweij and D. R. Wolters. Elsevier Science Publishers B.V. 1983. 153–157.