

Az U400 gate array és tervezési módszerei

SZENTPÉTERI PIROSKA, HEKSCH FERENC

Mikroelektronikai Vállalat



ÖSSZEFOGLALÁS

Az U400 gate array a MEV MOS LSI berendezésorientált áramkörválasztékának egyik legsokoldalúbban alkalmazható típusa. Felépítése rendkívül egyszerű, könnyen megismerhető bármely, a digitális tervezésben járatos tervezőmérnök számára. Grafikus és számítógépes segédeszközök teljes rendszere teszi lehetővé berendezésorientált áramkörök tervezését U400-on anélkül, hogy a tervező az integrált áramkörök tervezésében akár csak alapvető jártassággal rendelkezne. Az U400 rövid ismertetése után a tervezési folyamatot és az azt támogató tervezési segédletrendszert ismerteti ez a cikk, különös tekintettel a felhasználó—gyártó kapcsolatra.

Az U400 elemmátrix a Mikroelektronikai Vállalat berendezésorientált MOS LSI áramkörválasztékának az eddigi tapasztalatok alapján a legsokoldalúbban alkalmazhatónak bizonyult típusa. Négy száz darab ún. alapcellát — négy bemenetű, definiálatlan funkciójú kaput — tartalmaz egy tíz sorból és negyven oszlopból álló mátrixban. A bemenetek védelmét és a kimenetek terhelhetőségét a chip szélén körben elhelyezkedő univerzális input/output fokozatok biztosítják.

Az U400 — mint a gate array áramkörök túlnyomó többsége — a befémezett állapotig előregyártott. Végleges funkcióját a csaknem kész szeleten a fémező hálózat kialakításával kapja. Ez azt jelenti, hogy egy adott funkciójú berendezésorientált áramkör megtervezése egyetlen maszka, a fémező megtervezésére redukálódik.

A Mikroelektronikai Vállalat olyan — grafikus és számítógépes segédeszközökből álló — segédeszköz rendszert hozott létre és bocsát a közeljövőben a felhasználók rendelkezésére, amely lehetővé teszi berendezésorientált integrált áramkörök tervezését az U400 gate array-re az integrált áramkörök tervezésében való akár alapvető jártasság nélkül is, a NYÁK tervezés analógiájára. Ez a cikk — az U400 rövid ismertetése után — ezt a segédeszközrendszert, illetve célszerű használatát kívánja bemutatni, különös tekintettel a felhasználó—gyártó kapcsolatára a tervezési folyamatban.

Az U400 gate array

Az U400 n-esatornás, poliszilícium vezérlő elektródás MOS technológiával készült, növekményes üzemmódban működő terhelőtranzisztorokkal. Három tápfeszültséget igényel. ($V_{DD} = +5$ V, $V_{GG} = +12$ V, $V_{BB} = -5$ V).

Az öt tranzisztort tartalmazó mátrix alapcella kapcsolási rajzát, rétegrajzát és a segédleteken megjelenő szimbolikus rajzát az 1. ábrán láthatjuk. A

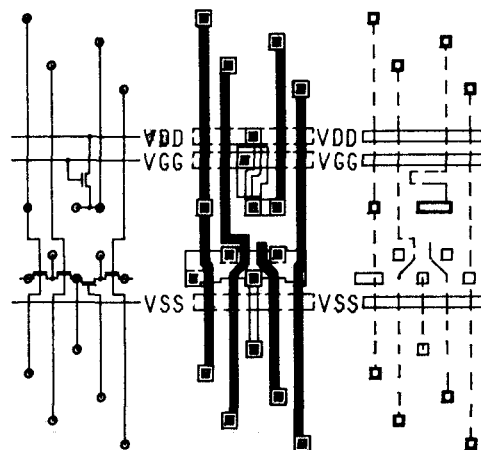
SZENTPÉTERI PIROSKA

1977-ben végzett a Budapesti Műszaki Egyetem Villamosmérnöki Karán, a műszaki fizika ágazaton. Jelenlegi munkahelyén, a Mikroelektronikai Vállalatnál (volt HIKI) 1978 óta dolgozik. Az első időben integrált áramkörök mérés technikájával, egyedi mérési összeállítások tervezésével, be-

rendezésorientált áramkörök mérés tervezésével foglalkozott. Két éve a konstrukciós osztály dolgozója. Szakterülete berendezésorientált — előbb full custom, majd cellakönyvtár, végül gate array — áramkörök tervezése. Az U400 típus tervezője. Nevéhez fűződik az U400 tervezési módszereinek kidolgozása.

meghajtó tranzisztorok az alapcellán belül, illetve egy-egy sor negyven alapcelláján keresztül is sorosan kapcsolódnak. Láthatjuk, hogy a mátrixot alkotó alapcellák igen kis komplexitásúak, és előre nem definiált összeköttetésűek, ami — szükség szerint több alapcella felhasználásával — szinte tetszőleges logikai funkció kialakítását teszi lehetővé.

Az összeköttetési hálózat két rétegű. A vertikális összeköttetések túlnyomó többsége a poliszilícium rétegben kialakított bujtatásokkal valósítható meg,



□ DIFFUZIÓ

■ POLISI

⊗ KONKATUUS

H926-1

1. ábra. U400 alapcella

Beérkezett: 1983. XI. 23. (▲)

amelyek egyben a meghajtó tranzisztorok vezérlő elektródái is. Ez a réteg a tervezés során csak a fix csatlakozási pontokon keresztül hozzáférhető, és amennyiben egy ilyen poliszilícium csíkot bujtatásra használ a tervező, gondoskodnia kell annak az aktív elemektől való elszigeteléséről, például a szomszédos diffúziós pontok földelésével. A kívánt funkció kialakítása a fémző rétegben történik, a megfelelő csatlakozási pontoknak egymással, illetve a földvezetékekkel való összekötésével. A könnyű kezelhetőség érdekében a csatlakozási pontok egy — a $12\ \mu\text{m}$ fémcsík szélességből és $6\ \mu\text{m}$ csíktávolságból adódó — $18\ \mu\text{m}$ -es makroraszteren helyezkednek el. A grafikus tervezési segédletek olyan nagyításban ábrázolják az alapcellát, hogy azokon a tervező számára oly lényeges makroraszter $2,0$ vagy $2,4\ \text{mm}$. Ez az a méret ugyanis, amely biztosítja az áttekinthetőséget, ugyanakkor azt is, hogy a teljes chipet ábrázoló „lepedő” is elférjen egy egyszerű munkasztalon.

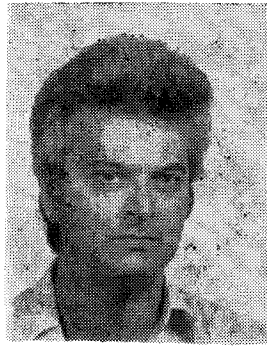
Példaképpen bemutatunk néhány megoldást egyszerűbb logikai funkciók topológiai megvalósítására egy vagy több alapcella felhasználásával.

A 2. ábra egy egyszerű inverter néhány megvalósítási módját mutatja be. A meghajtó tranzisztor gate-je (bemenet) melletti egyik diffúziós pont (source) a földhöz csatlakozik, a másik (drain) a terhelő tranzisztorra.

A terhelő tranzisztor megfelelő elektródái fixen a V_{GG} , illetve V_{DD} tápfeszültségekre vannak kötve. Figyelmet érdemel, hogy a kimeneti diffúziós pontot a szomszédos gate földelésével el kell szigetelni a környezetétől!

A 3. ábra NOR kapuk megvalósítására mutat példát. A három bemenetű NOR kaput az inverterhez hasonló módon kell szigetelni környezetétől. A négy bemenetű NOR kapuk esetében lehetséges a földre kötendő diffúziós pontokkal lezárni kétoldalt a kaput, így az elszigetelés automatikusan megoldódik.

A MOS technika általában nem szereti a NAND kapuk alkalmazását. Ugyanis, mivel a meghajtó tranzisztorok sorosan kapcsolódnak, így eredő csatorna ellenállásuk nagy, a megfelelő kimeneti „0”



HEKSCH FERENC

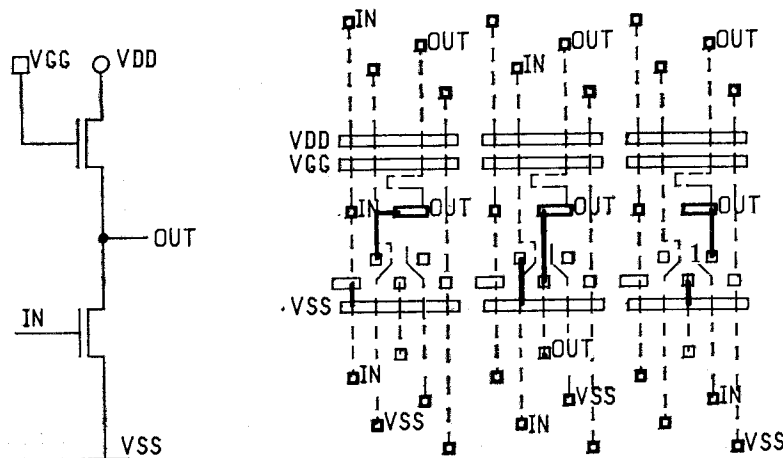
A BME Villamosmérnöki Karán 1969-ben a Híradástechnika Szak félével az ágazatán végzett.

Azóla MOS integrált áramkörök tervezésével és fejlesztésével foglalkozik, korábban a HIKI-ben, jelenleg a MEV-ben. Nevéhez fűződik az első hazai MOS LSI típusok tervezése, pl. a 256 bites SRAM, 2×100 bites shift register, 2 kbites ROM és EPROM, továbbá analóg kapcsoló és LCD meghajtó. Az utóbbi években a tervezési metodika fejlesztése és a MEV berendezésorientált áramkör típusainak kialakítása területén tevékenykedik, jelenleg mint a berendezésorientált áramkörtervező osztály vezetője.

szint csak viszonylag széles meghajtó tranzisztorokkal realizálható. Az U400 esetében is ez a helyzet. Az alapcella csak két bemenetig tudja biztosítani NAND kapuk esetében a névleges kimeneti „0” szintet. Három vagy négy bemenet esetén két-két tranzisztort párhuzamosan kell kötni. Így négy bemenetű NAND kaput csak két alapcellában lehet megvalósítani, ahogyan az a 4. ábrán látható.

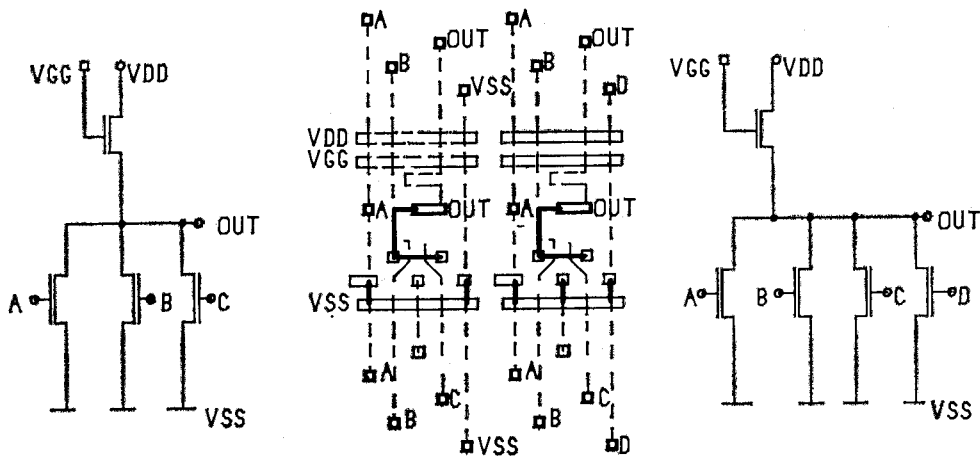
A példák sorát az 5. ábrán látható RS latch zárja, amely CLEAR és RESET bemenetekkel rendelkezik, és az órajel „1” szintjére íródik be.

Amennyiben a mátrixban előállt a kívánt funkció, következhet az univerzális input/output cellák bekötése. Az input/output cellák — 37 db van belőlük a chipen — hat tranzisztort tartalmaznak (6. ábra), amelyek közül egy terhelőként, három meghajtóként és terhelőként egyaránt beköthető. Két tranzisztor, mivel egyik elektródájuk (source) fixen a földhöz van kötve, csak meghajtóként alkalmazható. A cellakönyvtár a hat tranzisztorból összehuzalozható input/output fokozatoknak közel teljes választékát



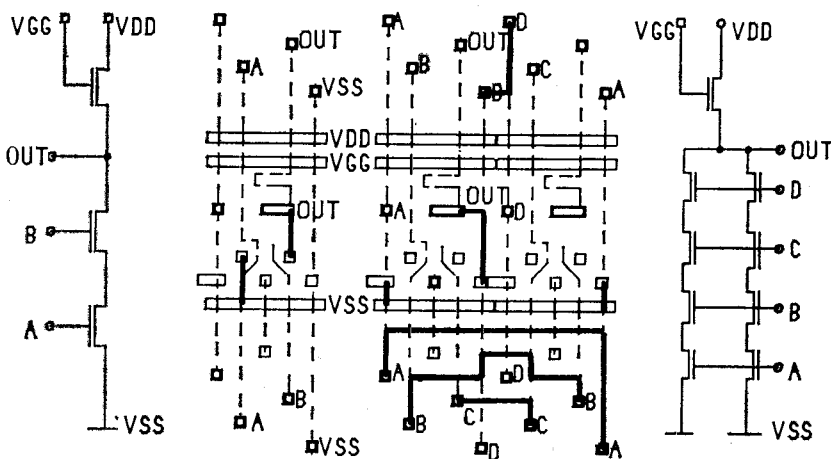
H926-2

2. ábra. Inverterek



H926-3

3. ábra. NOR kapuk



H926-4

4. ábra. NAND kapuk

tartalmazza, az egyszerű bemenetektől, invertáló vagy nem invertáló, open-drain vagy totem pole kimenetektől a háromállapotú input/output bufferig. Így, ha csak különleges igények nem merülnek fel, a tervező ezek között csaknem mindig megtalálja a neki megfelelőeket. Mivel igen ritkán kell új cellát tervezni, és ez MEV konstruktőr feladata, az input/output celláknak csak a három, bekötésre szolgáló csatlakozási pontja illeszkedik a 18 μm -es makroszterre.

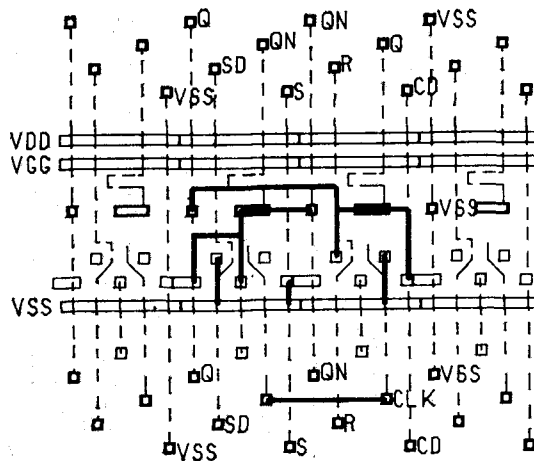
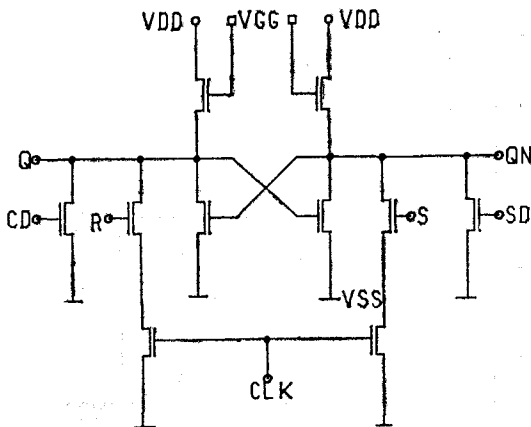
A tervezés folyamata

Az U400 gate array-n való tervezés folyamatábráját láthatjuk a 7. ábrán, az induló specifikációtól az összekötetési topológiát tartalmazó fémező maszkgig. A Mikroelektronikai Vállalatnál a tervezői kapacitás jelenleg ennek a folyamatnak optimális esetben kb. háromnegyed éves átfutását teszi lehetővé. A megrendelő (felhasználó) jelentősen lerövidítheti a tervezési időt, ha a tervezési folyamat egy részét, kihasználva saját szabad kapacitását, magára vállalja. Ez

természetesen jelentős költségmegtakarítást is jelent számára. Elvileg a felhasználó a tervezési folyamatot egészen a 7. ábra szaggatott vonaláig átvállalhatja, ehhez a gyártó — a Mikroelektronikai Vállalat — az állandó konzultációs lehetőségen kívül a munka minden fázisában igen hatékony grafikus és számítógépes segédeszközöket bocsát a rendelkezésére.

A tervezés az ún. *induló specifikáció* alapján kezdődik el. Bármilyen, az induló specifikáció hiányosságából vagy pontatlanságból adódó hiba a topológiai terv kisebb-nagyobb áttervezését és új maszkg készítését vonja maga után, ami általában jelentősen megnöveli az átfutási időt és a fejlesztési költségeket. Ezért berendezésorientált áramköröknél általában, így az U400 gate array-n megvalósított áramköröknél is, az induló specifikáció különös fontossággal bír. Ez annyira így van, hogy amennyiben a megrendelő maga nem kíván részt venni a tervezési folyamatban, az induló specifikáció része a megrendelő-gyártó közötti szerződésnek. A következőket kell tartalmaznia:

— kapcsolási rajz,

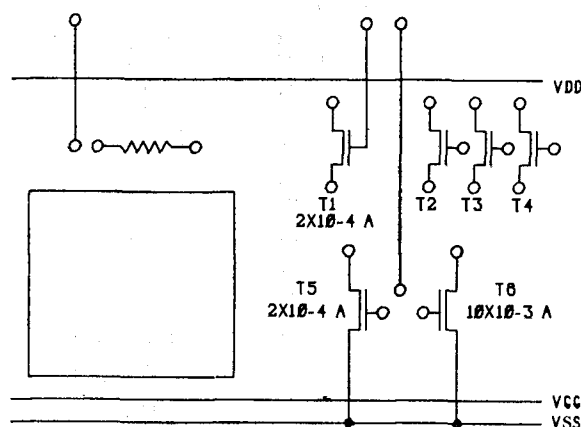


H926-5

5. ábra. RS latch

- a felhasznált alkatrészek és gyártói,
- a működés rövid leírása,
- input/output követelmények,
- időzítési diagram,
- tesztelési előírások.

Az eddigi gyakorlat szerint általában TTL vagy CMOS tokokból összeállított, már működő kapcsolásokat valósítottunk meg egy vagy több U400-as chipen, ezt tükrözi az induló specifikáció első két pontja is. Ebben az esetben a *logikai tervezés* általában teljes áttervezést jelent. A feladatot a MOS technikához kell illeszteni (pl. a NAND kapuk helyett célszerű NOR kapukat alkalmazni), illetve ki kell küszöbölni az esetleges redundanciákat és nem használt részfunkciókat a hálózatból. Várhatóan javulni fog a logikai tervezés hatékonysága abban az esetben, amikor a felhasználó egy adott funkciót eleve berendezésorientált áramkörre tervez majd. A logikai tervezés vagy áttervezés alapja a *cellakönyvtár*. Alapkiépítésben a cellakönyvtár tartalmazza a leglényegesebb és legtöbbször előforduló alapkapukat és tárolóelemeket, általában több topológiai változatban. Ezenkívül tartalmaz nagyobb logikai tömböket: multiplexereket, dekódereket, számláló cellákat stb. Ez utóbbiak köre állandóan bővül. A felhasználó a könyvtár alapkiépítését a MEV által kiadott tervezési segédletekből ismerheti meg, amelyekben megtalálja a cellák listáját, az egyes cellák logikai és tranzisztor szintű kapcsolási rajzát, elektromos paramétereit, valamint a meglévő huzalozási változatokat. A logikai tervezés megkezdése előtt célszerű ezeket a segédleteket áttekinteni, illetve tájékozódni arról, hogy a cellakönyvtár aktuális tartalma milyen nagyobb logikai tömbök használatát teszi még lehetővé. A megvalósítandó áramkör logikai tervét úgy célszerű elkészíteni, hogy lehetőleg kevés olyan elemet tartalmazzon, amely nem szerepel a cellakönyvtárban. A könyvtári cellák ugyanis optimalizált és többszörösen verifikált elemek, és alkalmazásukkal a feladat a cellák összehuzalozására redukálódik, hasonlóan a TTL/CMOS tokokkal történő tervezéshez, ami nagy könnyebbséget jelent a tervezés során.



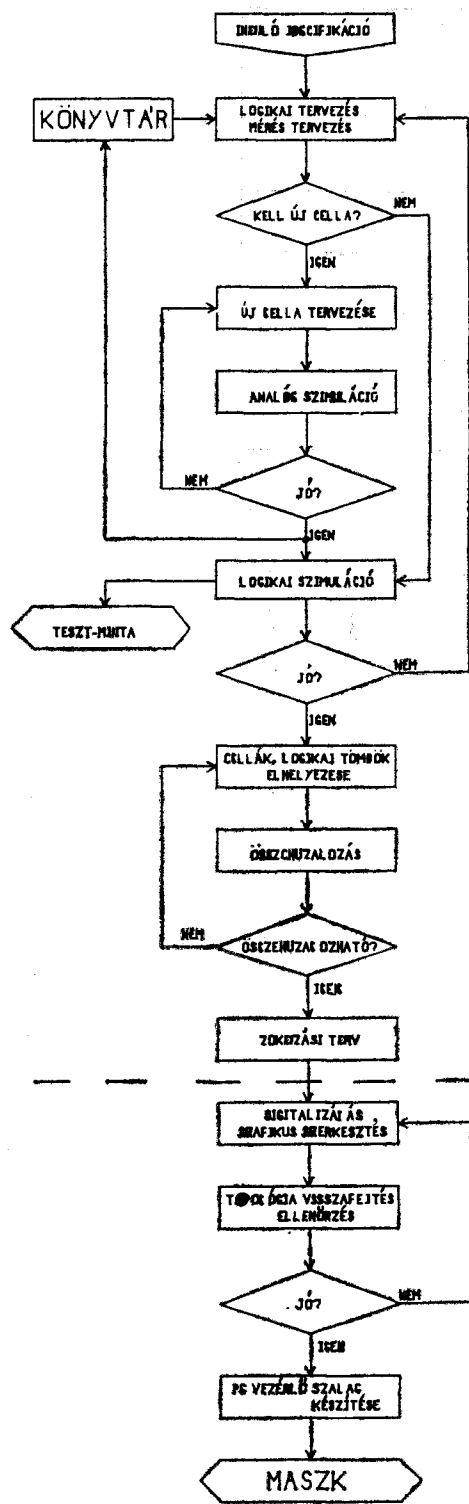
H926-6

6. ábra. Input/output cella

Ha egy funkció nem található meg a cellakönyvtárban, vagy az adott topológiai változat nem megfelelő, új cellát kell tervezni. Új cella tervezéséhez a MEV egy A4-es méretű grafikus segédletet ad ki, amely a mátrix egy négy oszlopot és tíz sort tartalmazó részletének az 1. ábrán látható szimbolikus rétegrajza. Az új cella verifikálásához célszerű analóg számítógépes szimulációt alkalmazni, amely a MEV feladata.

A MEV végzi el — amennyiben az ellenőrzések eredménye megfelelő — az új celláknak a cellakönyvtárba való beépítését is.

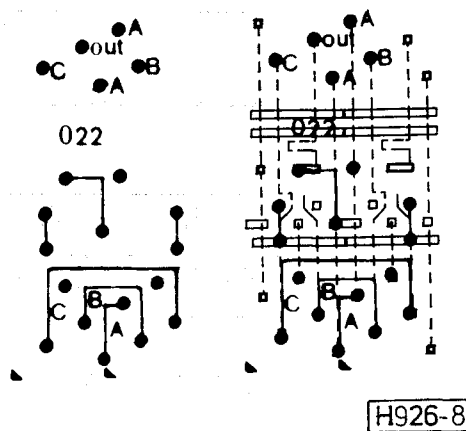
Az így elkészült *logikai terv* általában annyira bonyolult, hogy a tervezésnek ebben a fázisában elengedhetetlen egy számítógépes *ellenőrzés* a megvalósított funkció verifikálására. (A tapasztalatok alapján ez még viszonylag egyszerű hálózatoknál is célszerű.) A logikai terv ellenőrzésére a Mikroelektronikai Vállalatnál a felhasználóknak is rendelkezésére áll a LOGSIM számítógépes logikai szimulációs program, amely lehetővé teszi a logikai működés gyors ellenőrzését, az időzítések figyelembevételével kimutatja az esetleges házardokat, valamint lehetővé



H926-7

7. ábra. A tervezési folyamat

teszi a tesztminták hatékonyságának vizsgálatát. A LOGSIM „felhasználó orientált”, azaz használatát egy tervezőmérnök néhány óra alatt teljes mértékben elsajátíthatja. Segítségével igen bonyolult hálózatok (max. 12 500 kapu vagy funkcionális elem, max. 50 vezérelt bemenet, max. 200 bemenet/kapu vagy kimenet/kapu) ellenőrzése végezhető el, olcsóbb-



8. ábra. Cella-matricák

ban, gyorsabban és sokkal hatékonyabban, mint az áramkör bread-board modelljének megépítésével.

Az ellenőrzött logikai terv birtokában megkezdődhet a *geometriai tervezés*. Először a logikai tömböket kell elhelyezni a mátrixban, figyelembe véve az összeköttetések helyszükségletét és az esetlegesen kötött kivezetés elrendezést. Ezután következhet a cellák, makrocellák összhuzalozása, illetve a kivezetések bekötése a megfelelő input/output cellák csatlakozó pontjaira. Az input/output cellákat a chipen a MEV tervezője helyezi majd el, ehhez ebben a fázisban csak az IC kivezetésekre kell ráírni a kiválasztott cella típusát. A geometriai tervezés megkönnyítésére a Mikroelektronikai Vállalat három grafikus tervezési segédletet dolgozott ki. A logikai tömbök, cellák durva elhelyezési vázlatát dolgozhatja ki azon az A4-es méretű tervezési segédleten, amely hatvanszoros nagyításban tartalmazza a mátrix celláit, körvonalukkal ábrázolva, a valóságos elrendezésben. A cellakönyvtári cellák, makrocellák meglévő huzalozási változata(i) öntapadós matricákon állnak a tervező rendelkezésére. Rövid átfutási idővel öntapadós matricák készíthetők azokról a cellákról is, amelyek eddig nem szerepeltek a cellakönyvtárban. A matricákon betűvel azonosítva vannak a cella kivezetései. Ezek a matricák, a durva elhelyezési vázlat szerint, közvetlenül ráragaszthatók a teljes chipet sematikus topológiai rajz formájában ábrázoló „lepedőre”. A feladat ezek után a cellák megfelelő kivezetéseinek összekötése fémmel, vagy — betartva a bujtatásra vonatkozó elszigetelési szabályokat — a polyszilícium bujtatások felhasználásával. (Az összeköttetéseket a középvonalukkal megadva kell ábrázolni. A későbbi feldolgozás során a tervező rendszer ebből a 12 μ m széles fémcsíkok ábráját automatikusan generálja.) A 8. ábrán egy cella matricáját láthatjuk önállóan, illetve a segédletre helyezve.

Optimális esetben ez az a pont, ameddig a megrendelő — felhasználva a rendelkezésére bocsátott segédleteket — eljuthat, természetesen a gyártóval való szoros együttműködés, állandó kapcsolattartás mellett. Annak érdekében, hogy a geometriai tervből a MEV-nél maszksorozat, illetve áramkör készüljön, a kész geometriát megfelelően dokumentálni kell számára. Meg kell adni a topológiát a „lepedőn”

LOGIKAI TERVEZÉS	A CELLAKÖNYVTÁR HASZNÁLATÁNAK ISMERTETÉSE CELLAKÖNYVTÁR CROSS REFERENCE CELLÁK LOGIKAI KAPCSOLÁSI RAJZA TRANZISZTOR SZINTŰ KAPCSOLÁSI RAJZA TOPOLOGIAI VÁLTOZATAI ELEKTROMOS PARAMÉTEREI
ÚJ CELLA TERVEZÉSE	A4-ES MÉRETŰ, A MÁTRIX TÍZ, SORÁT ÉS NÉGYVEN OSZLOPÁT ÁBRÁZOLÓ SEMATIKUS RÉTECRAJZ
LOGIKAI SZIMULÁCIÓ	LOGSIM PROGRAMRENDSZER
TOPOLOGIAI TERVEZÉS	A4-ES MÉRETŰ, A MÁTRIXOT AZ ALAPCELLÁK KÖRVMONALJAIVAL ÁBRÁZOLÓ RAJZ A LOGIKAI TÖMBÖK DURVA ELHELYEZÉSÉRE CELLÁK MATRICÁI A TELJES ÁRAMKÖRTÁSRÁZDÓ SEMATIKUS RÉTECRAJZ /LEPEDŐ/
TOKOZÁS TERVEZÉS	A4-ES MÉRETŰ RAJZ A TOKOZÁSI TÉRV MEGADÁSÁRA
VISSZAFEJTÉS	CELLINEX PROGRAM

H926-9

9. ábra. Tervezési folyamat, tervezési segédletek

(felragasztott cellák, összekötő hálózat, az input/output cellák típusa), az áramkör tokozási vázlatát (ehhez külön segédletet bocsát a MEV a felhasználók rendelkezésére), az áramkör mérési előírásait, valamint egy összeköttetési táblázatot, amely megadja az egyes cellák, tömbök összeköttetéseit. Ez utóbbi a végső topológiai ellenőrzés során nélkülözhetetlen.

A gyártónál a „lepedőn” megadott hálózatot digitalizálják, majd a grafikus szerkesztés (cellák, köztük az input/output cellák beültetése) után következhet a topológia ellenőrzése visszafejtéssel. A Mikroelektronikai Vállalatnál a *topológia visszafejtése* a CELLINEX* program segítségével történik. A program a maszk-geometria alapján feltárja a cellák között létrejövő összeköttetéseket, és ebből előállítja az áramkör logikai leírását. Segítségével dokumentálható az összeköttetések listája, a cellák listája, az összeköttetések területe (pl. kapacitásuk meghatározására), cellaelhelyezési rajz, illetve ún. layout statisztika, valamint végezhető jelfolyam-felderítés is. A program eredményei önmagukban is értékelhetők, vagy összehasonlíthatók a logikai terv alapján készült összeköttetési táblázattal. Ha ez a végső ellenőrzés sem tár fel új hibát, a tervezési folyamat az ábragenerátor vezérlő szalag, illetve a maszk elkészítésével lezárul.

Egyedi vagy cellás tervezésű áramköröknél a maszkorozat elkészítése és a technológizálás kb. 4 hónapot vesz igénybe. Ezen idő alatt lehetőség van a mérés kidolgozására és tárgyi feltételeinek megteremtésére. Előregyártott áramköröknél, így az

* Az OKKFT keretében a MEV részére kifejlesztette a BME-EET.

U400 esetében is, a maszk kb. két hét alatt elkészül, a kész maszk alapján pedig csupán néhány nap szükséges a technológiai műveletekre. Ezért az áramkör mérését már a tervezés során ki kell dolgozni, illetve olyan mérőberendezést kell alkalmazni, amely eléggé flexibilisen képes követni a fellépő igényeket. A teszttervezés a logikai tervezés fázisában kezdődik, a tesztminta logikai szimuláció során nyeri el végső formáját. A mérés szakemberei a logikai szimulátor dokumentációja alapján kezdik el a mérőprogramok írását. A Mikroelektronikai Vállalatnál a mérés az ICOMAT200 mérőautomatával történik, amely igen magas fokú automatizálást tesz lehetővé, hardware beavatkozás nélkül.

Összefoglalás

Láttuk, hogy a Mikroelektronikai Vállalat az U400 gate array-n való tervezéshez a tervezés minden fázisában igen hatékony segédeszközöket bocsát a felhasználó rendelkezésére annak érdekében, hogy az minél nagyobb részt átvállaljon a tervezési folyamatból. Ez érdeke a vállalatnak is, mivel tervezői kapacitást szabadít fel, és érdeke a felhasználónak is, aki jelentősen lerövidítheti ilyen módon a tervezési időt, illetve a fejlesztési költség jelentős részét megtakaríthatja. A grafikus és számítógépes segédeszközöket a 9. ábrán táblázatban foglaljuk össze. Végül hangsúlyozzuk a MEV és a felhasználó közötti állandó kapcsolattartás jelentőségét, amely a hatékony együttműködés előfeltétele még akkor is, ha a tervezést teljes egészében a MEV végzi, és különleges fontossággal bír abban az esetben, amikor a felhasználó többkevesebb részt vállal a tervezésben.