

# MOS LSI áramkörök építőelemeinek dinamikus leírása

NEMES MIHÁLY  
(BME HEI)

## Bevezetés

Az alábbiakban egy leírási módot ismertetünk, amellyel MOS LSI áramkörök elemei jellemezhetők dinamikus szempontból. A módszernek az az előnye, hogy a jellemzett áramköri blokkok tetszőleges módon való összekapcsolásával kapott bonyolult rendszer dinamikus viselkedése egyszerű kézi számítással végigkövethető, továbbá a logikai szimulációs programok használatához is jól illeszkedik.

## 1. Miért lehet hasznos egy ilyen leírási mód?

Ez a kérdés biztosan minden olvasó fejében megfordul, aki az IC-tervezés folyamatát ismeri, hiszen köztudott, hogy jól működő számítógépes áramkör-analízis programok léteznek (pl. a TRANZ—TRAN és az ANAL—20), amelyek alkalmasak többek között integrált áramkörök tranzienseinek vizsgálatára is. A következőkben felsorolunk néhány szempontot, amik azt igazolják, hogy az ismertetendő leírási módszer hasznosan kiegészíti az analízis-programok által nyújtott lehetőségeket.

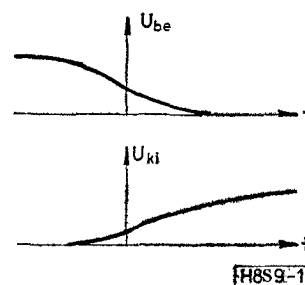
- Az analízis-programok mindig csak egy konkrét esetről nyújtanak numerikus információt.
- A programokkal egyszerre csak egy viszonylag kis része vizsgálható az áramkörnek. Egy nagyobb részlet esetében a tranziens vizsgálat nehéz, munkaigényes feladatot jelenthet. Az elkészült áramkör belsejében nem tudunk méréseket végezni, ezért a házardok lehetőségét már a tervezés fázisában ki kell szűrni. Ehhez pedig ismerni kell az áramköri egységek késleltetését.
- A Mikroelektronikai Program egyik célkitűzése, hogy berendezésorientált integrált áramkörök gyártása meginduljon Magyarországon. Ez a folyamat szükségszerűen magával hozza a külső munkatársak részvételét a tervezési munkában, akik kiválasztják az általuk gyártott berendezésnek azt a részletét, amely alkalmas BOÁK megvalósításra és részt vesznek a tervezés egyes fázisaiban is. A leendő külső munkatársak egy részének feltehetőleg nem fog rendelkezésére állni analízis-program megfelelő közel-  
ségben és gyakorisággal.

- A külső munkatársaknak meg kell szerezniük a tervezési alapismereteket, ki kell alakítaniuk a megfelelő szemléletet és meg kell ismerniük azt a konkrét gate-array-t vagy ULA-t is, amelyen az áramkört meg fogják valósítani. Enélkül nem képzelhető el, hogy bárki is vállalkozzon a tervezés bármelyik fázisának (akár csak a berendezésrészlet kiválasztásának) elvégzésére. Nyilvánvalóan nem járható az az út, hogy minden külső munkatárs mindaddig futtasson analízis-programokat, míg a szükséges ismereteket el nem sajátítja; a mérnökök számára legvonzóbb módszer: a mérések, kísérletek végzése pedig egyenesen lehetetlen. Ha olyan táblázatokat, diagramokat tudunk a külső tervezők kezébe adni, amelyek segítségével bonyolultabb áramkörök működése is kézi számítások útján vizsgálható, akkor segítséget nyújtunk nekik a tervezési szemlélet kialakításában.

## 2. A dinamikus működés jellemzésének nehézségei

A diszkrét alkatrészekkel és SSI tokokkal felépített áramkörökhöz képest az IC belsejében elhelyezkedő blokkok tulajdonságai néhány vonatkozásban eltérőek, megfelelően pontos, egyértelmű leírásuk valamivel nagyobb körültekintést igényel. A lényeges eltérések a következők:

- A logikai kapuk — ellentétben az SSI áramkörökkel — egyetlen fokozatból állnak, a tranziens jellege az 1. ábra szerinti. Itt nem az tör-



1. ábra

ténik, hogy egy határozottan elkülöníthető késleltetési idő elteltéig a kimeneten semmilyen változás nem tapasztalható, majd a kimenet gyorsan állapotot vált, hanem a fel- vagy lefutás azonnal megkezdődik. Ha több fokozat kapcsolódik kaszkádba, akkor az egyes pontokon létrejövő fel- és lefutási tranziensek átlapolódnak. A késleltetési idő definícióját alaposan végig kell gondolni.

b) A késleltetési idő rendkívül széles határok között változik az áramkör különböző pontjain (különösen gate-array-ekben). Ennek az az oka, hogy a késleltetést a fokozat árama és a terhelő kapacitás határozzák meg, ez utóbbinak pedig nagy hányadát képviselik az összeköttetések kapacitásai. Az összekötő vezetékek hossza különösen gate-array-en, ULA-n lehet nagy a kötött struktúra miatt.

c) A felfutás a kapuk kimenetén általában sokkal lassúbb a lefutásnál, tehát eleve kétféle tranzienszt kell vizsgálni.

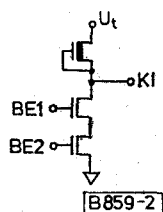
d) A NAND-kapuk kimenetén a felfutás annál lassúbb, a kimenettől minél távolabbi bemenetet vezérünk. (A 2. ábrán látható kapu esetében tehát nagyobb a késleltetés a 2. bemenet lefutása és a kimenet felfutása között, mint az 1. bemenet lefutása és a kimenet felfutása között.) Ezeket az eseteket is külön vizsgálni kell.

e) A kapuk terhelése különböző fizikai tulajdonságokkal rendelkező elemekből áll:

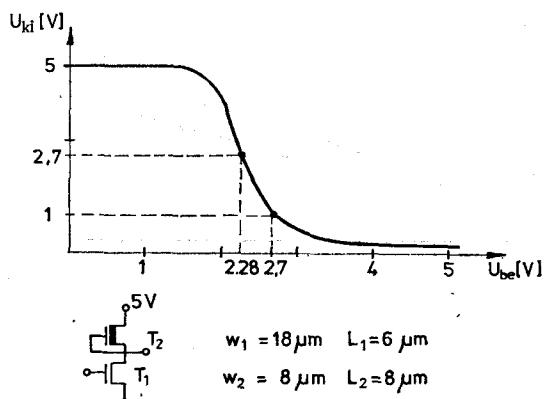
- fémvezeték (gyakorlatilag: koncentrált kapacitás);
- kapubemenetek;
- poliszilícium vezeték (ezen a terjedési idő összemérhető a kapu kimenetén létrejövő feszültségváltozás idejével, ezért terhelő hatása nem írható le egy koncentrált kapacitással);
- diffúziós vezeték (gate-array-en nem fordul elő ilyen vezeték az egységek között, ezért a továbbiakban nem foglalkozunk vele).

Mindegyik elem hatását és együttes hatásukat is vizsgálni kell.

f) A poliszilícium vezetéknek nemcsak a terhelő hatását, hanem a két vége közötti terjedési késleltetést is figyelembe kell venni, ami természetesen függ a vezeték végére kapcsolódó terhelés nagyságától és a vezeték hosszától.



2. ábra



3. ábra

### 3. A késleltetési idő definíciója

A szakirodalomban nem terjedt el teljesen egységes meghatározás. Jól használható az alábbi definíció:

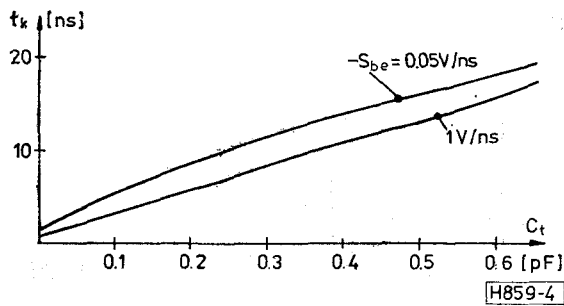
A kapu transzfer karakterisztikáján kiválasztjuk azt a pontot, ahol a kimenő és bemenő feszültség egyenlő. A késleltetés azon időpontok különbsége, amikor a kimenet, illetve a bemenet eléri ezt az értéket.

### 4. Milyen paramétereiktől függ a késleltetés?

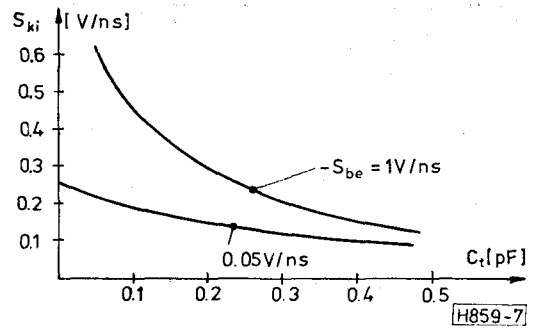
A leírást nagyon megkönnyíti, hogy a bemenő feszültségnek az a tartománya, amely érdemben befolyásolja a kimenetet, igen keskeny. Tekintsük példaként a 3. ábrán megadott karakterisztikát. A levezető tranzisztor nyitófeszültsége 1 V.  $U_{be} = 2,7$  V-nál  $U_{ki}$  eléri a nyitófeszültséget, tehát hatása a következő fokozatra megszűnik.  $U_{be} = 2,28$  V-nál  $U_{ki} = 2,7$  V, tehát a következő fokozat kimenete eléri az 1 V-os értéket. Ez azt jelenti, hogy az időfüggvényeknek ezen két érték közötti szakasza gyakorol domináns befolyást a következő kapu átkapcsolására. Mivel ez a tartomány igen keskeny, az időfüggvény egyenestől való eltérése nagyon kicsi, azaz a jelet a gyakorlat számára messzemenően kielégítő pontossággal leírhatjuk egyetlen paraméterrel, az idő szerinti deriváltjával. A késleltetést tehát két paraméter függvényében kell vizsgálni, ezek: a bemeneti jelmeredekség és a terhelés nagysága.

Így lehetővé válik, hogy néhány táblázat birtokában tetszőleges számú kaszkádba kapcsolt fokozat dinamikus viselkedését egyszerű kézi számítással végigkövessük. A táblázatoknak a késleltetési időt és a kimeneti jelmeredekséget kell megadniuk a terhelés és a bemeneti jelmeredekség függvényében. Amikor egy fokozat kimenetén ismerjük a jelváltozási sebességet, meg tudjuk határozni a következő fokozat késleltetését és kimeneti jelmeredekségét.

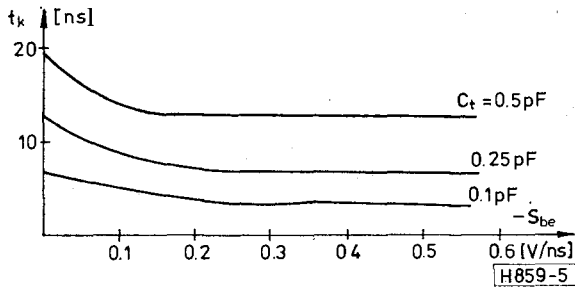
Természetesen az adatok használatát nagyon megkönnyíti, ha a táblázatos forma mellett grafikusán is megadjuk azokat: A késleltetést a bemeneti jel-



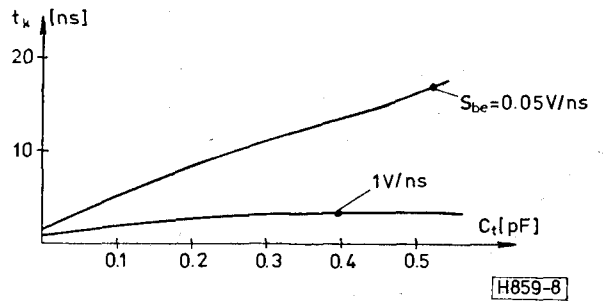
4. ábra



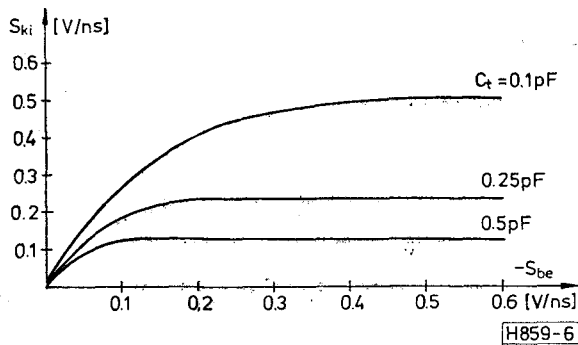
7. ábra



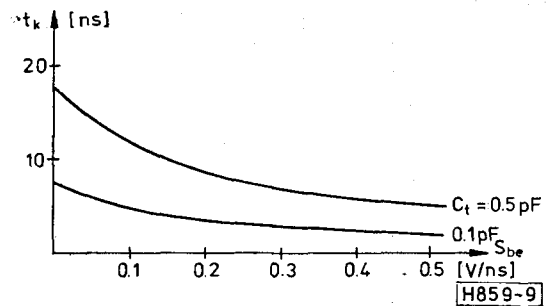
5. ábra



8. ábra



6. ábra



9. ábra

meredekség függvényében a terheléssel paraméterezve és fordítva, továbbá a kimeneti jelmeredekséget a bemeneti jelmeredekség függvényében a terheléssel paraméterezve és fordítva. A fel- és lefutási tranziens egyaránt jellemezni kell.

A 4–11. ábrákon láthatjuk a 3. ábrán bemutatott inverter tranzienseit leíró görbéket koncentrált terhelő kapacitásnál. (A számítások az ANAL–20 program segítségével készültek.) Megfigyelhetjük, hogy általában a lefutás gyorsabb, kivéve a nagyon lassan változó bemenő jelek tartományát. Itt azért lassúbb a lefutás, mert az  $U_{ki} = U_{be}$  pont – 2,34 V – távolabb van a karakterisztika „aktív” szakaszának felső határától (2,7 V), mint az alsótól (2,28 V). Látható az is, hogy a lefutási tranziensnél mérhető késleltetési idő és kimeneti jelmeredekség érke-

nyebb a bemeneti jelmeredekség változására, mint a felfutási tranziens esetében.

#### 5. Különböző transzfer karakterisztikájú fokozatok kaskádba kapcsolása

Különböző transzfer karakterisztikájú kapuknál az  $U_{ki} = U_{be}$  pont helyzete más és más. Jelöljük ezt a feszültséget  $U_k$ -val és tekintsük az alábbi egyszerű példát (12. ábra).  $S_{be}$ -nek, a bemeneti jel meredekségének ismeretében meghatározzuk  $t_{k1}$ -et és  $S_1$ -et.  $t_{k1}$  azt adja meg, hogy az 1 ponton a jel mikor éri el az  $U_{k1}$  értéket.  $S_1$  már rendelkezésünkre áll, tehát ki tudjuk számítani, hogy ugyanitt a jel mikor egyenlő  $U_{k2}$ -vel. A második fokozat késleltetését ettől az időponttól kell mérni.

**6. Különböző fajta terhelések párhuzamos kapcsolása.**  
Az ekvivalens bemenő kapacitás •

Egy kapu ekvivalens bemenő kapacitását kétféle módon értelmezhetjük:

- a) Az a koncentrált kapacitás, ami ugyanakkora késleltetést okoz.
- b) Az a kapacitás, amely ugyanakkora kimeneti jelmeredekséget hoz létre.

Természetes, hogy a két érték nem egyezik meg pontosan, hiszen a MOS tranzisztor kapacitásai feszültségfüggőek, a visszaható kapacitás pedig ráadásul nemlineáris függvény szerint transzformálódik át a bemenetre (Miller-hatás!): a késleltetési időt befolyásolja mindaz a kapacitásérték, amelyet a kapu a meghajtó pont felé mutat, miközben a bemenetén a jel a logikai 0 vagy 1 szint és az  $U_{ki} = U_{be}$  pont között változik, míg a jelmeredekséget csak az  $U_{ki} = U_{be}$  pont körül képviselt bemenő kapacitás határozza meg.

Szerencsére a két érték eltérése kicsi, gyakorlati szempontból a kapu terhelő hatása egyetlen kapacitással leírható. Tekintsünk egy konkrét esetet! A 3. ábrán látható inverter kimenetére ugyanilyen kapukat kötve azt láthatjuk, hogy lefutási transziensnél mintegy 0,05 pF az ekvivalens érték mindkét szempontból, lefutásnál a késleltetés szempontjából 0,04 pF, a jelmeredekség szempontjából 0,05 pF az ekvivalens kapacitás. A különbség elhanyagolható, mert:

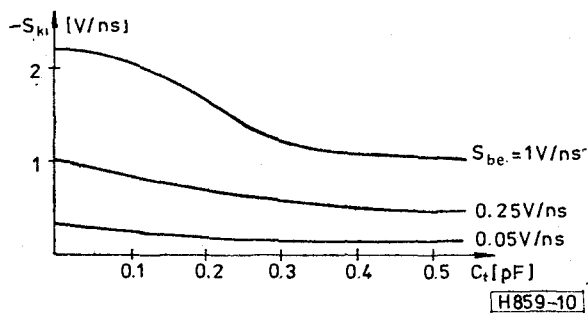
- a) Az összeköttetések kapacitása a kapuk által képviselt kapacitáshoz képest nagyobb.
- b) A jelmeredekség befolyása a következő fokozat késleltetésére nem nagy.

Az összeköttetések kapacitásának nagyságát érdemes egy számpéldával szemléltetni. A 13. ábrán

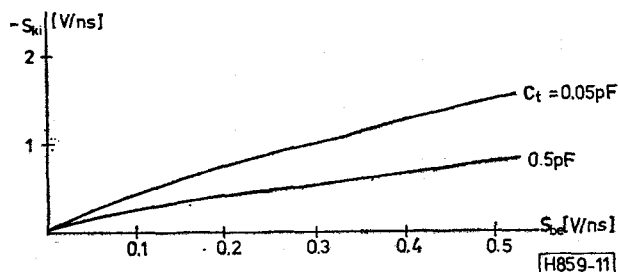
láthatjuk a MEV GA-800 gate-array-ének egy kis részletét. Ha egy kapu kimenetét a legközelebbi bemenetre kapcsoljuk, akkor az összekötő vezeték kapacitása ugyan elhanyagolható, de mivel minden kontaktushoz kapcsolódik egy polyszilícium csík (ezek biztosítják a jel elvezetését a fém vezetékek alatt szükség esetén), két ilyen vezetékdarab beiktatását az áramkörbe nem tudjuk elkerülni. Ezeknek együttesen 0,06 pF a kapacitásuk. Tehát a lefutási késleltetés számításánál  $0,04 + 0,06 = 0,1$  pF eredő kapacitást kell figyelembe vennünk. A kétféle módon értelmezett bemenő kapacitás közötti 0,01 pF-nyi eltérés ennek csak 10%-a. 10% változás a jelmeredekségben csak kb. 1%-kal befolyásolja a következő kapu késleltetését.

Érdeemes megjegyezni, hogy a lehúzó tranzisztor gate-jének oxidkapacitása csak 0,03 pF; a lefutásnál mutatott ekvivalens kapacitás ennél 33%-kal, a lefutásnál képviselt érték pedig 66%-kal nagyobb (a visszaható kapacitás és a Miller-hatás miatt). Ennek gate-array esetében nincs nagy jelentősége a vezetékek relatíve nagy terhelő hatása miatt, de katalógus- és full custom áramkörök tervezésénél előállhat olyan eset, hogy egy pontra sok kapubemenet csatlakozik rövid vezetékekkel. Ilyenkor az az általánosan használt becslési mód, hogy egy bemenetet a lehúzó tranzisztor gate-jének oxidkapacitásával helyettesítünk, esetleg túlságosan durva közelítésnek bizonyulhat.

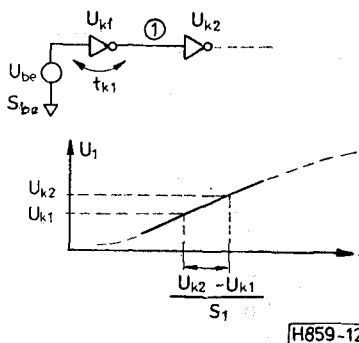
Egy polyszilícium vezeték bemenete nem írható le egyetlen koncentrált kapacitással, mert a késleltetés szempontjából ekvivalens érték erősen eltér a jelmeredekség szempontjából ekvivalens értéktől. Ez azt jelenti, hogy a koncentrált kapacitásra vonatkozó adatokból és a poli vezeték leíró adatokból nem tudjuk meghatározni a kétféle elem párhuzamos kapcsolásánál fellépő jel paramétereit. Külön táblázatot, illetve diagramokat kell készíteni, amelyek leírják



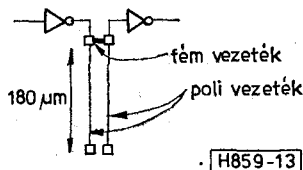
10. ábra



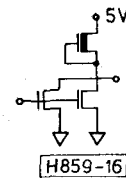
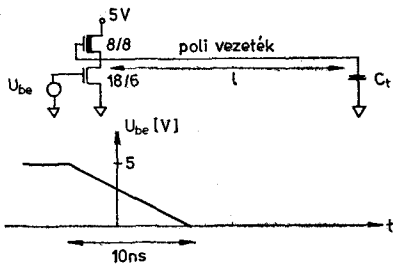
11. ábra



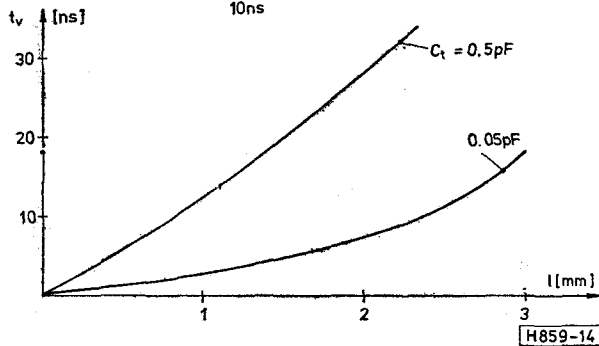
12. ábra



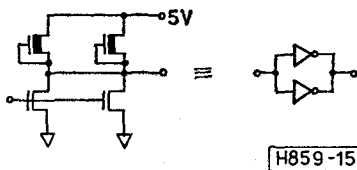
13. ábra



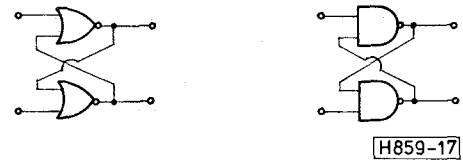
16. ábra



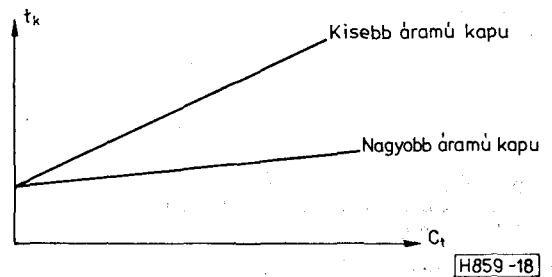
14. ábra



15. ábra



17. ábra



18. ábra

a poli vezeték és a koncentrált kapacitás párhuzamos kapcsolását.

A 14. ábráról leolvashatjuk, hogy a poliszilícium vezetéken a terjedési idő a kapuk késleltetési idejét már 1–2 mm-es hosszánál jóval meghaladhatja. Az analizált esetben a vezeték paraméterei a következők voltak: 20 ohm/ $\mu\text{m}$  fajlagos ellenállás,  $1 \cdot 6 \cdot 10^{-4}$  pF/ $\mu\text{m}$  fajlagos kapacitás.

## 7. A leírandó elemkészlet

Felmerül a kérdés, hogy a fentiekben bemutatott leírási módszer alkalmazható-e a gyakorlatban, nem kell-e túlságosan sok áramköri variációt vizsgálni. Ez azt jelentené, hogy a diagramok elkészítése is nagyon munkaigényes és használatuk is nehézkessé válik az adatok nagy mennyisége miatt.

Tekintsük át, hogy milyen áramköri blokkokat valósítunk meg egy gate-array-en!

- Rendelkezésre áll egy alap inverter (NOR kapu) típus (pl. a 3. ábrán bemutatott).
- Lehetőség van arra, hogy több lehúzó és terhelő tranzisztor párhuzamos kapcsolásával nagyobb áramú kaput hozzunk létre nagy terhelés gyorsabb meghajtásához (15. ábra). A gyakorlat számára elegendő a kétszeres és a há-

romszoros áramú inverterrel foglalkozni. Ezeket a kapukat sem kell külön diagramok segítségével jellemezni, mert az „alap” kapu tulajdonságai egyértelműen leírják ezeket is. Az ábrán példaként egy kétszeres áramú inverter látható. Ez tulajdonképpen két inverter párhuzamos kapcsolásával jön létre, bemenő kapacitása tehát kétszeres. Ha a terhelést is két részre bontva képzeljük el, akkor azonnal látóvá válik, hogy  $C_t$  terhelő kapacitásnál a késleltetés megegyezik az alap inverter késleltetésével  $C_t/2$  terhelő kapacitásnál.

- Lehet meredekebb karakterisztikájú kaput készíteni úgy, hogy csak a lehúzó tranzisztorok számát növeljük (16. ábra). Erre pl. Schmitt-trigger kialakításához lehet szükség. Gyakorlatilag elegendő a 2,3 és 4 lehúzó tranzisztor párhuzamos kapcsolásával kapott esetet vizsgálni.
- Foglalkozni kell természetesen a NAND-kapuk jellemzésével is, ha a chip tartalmaz ilyen.

## 8. Flip-flop vizsgálata

Az RS flip-flöp (17. ábra) visszacsatolást tartalmaz, ami eddigi megfontolásainkban nem szerepelt. A visszacsatolásnak azonban a billenés sebességére csak

akkor van befolyása, ha a bemenő jel nagyon lassú és a kimenetekre kapcsolódó terhelések kicsik. Az esetek többségében a bemenő jel által vezérelt kapu kimenete már elhagyta az „aktív” tartomány határát, mire a visszacsatoláson keresztül a másik bemenetére is megérkezik a jel. Az áramkör tehát úgy kezelhető, mint két, kaszkádba kapcsolt kapu. A nagyon lassú vezérlő jel esete egyrészt ritkán fordul elő, másrészt kerülendő is, mert oszcilláció léphet fel, ha mindkét kapu egyszerre (és hosszú ideig) „aktív” tartományban van. Ennek elkerülésére szükség esetén a flip-flop bemenete elé jelfrissítő fokozatot kell beiktatni.

### 9. Áramköri variációs lehetőségek gate-array-en történő tervezésnél

A tervező az ismertetett leírási módszert és az analízis-programokat a következőkre tudja felhasználni:

- A kapcsolási vázlat alapján előre látható, hogy egyes pontokon nagy a terhelés. El kell dönteni, hogy érdemes-e ezeken a helyeken nagyobb áramú kaput használni.
- A layout tervezése közben előfordulhat, hogy a vezeték hossza egyes pontok között lényegesen meghaladja a várt értéket. Ekkor nyilvánvalóan érdemes félbeszakítani a tervezést és eldönteni, van-e szükség módosításra.
- A tervezés befejezése után a konkrét vezeték-hosszak ismeretében újra analizálni kell a kapcsolást a házardok kiszűrése érdekében.

Tekintsük át röviden, hogy a problémák megoldására általában milyen áramköri lehetőségek állnak rendelkezésére a gate-array-en a tervezőnek!

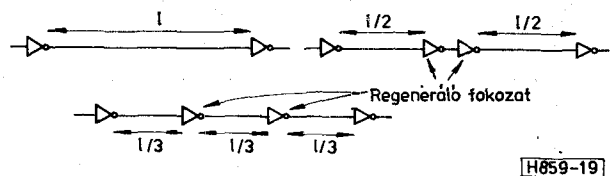
- Nagy terhelés meghajtásához nagyobb áramú kapu hozható létre. Nagyobb áramú kaput nemcsak akkor érdemes alkalmazni, ha a terhelés nagy; ennek más előnye is van: a késleltetés kevésbé függ a terhelés nagyságától (18. ábra). Ha az előzetes becslésnél figyelembe vett vezeték-hosszak eltérnek a ténylegesen megvalósítottaktól, akkor nagyobb áramú kapunál kisebb lesz a késleltetés változása.
- Hosszú poliszilícium vezetékbe jelfrissítő fokozatok iktathatók be. Ezek elhelyezkedése a vezeték mentén többféleképpen képzelhető el (19. ábra).
- Hosszú fémvezetékbe is beiktatható frissítő fokozat. Fémvezetéknel az okozott késleltetés csak a terhelő hatásból származik és a terhelő kapacitásnak gyakorlatilag lineáris függvénye. A lineáris jelleg miatt a késleltetés regeneráló fokozatokkal nem csökkenthető, de a jellemzőség növelhető. Ez két szempontból lehet célszerű:
  - A vezeték végére kapcsolódó fokozatok késleltetése lecsökken.
  - Visszacsatolt áramkörök vezérlésénél hibás működést okozhat a túlságosan lassú vezérlőjel. Fentebb utaltunk az RS tárolónál felbő oszcilláció lehetőségére; emellett gon-

dolni kell arra is, hogy master-slave tárolók órajelének túlságosan kis meredeksége hibás billenést okozhat.

- Több lehúzó tranzisztort párhuzamosan kapcsolva, kisebb küszöb feszültségű és meredekebb karakterisztikájú kaput tudunk létrehozni.
- Ha arra törekszünk, hogy bizonyos pontok terhelése egyforma (vagy éppen: határozott irányban különböző) legyen, akkor szükség lehet vezeték szakaszok leutánzására. Ez természetesen egyszerűen megtehető megfelelő nagyságú fémfelület, illetve megfelelő hosszúságú poli-meander létrehozásával.
- A terhelések kiegyenlítésének külön figyelmet érdemlő esete, ha a két szóban forgó pontra különböző hosszúságú poli vezeték csatlakozik, különböző terhelésekkel. A vezeték bemeneti terhelő hatása több paramétértől függ: a vezeték tulajdonságaitól és a lezáró kapacitás nagyságától; ezért a kiegyenlítés körülményesebb. Az egyik megoldás az, hogy a lezárásokat és a vezeték-hosszakat is egyformára állítjuk be. A másik lehetőség annak a ténynek a kihasználása, hogy a poli vezetékhez hozzárendelhető egy speciális kapacitásérték. (A végtelen hosszú vezeték bemenő kapacitása,  $C_\infty$ ). Ha ekkora kapacitással zárjuk le a vezetékét, akkor a bemeneten mutatott terhelő hatása a hosszától függetlenül állandó lesz (20. ábra). Elegendő tehát a kérdéses vezeték lezárásait erre az értékre beállítani.

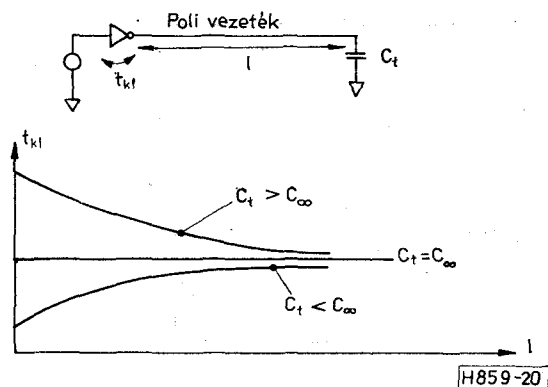
### 10. A layout-tervezés kritikus pontjai

A belső pontokon való mérési lehetőség hiánya és a késleltetés széles tartományban való ingadozása miatt a layout-tervezés során egyes feladatok megoldására



H859-19

19. ábra

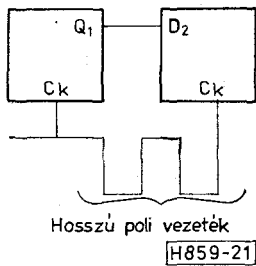


H859-20

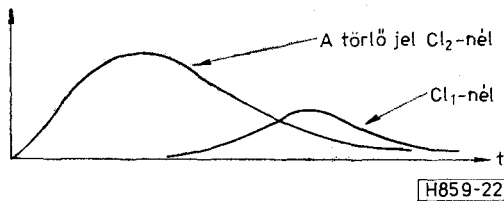
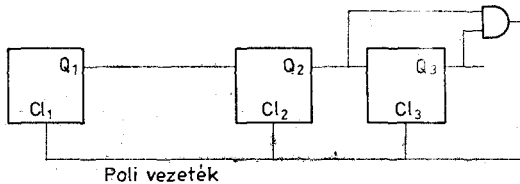
20. ábra

különösen nagy figyelmet kell fordítani. Az ismertett táblázatok, vagy az analízis-programok segítségével végzett ellenőrzés ezeken a pontokon a legfontosabb.

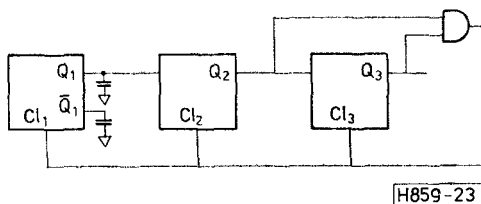
- a) Az órajel szétozása. Ha egy tár kimenete rövid vezetékkel kapcsolódik egy másik tár bemenetére, de az órajelnek a két „Ck” bemenet között hosszú poli vezeték kell végighaladnia (21. ábra), akkor hibás működés léphet fel. A második tár master fokozata  $Q_1$ -nek a már megváltozott értékéből vesz mintát. Ha tehát valahol nem lehet elkerülni a hosszú poli vezeték beiktatását az órajel útjába, akkor a két tár közé egy legalább ilyen hosszú poli vezeték kell elhelyezni.
- b) Aszinkron törlés és beírás. A törlő (beíró) pulzus túlságosan korai megszűnését három dolog okozhatja:
- A pulzusnak egyes tárhoz hosszú poli vezetékkel kell eljutnia (22. ábra). A pulzus fel- és lefutási meredeksége különböző; a két



21. ábra



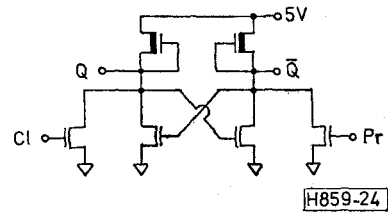
22. ábra



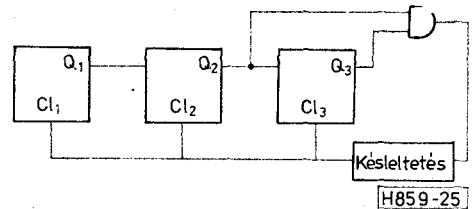
23. ábra

él terjedési késleltetése a vezetéken nem egyforma, a pulzus elkeskenyedhet. Ezt a hibát el lehet kerülni, ha minden tárhoz egyforma hosszúságú vezeték juttatjuk el a jelet.

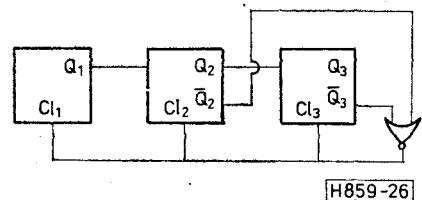
- A tárok terhelése nem egyforma, a pulzus megszűnéséig nem mindegyik tud átbillenni. Ha pl. a 23. ábrán jelölt terhelések túl nagyok a 2. és 3. tár terheléseihez képest, akkor az 1. tár nem fog törlődni. Ezt a hibát el lehet kerülni, ha egyenletesen terheljük a tárokat.
- A pulzust a tárnak abból a kimenő jeléből állítjuk elő, amelyet a törlő (beíró) bemenet közvetlenül vezérel (23., 24. ábra). Amikor az  $\bar{E}S$  kapu bemenetén megszűnik a pulzus létrehozó állapot, akkor a pulzus véget ér. Ekkor azonban a tár másik kimenete esetleg még nem érte el a megfelelő logikai szintet, a tár visszabillenhet a pulzus megszűnése után. (Pontosabban: nem lehet tudni, hogy melyik állapotba kerül.) Ezt a hibát kétféle módon lehet elkerülni:



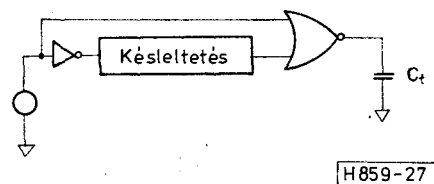
24. ábra



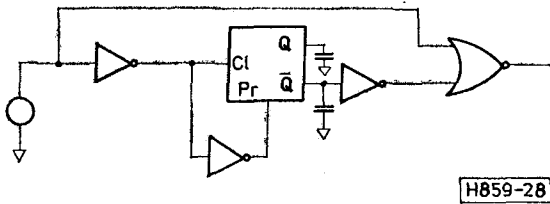
25. ábra



26. ábra



27. ábra



H859-28

28. ábra

A pulzust megfelelően késleltetjük (25. ábra).

A pulzus előállításához a táraknak azon kimeneteit használjuk fel, amelyet a törlő (beíró) bemenet nem közvetlenül vezérel (26. ábra).

- c) Egy impulzus előállításánál (monostabil multivibrátor készítésénél) két fontos szempontot kell szem előtt tartani:

- Gondoskodni kell arról, hogy a kimenet a terhelést megfelelő sebességgel meg tudja hajtani (27. ábra).  $C_t$  növelésével ebben az esetben a keletkező pulzus elkeskenyedik. (NAND kapuval való megvalósításnál szélesedik.)
- Törekedni kell arra, hogy ugyanolyan elemekkel állítsuk elő a késleltetést, mint amilyeneken egy adott műveletet végre kell hajtani a késleltetési idő alatt. Ha például egy  $D$  tárat kell törölni, akkor az ehhez szükséges pulzus előállítására jó a 28. ábra szerinti módszer. A késleltető láncba beiktattunk egy ugyanolyan, vagy nagyobb terheléssel ellátott  $D$  tárat, mint amekkorák a törlendő tár kimeneteire kapcsolódnak, ügyelve arra, hogy a törlő bemenet által nem közvetlenül vezérelt kimenetet vezessük tovább.