

Távbeszélő alközpont kétprocesszoros vezérlése

DARABOS ZOLTÁN
BHG FEJLESZTÉSI INTÉZET

1965 az első, sorozatban gyártott tároltprogram-vezérlésű (SPC) távbeszélőközpont üzembe helyezésének éve. Felhasználva a félvezető-technika nagy sebességét és a programvezérlés előnyeit, azóta számos rendszer épült. Az SPC központokhoz kapcsolt vonalak részaránya világszerte ugyan 2% alatt van, de az USA-ban már 1977-ben elérte a 20%-ot.

A 60-as években a központvezérlőkkel szemben támasztott speciális követelményeket nem lehetett a rendelkezésre álló számítógépekkel kielégíteni. Ezért szinte valamennyi gyártó cég kifejlesztette saját vezérlőrendszerét. Ezeket kezdetben a vezérlés végletekig történő központosítása, majd annak funkció és/vagy terhelés szerinti elosztása jellemezte. Az LSI áramkörök tömeges felhasználhatósága mellett a több processzoros SPC vezérlés és a digitális kapcsolás tűnik a jövő útjának.

1. Több processzoros rendszerek

1. A több processzoros rendszerek kialakulása és csoportosítása

Az első számítógépek kialakulásától kezdve újabb és újabb kísérletek történtek a számítási, vezérlési teljesítmény növelésére. Míg az első számítógépeken minden adattranszfer az ALU-n keresztül zajlott le, a DMA és az I/O műveletek önálló vezérlőhöz rendelődése a számítógépen belüli párhuzamos működésre irányította a figyelmet. De nemcsak a közvetlen memóriáhozáférés (DMA) vezérlését végző vezérlő, valamint az input-output műveletek vezérlésére képes csatorna funkcionális elkülönülése jellemző, hanem ez megtörtént az aritmetikai-logikai egységen belül is, ahol bonyolultabb műveletek végrehajtására külön aritmetikai egységeket alkalmaztak.

A működési sebesség növelése a fizikai határok miatt ma már nem biztosítja a korábban tapasztalt fejlődés dinamizmusát, így az egyetlen járható út az, hogy több, programvégrehajtásra és I/O vezérlésre képes, egymással összekapcsolt processzort alkalmaznak.

A több processzort tartalmazó rendszereket az együttműködés szintje szerint az alábbiakban csoportosíthatjuk:

- a) több gépes rendszerek,
- b) számítógép-hálózatok,
- c) multiprocesszoros rendszerek.

Az a) csoportba tartoznak azok az általában bizonyos hierarchia szerint összekapcsolt számítógépek, melyek file szinten, valamilyen adathordozó segítségével működnek együtt — laza csatolás —, vagy elektronikus kapcsolatban vannak, pl. csatorna — csatorna adapteren keresztül, de egymást perifériaként kezelik.

A b) csoportba tartozókat a nagy földrajzi távolsággal és az üzenetek formájában való együttműködéssel jellemezhetjük.

A c) csoportba tartozók két vagy több processzort tartalmaznak közös memórián keresztüli csatolásban. Az egész rendszert egyetlen operációs rendszer vezérli úgy, hogy az I/O valamennyi processzor számára közös. A processzorok a hardware és software valamennyi szintjén együttműködnek egymással.

2. A multiprocesszoros rendszerek főbb problémái

Távbeszélőközpontokban a számítógéprendszerek széles skáláját alkalmazzák. A karbantartás központosítása és automatizálása a számítógép-hálózatok területéhez tartozik. Egy távbeszélőközponton belül a jól elkülönített funkciókat ellátó processzorok együttműködése történhet több gépes rendszerben. Az újabb rendszerekben azonban a multiprocesszoros vezérlés kerül előtérbe. Ennek főbb problémái három pontban foglalhatók össze:

- a) Rendszer-architektúra:
 - az összeköttetések vezérlése,
 - ütközések feloldása,
 - kiszolgálási kérések vezérlése;
- b) Operációs rendszer:
 - erőforrás-allokáció,
 - rendszeradatok védelme,
 - patthelyzetek kivédése,
 - rekohfiguráció;

- c) Felhasználói programok:
magas szintű nyelvek.

A rendszerkommunikációban aktív moduljainak prioritással kell rendelkezniük. Az operációs rendszer master-slave vagy lebegő master jellegéről az adott felhasználás dönt. A végrehajtandó feladatban rejlő párhuzamosságok leírására magas szintű nyelvek szükségesek.

3. Folyamatok szinkronizációja

A párhuzamosan futó folyamatok közti kommunikációnak két esetét különböztetjük meg:

- az egyik adatot ad át a másiknak,
- közös adatbázison dolgoznak.

Az első eset a „mail box” rendszerrel egyszerűen kezelhető. A másodikban biztosítani kell, hogy az egyik folyamat valamely kritikus részének lefutása közben a közösen használt adatbázishoz másik ne férhessen hozzá. Megoldást jelenthet, hogy az adatmezőt közvetlenül csak egy program, az ún. DATA MANAGER érheti el, és a többi csak a vele váltott üzenetek révén fér hozzá. Egy másik módszer a semaforok (bináris, Dijkstra stb.) alkalmazása.

II. Távbeszélőközpontok SPC vezérlése

1. Az SPC vezérlés előnyei és hátrányai

A tároltprogram-vezérlésű távbeszélőközpontok korszaka 1965-ben, a N^o1 ESS amerikai központ üzembe helyezésekor kezdődött. Ha áttekintjük az SPC vezérlés előnyeit és hátrányait, megállapíthatjuk, hogy a tömeggyártás bevezetésével és az üzemeltetési tapasztalatok felhalmozódásával az előnyök egyre inkább kihangsúlyozódnak, és napjaink korszerű központjai egyértelműen SPC vezérlésűek:

- Olcsóbb üzemeltetés és karbantartás. Ez két tényezőtől tevődik össze: egyrészt a félvezető-technikából eredő kisebb fogyasztásból, másrészt a programvezérlésből eredő új lehetőségekből (távvezérelhetőség, hibadiagnosztika stb.).
- Nagyobb forgalmi kapacitás. A vezérlő működési sebessége lehetővé teszi, hogy egy rendszerben valósítsanak meg eddig több független egységből összekapcsolt központot.
- Kisebb méretek. Ez lehetővé teszi a hagyományos rendszerek SPC vezérlésű központokkal való lecserélését egyidejű bővítés biztosítása mellett.
- Új technológiák könnyű adaptációja. A logikai funkciót végző modulok, mivel a rendszerben koncentráltan helyezkednek el, egyszerűen kicserélhetők hardware és software kompatibilis, ill. felülről kompatibilis modulokra.
- Flexibilitás. A központok 20–30 éves élettartama alatt a programok módosításával egyszerűen vezethetők be új szolgáltatások, mint a régi rendszerekben.

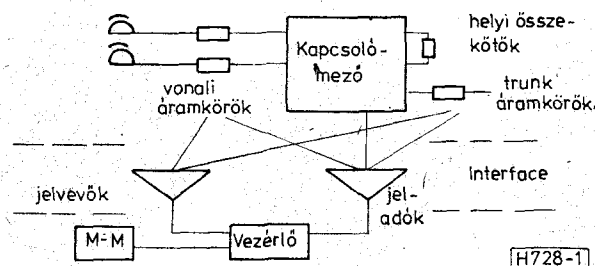
A hátrányok közül a következőket említjük meg:

- Nagyobb beruházási költség, amely az alkatrészárak esésével veszít jelentőségéből.
- Magasan kvalifikált kezelő és karbantartó személyzet szükségessége. A központ automatikus diagnosztikai eszközeivel be nem határolt hibaszakaszok a tervezővele azonos felkészültségű szakembereket igényelnek. Ezen a karbantartás centralizálásával próbálnak segíteni.

2. Az SPC távbeszélőközpontok felépítése

Az SPC távbeszélőközpontok az 1. ábra szerinti három részre tagozódnak:

- a) A kapcsolómező és beszédúthálózat a kapcsolt jelek szempontjából lehet digitális vagy analóg, míg aszerint, hogy egy beszélgetéshez térbeli út



1. ábra

vagy időrés rendelődik, lehet tér-, ill. időosztásos. Az analóg kapcsolómező általában elektromechanikus. A digitális kapcsolómező tér- és időosztásos kapcsolófokozatokból épül fel, ahol elektronikus kapcsolóelemeket használnak.

Az időosztásos kapcsolómező vezérlése egyszerűbb, mert

- a vezérlő és a kapcsolóelem működési sebessége azonos nagyságrendbe esik,
 - egyszerűbb útkereső algoritmusok miatt vezérlése kevesebb időt igényel.
- b) Az interface áramkörök feladata a vezérlő sebesség- és teljesítményillesztése a kapcsolómezőhöz, telefonos jelzések adása és vétele.
- c) A vezérlő az interface áramkörök által közvetített környezeti változásokat a memóriában tárolt programok és adatbázisok alapján kiértékeli, és működteti a központperifériákat. A vezérlőhöz tartozik az adminisztrációs és karbantartási célokra szolgáló ember–gép kapcsolatot biztosító egység is.

3. Az SPC vezérlők sajátosságai

A távbeszélőközpont-vezérlő legfontosabb funkcióit a hívásdetektálás, számjegy-bevételezés, transláció, szabadútkeresés, kapcsolás, jelzések küldése, felügyelet és bontás jelentik. Az SPC vezérlők éppen sajátos környezetük és funkcióik miatt lényegesen különböznek az adatfeldolgozó számítógépektől:

- több periféria,
- nagy megbízhatóság,

- rekonfigurációs képesség,
- real time működés.

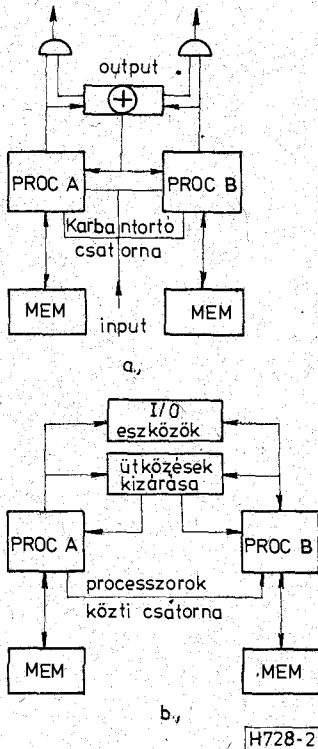
A távbeszélőközpont külső környezetét a nagyszámú előfizetői és trunk vonal képezi. Ezek állapotainak figyeléséről jeladók és jelnevők, a kapcsolómező működtetéséről a vezérlő gondoskodik.

A távbeszélőközpontokkal szembeni megbízhatósági követelmények igen szigorúak. Az irodalomban ismertetett célkitűzések szerint a teljes rendszer kiesése a 40 éves élettartam alatt mindössze 2 óra lehet. Ez mind a vezérlő struktúrájára, mind programjaira nézve meghatározó jellegű. A követelmények csak úgy teljesíthetők, ha a meghibásodás gyorsan detektálható, és új, működőképes állapot hozható létre.

3.1 Vezérlő struktúrák

3.1.1 Szinkron duplikáció

Az első SPC központokban a gazdaságos megvalósítás és a könnyű módosíthatóság követelményét csak úgy tudták teljesíteni, hogy a vezérlési funkciókat egyetlen vezérlőbe vonták össze, és azt duplikálták. A leggyakoribb megoldás a szinkron duplikáció (2a ábra), ahol a processzorokat és a memóriákat duplikálják, és triplikált átkapcsoló és hibadetektáló logikát alkalmaznak. Mindkét processzor ugyanazokat a bemeneteket fogadja, és normálisan ugyanazokat a kimeneteket generálja, de a központot ténylegesen csak az egyik vezérli. Ha az összehasonlító és átkapcsoló logika eltérést észlel, akkor hibainterruptot generál. A hibás fél meghatározása öntesztprogramokkal történik. Ha mindkét önteszt sikeres, akkor továbbra is szinkronban maradva folytatják a működést, ellenkező esetben a hibás felet az átkapcsoló logika letiltja, és a jónak biztosítja a központ vezérlését. Az aktív processzor



2. ábra

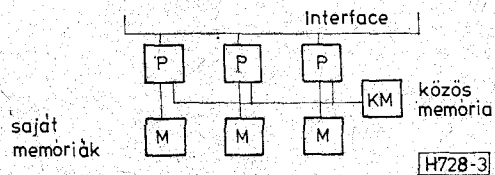
a karbantartó csatornán át behatárolja a hibás modult. A megoldás, melyet először a N^o1 ESS-ben alkalmaztak, azonnali hardware hibadetekciót tesz lehetővé, de a software hibák védelmére más módszereket igényel.

3.1.2 Terhelésmegosztás

A vezérlő bővítésének két útja lehet: vagy az eredetivel kompatibilis, de gyorsabb működésű vezérlőket fejlesztenek ki, vagy az eredeti vezérlőrendszert úgy készítik, hogy a forgalom növekedését újabb processzorok üzembeállításával ellensúlyozhassák. Ennek alapesetére jó példa az ITT load sharing típusú kétprocesszoros vezérlőrendszere (2b ábra). A két vezérlő alkalmazása a megbízhatóságot szolgálja, de itt mindkét vezérlő aktív, és osztozik a keletkezett forgalmon. A hívások felépítése a két vezérlő közti kommunikációval történik, melyre külön csatorna szolgál. Az egész központra vonatkozó állapotinformáció mindkét processzorban rendelkezésre áll, így az egyik fél meghibásodása a stabil állapotban levő hívásokat nem érinti. A rendszer nem biztosít azonnali hibadetekciót — erre egyéb eszközöket kell felhasználni —, de előnye, hogy software-hibákra, amelyeket főleg előre nem látott forgalmi szituációk hoznak létre, kevésbé érzékeny.

3.1.3 Multiprocesszoros vezérlés

A multiprocesszoros elrendezés moduláris jellege miatt egyre több korszerű vezérlőrendszerben jelenik meg (3. ábra). A közös memória egyrészt kommunikáció céljára szolgál, másrészt tartalmazza a ritkán használt programokat, a hívások stabil állapottaira vonatkozó és a helyszíntől függő adatokat. A saját memória a gyakori programok és az átmeneti adatok tárolására szolgál. Ilyen kiosztással csökkenteni lehet a közös memóriánál fellépő ütközések miatt kieső processzoridőt, és biztosítani lehet a feldolgozó



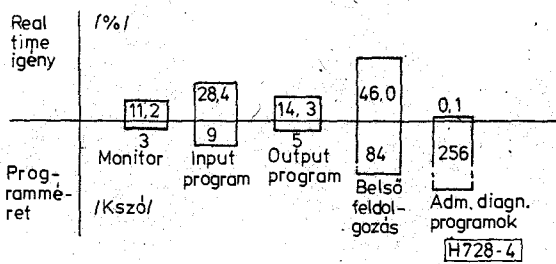
3. ábra

kapacitásnak a processzorok számával közel lineáris növekedését. Multiprocesszoros vezérlésűek pl. az AKE, AXE (Ericsson); PRX (Philips) központcsaládok.

3.2 SPC távbeszélőközpontok software jellemzői

3.2.1 A programrendszer sajátos tagozódása

A 4. ábrán a HDX 10-es japán rendszer adatait idézzük. A kisméretű input és output programok a vezérlő idejének csaknem felét veszik igénybe. Az SPC programoknak ezt a sajátosságát valamilyen szintű előfeldolgozással, azaz funkcionális megosztással igyekeznek kihasználni. A nagyméretű, de kis futási idejű (pl. adminisztrációs és diagnosztikai) programokat pedig vagy egy példányban, több processzor által végrehajtható alakban a közös memóriában helyezik el, vagy a memória RAM területére hozzák be szükség esetén valamilyen háttértárból.



4. ábra

3.2.2 Nagy megbízhatóság biztosítása

A hardware redundanciatechnikák nem alkalmazhatók közvetlenül a software-ra is. A software hibavédelmére két fő módszert alkalmaznak: rollback-et és a több verziós programozást. Az elsőnél egy programblokk lefutása után döntünk az eredmény helyességéről. Ha az eredmény hibás, visszaállítjuk a belépési állapotot, és a blokkot megismételjük. A második módszer esetén egy funkciót megvalósító programot több verzióban írnak meg, és az eredményről többségi szavazással döntenek. Ez utóbbi SPC vezérlésben való alkalmazására még nem került sor.

A hibavédelemnek három mozzanata van: hibadetekció, rekónfiguráció és diagnosztika. A hibadetekció történhet hardware eszközökkel, mint pl. hibajelző kódokkal, szinkron duplikált modulokkal, tárvédelemmel, időzítő áramkörökkel. Bár a software eszközök nem biztosítanak ilyen gyors detekciót, előnyük, hogy hagyományos rendszerekben is alkalmazhatók. Ezek közé tartoznak a programüzenetek jelszavakkal, handshake kapcsolatok, konzisztencia-vizsgálatok stb. A hiba észlelése után a vezérlőnek képesnek kell lennie a hibás egység behatárolására és új, működőképes konfiguráció felvételére. Ezután a normál működéssel egybefűzve kártya szintre behatárolja a hibát, és az eredményt a karbantartó személyzettel közli.

3.2.3 Hosszú élettartam, flexibilitás

Az SPC vezérlés lehetőséget ad a központ új előfizetőkkel és szolgáltatásokkal való bővítésére, azonban nyilvánvaló, hogy nagy programrendszerek módosítása nem egyszerű feladat. A programok moduler felépítése alapvető követelmény. A modularitás nemcsak az üzem közbeni módosíthatóság miatt szükséges, hanem egy központtípus sok különböző alkalmazása miatt is. A központok ugyanis legtöbbször eltérő jelzőkörnyezetbe kerülnek, más kapacitást és szolgáltatást kell biztosítaniuk. A helyszíntől függő adatok és programok generálására off-line támogatási rendszerek szükségesek.

III. Jelfeldolgozó processzor illesztése a QA 96-os alközponthoz

1. A MAT 512 vezérlő hardware és software jellemzői

A MAT 512 távbeszélőközpontok vezérlésére kifejlesztett mikroprogramozott processzor, amelynek speciális utasításkészlete és műveletei (CODE, DECODE, SELECT stb.), valamint hardware időzítése van. A processzor — jelenlegi kiépítésben — 32

Kbyte memória közvetlen elérésére képes, a perifériákhoz pedig differenciális buszon kapcsolódik.

A QA 96-os alközpont MAT 512-n futó programrendszere ciklikus működésű 10, ill. 20 ms-os alapciklusokkal. A programrendszernek kell gondoskodnia a központperifériák megfelelő gyakorisággal történő lekérdezéséről és előírt pontosságu kimenő jelek (számjegyimpulzusok, működtető parancsok) generálásáról. Ezért az input programoknak (letapogató programok) és a pontos időzítésű jeleket előállító programoknak (mágnesműködtető és impulzáló programok) alapciklusonként mindenképpen le kell futniuk. A változások kiértékelésére csak a ciklusonként még fennmaradó processzoridőben kerülhet sor. Amennyiben a ciklusból még ezek után is marad fenn idő, a működést irányító jobb monitor program azt hibavédő és szervizprogramok behívásával tölti ki.

2. A jelfeldolgozó processzor és a MAT 512 kapcsolata

A MAT 512-es vezérlő forgalomfeldolgozó kapacitásának növelésére a vezérlőhöz egy mikroprocesszort illesztettünk. Az Intel 8085-ös mikroprocesszorra épített jelfeldolgozó processzor átvette a leggyorsabb, de legidőigényesebb feladatokat, nevezetesen az ívpontok és kódvevők letapogatását, valamint a híváskeresést, és a változások kiértékelése után azokat időrendben puffervalva a MAT 512-nek továbbítja.

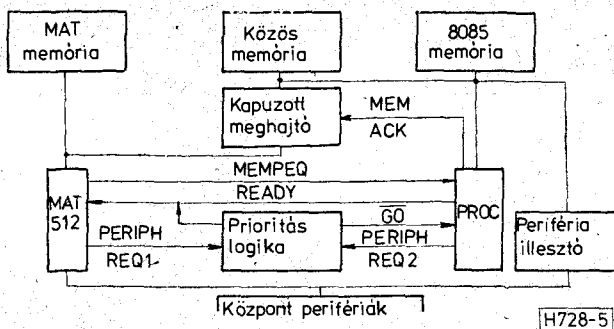
A két processzor együttműködése 2 Kbyte méretű közös memóriaterületen történik, miközben a perifériabuszt is közösen használják. A memórián keresztüli csatolás célja az, hogy a funkcionális megosztásból eredő időnyereséget a MAT 512 teljes egészében fel tudja használni a nagyobb vonalszám miatt megnövekedett forgalom lekezelésére. Az együttműködésben a master szerepet a MAT 512-nek biztosítottuk.

Az illeszkedést, melyen a jelenlegi jól működő hardware és software lehető legkevesebb módosítását értjük, végig szem előtt tartottuk. A jelenlegi 32 Kbyte memória 54 Kbyte-ra való kibővítésével egyrészt megoldjuk a nagyobb vonalszámhoz tartozó nagyobb méretű adatmezők elhelyezését, másrészt biztosítjuk a jelfeldolgozó processzornak a MAT 512 3 kártyapozíciójában való elhelyezését, amely a szoros csatolás miatt követelmény. A kiegészítés nem okoz mély változásokat a jelenlegi software-ben, mert a szétválasztott funkciókat a MAT 512-es oldalról listafeldolgozó programokkal pótoljuk. Gondoskodni kell viszont a megnövekedett adatmezők kezeléséről.

2.1 A vezérlőrendszer funkcionális egységei

A jelfeldolgozó processzonnal kibővített vezérlőrendszer tömbvázlata az 5. ábrán látható. A modulok rövid jellemzése:

MAT memória: 54 Kbyte, ebből 2 Kbyte közös memória;
 Közös memória: 2 Kbyte RAM, amelynek kétirányú elérhetősége biztosítva van.



5. ábra

Kapuzott meghajtó: tristate leválasztó, amely biztosítja a MAT memóriabusz elkülönítését (alaphelyzet), illetve a 8085 memóriabuszára való rákapcsolódását annak HOLD állapota esetén.

8085 memória: 1 Kbyte PROM programmemória, 256 byte RAM adatmemória.

Prioritáslogika: a perifériabuszon való ütközések megoldását végzi.

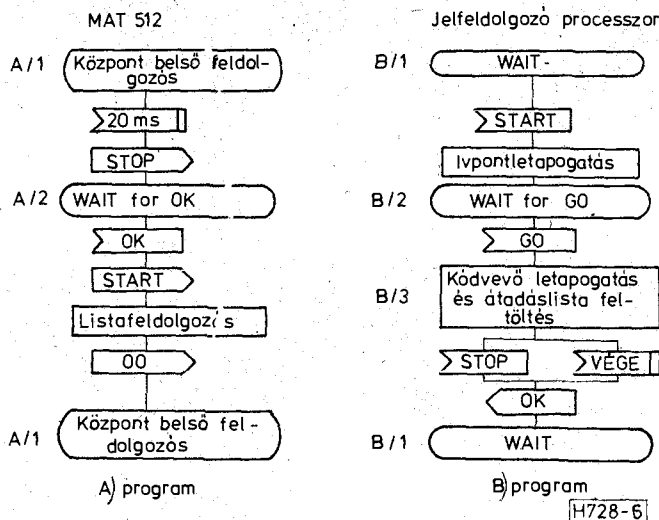
Perifériaillesztő: a perifériabusz időzítőjeleinek előállítását végzi.

A közös memória használatát a MEMREQ, ill. MEMACK, valamint a 8085 HOLD logikájának segítségével, a perifériabusz használatát a PERIPH REQ1 és PERIPH REQ2 jelek segítségével vezéreljük, felhasználva a processzorok várakoztatására szolgáló READY, ill. GO jeleket. A megépített kísérleti rendszer részletes működését és kapcsolási rajzát a [12] irodalom tartalmazza.

2.2 A MAT 512 és a jelfeldolgozó processzor programjainak szinkronizálása

A két processzor együttműködését a közös memóriában elhelyezett software kapcsolók segítségével vezéreljük. Egyrészt biztosítani kell a MAT 512 ciklus működésének megfelelő ciklikus működést, másrészt gondoskodni kell a kritikus adatterületek (átadáslisták) védelméről. Ezt úgy biztosítjuk, hogy az ezen területeket használó programok egy időben való futását megakadályozzuk.

A 6. ábrán a két program együttműködésére vonatkozó belső állapotokat és az állapotátmeneteket SDL szimbólumokkal jelöltük. A jelfeldolgozó processzor vezérlését és az általa kitöltött listák (átadáslisták) átvételét végző MAT 512-es program (A program) minden 20 ms-os ciklus elején bekapcsolódik a központprogramok sorába, és STOP leállítóparancsot küld a jelfeldolgozó processzornak, majd várakozó állapotba kerül (A/2). Ezen időszakban a jelfeldolgozó processzoron futó B program B/3-as vagy B/1-es állapotban lehet. Az első esetben a STOP elküldése és az OK megérkezése közötti időt az A programnak az A/2 állapotban kell eltöltenie. A második esetben a B/3-asból a B/1-es állapotba való átmenet és az OK üzenet elküldése már megtörtént, így az A program az A/2-es állapotból várakozás nélkül továbbhaladhat.



6. ábra

Miközben a MAT 512 az átadáslisták kiürítését végzi, a jelfeldolgozó processzor a START parancs indítására ívpontletapogatást végez, melynek eredményét átmenetileg tárolja, és annak feldolgozásához, valamint az átadáslisták feltöltéséhez csak akkor kezd, amikor a MAT 512 a listák kiürítését befejezte (az A oldal a GO parancs kiadásával engedi át a közösen kizárást igénylő memóriaterületet a B programnak). A kódvevők letapogatását azért választjuk külön, mert annak eredménye közvetlenül felkerül az átadáslistára.

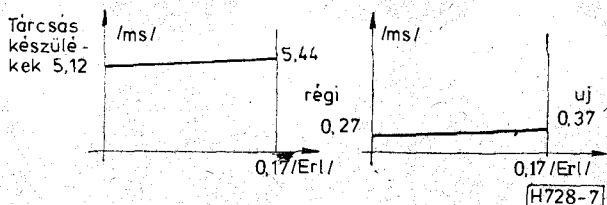
A programok időviszonyai olyanok, hogy az A oldal csak rendkívüli esetben várakozik ténylegesen az A/2 állapotban. A B oldalon, ha várakozásra kerül sor, az elsősorban a B/1-es állapotban történik.

Mint látható, a két processzor programrendszere között kényszerkapcsolat áll fenn, a két programrendszer-szinkron működik. Így egyszerű kizárásmechanizmus alkalmazásával a letapogató hardware által igényelt ciklikus működés biztosítható, és jelentős időmegtakarítás érhető el a jelenlegi, előrejelzés nélkül történő, hívás közbeni betárcsázás biztosításának további fenntartásával.

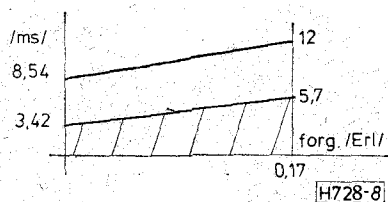
2.3 Az új vezérlőrendszer forgalmi kapacitásának becslése

Támaszkodva a régi vezérlőrendszerre végzett számításokra, az új vezérlőrendszer forgalmi kapacitásának meghatározására összehasonlító számításokat végeztünk, hogy az új rendszerben nyert időt és ezáltal a bővíthetőséget becsülni tudjuk. Csak azokkal a jellemzőkkel foglalkoztunk, melyek az általunk megváltoztatott programokat érintik.

Számításainkban meghatároztuk az egyes programok alapidőit, valamint a tárcsaimpulzusok és billentyűnyomások által okozott átlagos ciklusonkénti időterhelést, ugyanis a számjegybeadás okozza a leggyorsabb környezetváltozást a vezérlő számára. A bejövő forgalom, valamint a híváskezdeményezés és befejezés által okozott változásokat alacsony átlagértékük miatt elhanyagoltuk. A kiváltott funkciók régi és új rendszerben való teljesítéséhez a master szerepét betöltő MAT 512-es processzor ciklusonkénti átlagos időfelhasználása a 7. ábra szerinti.



7. ábra



8. ábra

Az ábrán láthatjuk, hogy az előfeldolgozó processzor alkalmazása 400 vonalas kiépítés mellett milyen időnyereséget jelent. Összehasonlítva a régi programokkal, az alapidő közel 5 ms-mal csökkent. Ezenkívül harmadára csökkentettük az egy változás lekezeléséhez szükséges időt, amely éppen a legforgalmasabb ciklusokban további időnyereséget jelent. Az átlagos megtakarított processzoridő tehát a tárcsás és billentyűs készülékek arányától függően 25–30% között van.

A 8. ábrán a MAT 512 alapszolgáltatásokra számított, 20 ms-os ciklusonkénti processzoridő felhasználását ábrázoltuk, feltüntetve a kétprocesszoros állapotot (alsó görbe). Látható, hogy az új rendszerben 0,17 Erl kétirányú forgalom mellett a MAT idejének átlagosan 29 százalékában végez hasznos munkát.

A régi rendszerben a vonalszám jelentős növelése nem lehetséges, ugyanis a forgalommentes állapothoz tartozó alapidő a vonalszám megkétszerezésével szintén közel megkétszereződik, s így már az átlagos forgalom lekezelése sem biztosítható a 20 ms-os cikluson belül.

A régi rendszerrel szerzett tapasztalatok azt mutatják, hogy 50% körüli cikluskitöltési tényezővel a csúcsidepszakban is biztosítható a szolgáltatások előírt időn belüli teljesítése. Tekintve az új vezérlőrendszer által biztosított cikluskitöltési függvényt, az ábrán látható megtakarítás lehetővé teszi — a már említett hardware és software változtatások révén — a forgalomfeldolgozó kapacitás megkétszerezését.

Az előző fejezetekben az SPC távbeszélőközpontok vezérlési kérdéseivel foglalkoztunk.

Az első fejezetben csoportosítottuk a több processzoros rendszereket, és felhívtuk a figyelmet a párhuzamos folyamatok szinkronizálásának szükségességére.

A második fejezetben az SPC vezérlőkkel szemben támasztott követelményeket tárgyaltuk. Bemutattuk a leggyakoribb vezérlőstruktúrákat, azok hardware és software jellegzetességeit.

A harmadik fejezetben megoldást kerestünk egy meglévő távbeszélőközpont vezérlő processzor forgalomfeldolgozó kapacitásának növelésére. A QA 96-os alközpont (BHG) MAT 512-es vezérlő processzorához illeszkedő, letapogatási funkciókat ellátó, Intel 8085-re épített jelfeldolgozó processzor tervezését és megvalósítását ismertettük. A jelfeldolgozó processzort a BHG-FI laboratóriumában megépítettük, és az új vezérlőrendszert a QA 96-os alközpont egy 128 ívpontos labormodelljén kipróbáltuk. Összehasonlító számításokat végeztünk az új rendszerre vonatkozóan, és arra a következtetésre jutottunk, hogy a leírt vezérlőrendszerrel a forgalomfeldolgozó kapacitás megkétszerezhető.

I R O D A L O M

- [1] P. H. Enslow: Multiprocessors and parallel processing. Wiley, 1974
- [2] M. T. Hills—S. Kano: Programming electronic switching systems. P. Peregrinus, 1976
- [3] O. Caprani: Microprocessors connected to a common memory. EUROMICRO Conference, 1977
- [4] C. A. R. Hoare: Monitors: An operating system structuring concept. NTIS Report, 1973
- [5] D. A. Rennels: Fault detection and recovery in a redundant computer using standby spares. NTIS Report, 1973
- [6] M. Valenti: Some comparisons between redundant structures for telephone exchange CC. Alta Frequenza, 1976. No. 8
- [7] B. Randell: Reliability issues in computing system design. ACM Computing Surveys, 1978. No. 2
- [8] B. Gobbi: Fault analysis and recovery system in an electronic terminal telephone exchange. Conferece on Fault Tolerant Computing, 1976
- [9] M. Funakoshi: Devise of transportable digital telephone switching system HDX 10. International Switching Symposium, 1979
- [10] M. Funakoshi: Special issue on software reliability. IEEE Trans on Reliability, 1979. No. 3
- [11] M. Funakoshi: Special issue on fault tolerant digital systems. Proeeding of the IEEE, 1978/10
- [12] Darabos Z.: Távbeszélőközpontok több processzoros vezérlése. Szakmérnöki diplomaterv, 1979