

Automatikus teszrendszer és digitális áramköri lemezek tervezése

ETO 621.3.049.77:681.326.7

A digitális áramköri lemezek növekvő bonyolultsága és szerelési sűrűsége mind nagyobb vizsgálati és javítási költséget jelent. Eddig az automatikus teszrendszer alkalmazását az ipari mérés technikában a gazdaságosság kérdése akadályozta. Napjainkban viszont a digitális berendezésekkel szemben támasztott minőségi és megbízhatósági követelmények, valamint a magasan kvalifikált mérés technikai szakemberekben mutatkozó hiány megköveteli alkalmazásukat. Ez a helyzet az automatikus teszrendszer teljesítőképességének gyors növekedéséhez vezet, és biztosítja széles körű elterjedésüket. Az automatikus teszrendszer kiépítése viszont önmagában a legtöbb esetben nem nyújtja a kívánt eredményt. Ennek oka általában az, hogy a vizsgálat (tesztelés) követelményeit a digitális áramköri lemezek tervezésekor nem veszik figyelembe.

A vizsgálandó objektum (pl. digitális áramkör) statikusan vagy funkcionálisan *vizsgálható*, ha az előforduló hibák a kimeneti jeleket a megfelelő bemeneti jelek hatására úgy változtatják meg, hogy a hibák felfedezhetők, esetleg behatárolhatók. A vizsgálhatóság mértéke (és ezzel összhangban az automatizáltság foka) pedig a következő sorrendben növekszik:

a vizsgálandó objektum számára tesztprogram írható, a vizsgálandó objektum GO/NO—GO üzemmódban vizsgálható,

a vizsgálandó objektum diagnózisa meghatározható.

A vizsgálhatóság kérdése tehát erősen függ az alkalmazott tesztberendezésektől is, így optimálisan vizsgálható digitális áramköri lemez csak az alkalmazott tesztberendezés ismeretében alakítható ki.

AUTOMATIKUS TESZBERENDEZÉSEK

A teszt-automatákkal szemben támasztott követelmények rendkívül eltérőek lehetnek. Ennek megfelelően azok bonyolultsága is széles tartományban változhat a rögzített programtól a számítógéppel vezérelt rendszerig.

Rögzített programú berendezések

Komparátor elven felépített berendezések

A vizsgálandó és az etalon áramkör bemeneteire a teszt-készülékből véletlen jeleket adunk, és a kimeneti jeleket összehasonlítjuk. Ez a megoldás olcsó, mivel nincs szükség programozásra. Hátrányai viszont:

nem alkalmas szekvenciális áramkörök vizsgálatára, ha nem biztosítható azonos kezdőállapot,

a véletlen bemeneti jel következtében az esetleges hibákról kevés információt kapunk, nagyszámú etalon szükséges, amelyek szintén meghibásodhatnak, a kiegészítő vizsgálatok elvégzése nehézkes.

Mintagenerátor elven felépített berendezések

A vizsgálandó lemez bemeneteire a teszt-készülékből előre meghatározott jeleket (mintát) adunk, és vizsgáljuk a kimeneti jeleket vagy számláljuk azok átmeneteit. Az eljárás előnyei:

a mintagenerátorral végrehajtott, rögzített teszt nagyon egyszerű, a tesztsorozat kimerítő lehet.

Hiányosságai:

biztosítani kell a szekvenciális áramkörök kezdeti állapotának azonosságát, a kimeneti jelek átmenet-számlálásakor a hibák rejtve maradhatnak, a rögzített teszt sokszor nem detektál minden lehetséges hibát.

Változtatható, tárolt programú berendezések

A változtatható, tárolt programú berendezések vagy számítógéppel vezérelt teszt-rendszerek a legsokoldalúbbak és egyben legköltségesebbek.

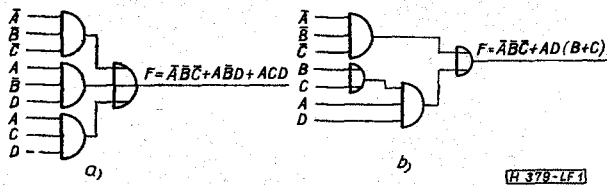
Jellemzői:

a tesztsorozatot, ill. a hibalokalizálást szimulátor biztosítja, automatikus programgenerálás, ellenőrzés lehetséges, egyidejű adatgyűjtés és feldolgozás végezhető, a kiépítettség rugalmasan változtatható, szervezése nem különbözik a hagyományos számítóközpontokétól.

A VIZSGÁLHATÓSÁG

FIGYELEMBEVÉTELE TERVEZÉSKOR

Az eredményes vizsgálat kulcsa az egyes hibák gyors izolálásának lehetősége. A tipikus teszrendszer a bemeneti jelkombinációkra adott válaszokat (kimeneteket) értékeli. A nem megfelelő válasz általában valamilyen hibalokalizáló eljárást indít meg, amellyel azonosítható a hibás alkatrész vagy alkatrész-csoport. Az eljárás hatékonysága függ a digitális áramköri lemez vizsgálhatóságától. A funkcionális csatlakozópontok legtöbbször nem biztosítanak megfelelő vizsgálhatóságot, ezért szükséges ún. tesztpontok elhelyezése is a lemezen már a prototípus kifejlesztésekor. Ezek a megoldások nem növelik meg lényegesen a gyártási költséget. Sokszor elő-



1. ábra. Diagnosztikus felbontás. A hibabehatárolás pontossága jelentősen növelhető megfelelő funkcionális kialakítással

fordul viszont, hogy vizsgálható áramköröket csak megfelelő funkcionális módosításokkal nyerhetünk, amelyek viszont a gyártás költségét már számottevően, növelhetik. Így az ilyen megoldásokat mindig mérlegelni kell a teljes vizsgálati költségben mutatkozó megtakarítás szempontjából.

A hibabehatárolás pontosságát *diagnosztikus felbontásnak* nevezzük. Egy adott logikai kapcsolás jelentősen korlátozhatja az elérhető diagnosztikus felbontást. Az 1a ábra áramkörében két hiba nem különböztethető meg bemeneti jelkombinációkkal, ha azonban a kapcsolást az 1b ábrának megfelelően alakítjuk át, a hibák behatárolhatók.

A DIGITÁLIS ÁRAMKÖRI LEMEZEK VIZSGÁLHATÓSÁGÁNAK JAVÍTÁSA

Az előző részekben vázoltuk az automatikus tesztrendszerek alkalmazásakor felmerülő problémákat. Figyelembevételükkel a vizsgálhatóság a következő elvek alapján jelentősen javítható.

A szekvenciális áramkörök kezdeti állapotának rögzítése

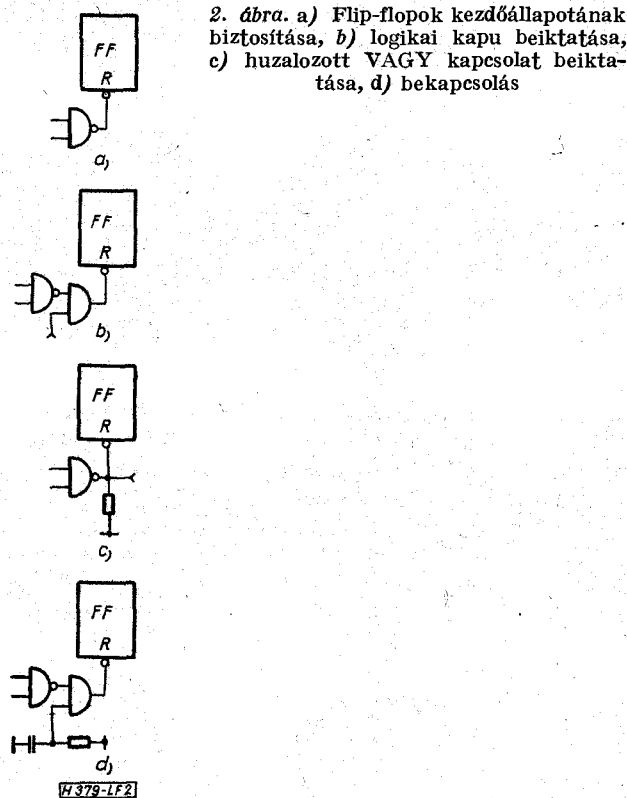
A digitális áramkörökben gyakran ismeretlen vagy véletlenszerű a memóriaelemek kezdeti állapota. Ezt a feladatot a lemez tervezésének kezdetén kell megoldani.

A tervező felhasználhat külső csatlakozási pontot, amelyen keresztül a memóriaelemek közvetlenül törölhetők. Flip-flopok esetében (2a ábra) logikai kapu beiktatásával a tesztberendezés jele biztosíthatja a törlést (2b ábra). Huzalozott VAGY kapcsolat esetén a törlőjel közvetlenül is csatlakozhat (2c ábra). Ha a törlésre külső csatlakozópont nem használható fel, akkor ezt bekapcsoláskor kell biztosítani (2d ábra).

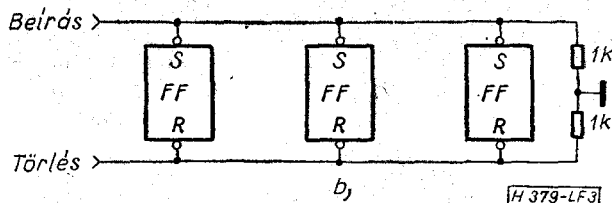
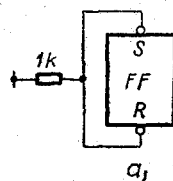
A flip-flopok és más memóriaelemek kihasználatlan bemenetein a logikai 1 tápfeszültségre kötött korlátozó ellenálláson keresztül biztosítható, a logikai 0 pedig inverteren keresztül, amelynek bemenetét korlátozó ellenálláson keresztül tápfeszültségre kötjük. A közvetlenül tápfeszültségre vagy földre kötött bemenetek nem vizsgálhatók. A beíró és törlő bemenetek közös korlátozó ellenállásra köthetők, ha a kezdőállapotot más módon biztosítottuk (3a ábra). Szimultán hozhatók kezdőállapotba a különböző memóriaelemek, ha erre a célra a közös korlátozó ellenállásra kötött beíró vagy törlő bemeneteket használjuk fel (3b ábra).

Kiegészítő csatlakozópontok beépítése

Valahányszor a digitális áramkör bemenetét vezéreljük, számos közbenső fokozaton keresztül kapjuk a kimeneti jeleket. Közvetlenül hozzáférhetünk



2. ábra. a) Flip-flopok kezdőállapotának biztosítása, b) logikai kapu beiktatása, c) huzalozott VAGY kapcsolat beiktatása, d) bekapcsolás



3. ábra. a) Kihasztnátlan bemenetek logikai állapotainak biztosítása és b) szimultán vezérlése

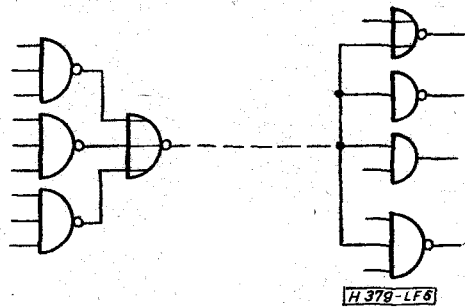
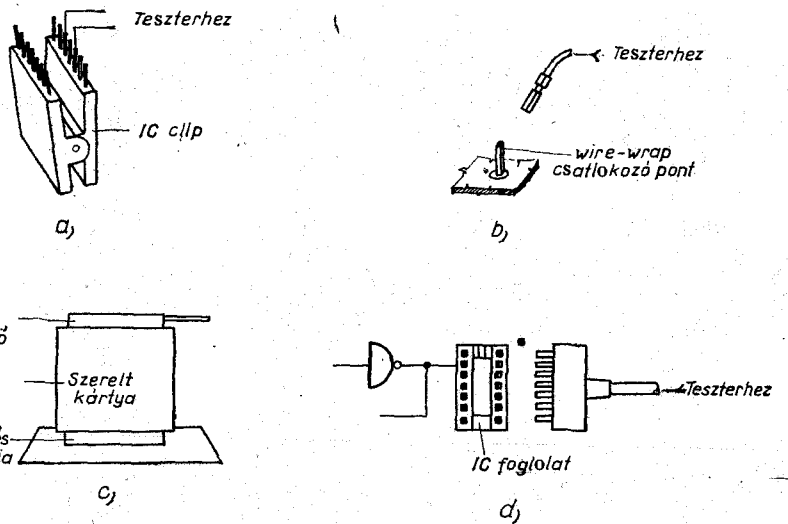
a logika belső pontjaihoz és ezzel egyszerűsíthetjük a vizsgálatot, ha kiegészítő csatlakozópontot, ún. tesztpontot alkalmazunk (4. ábra). Ezzel a kívánt megszakításokat, állapot rögzítéseket biztosíthatjuk, illetve a logikai áramkört nem redundáns részekre bonthatjuk.

Nagy terhelhetőségű, sok kaput vezérlő áramkör (5. ábra) kimenetét célszerű tesztpontként kiképezni.

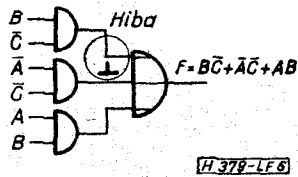
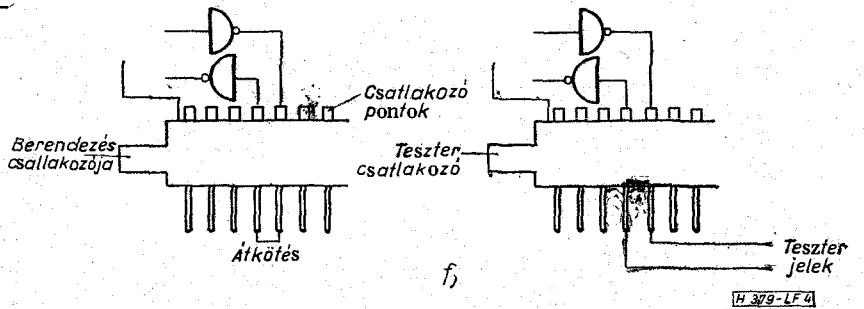
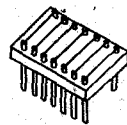
Logikailag redundáns áramkörök kiküszöbölése

A digitális logikai kapcsolásban egy összeköttetés redundáns, ha eltávolításával a kimenet logikai függvénye nem változik meg. A 6. ábrán látható áramkörnek nincs olyan bemeneti kombinációja, mellyel a bejelölt logikai 0-n akadt hiba a kimeneten ki-

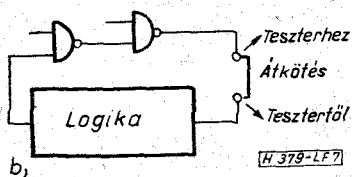
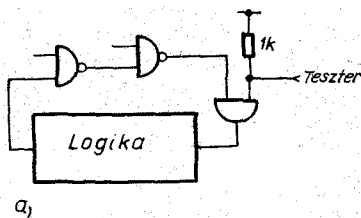
4. ábra. A vizsgálhatóság biztosítása tesztpontokkal: a) elegendő helyet kell biztosítani az IC-k között a vizsgáló csatlakozó számára, b) ha ez helyszűke miatt nem lehetséges, wire-wrap csatlakozópontot és továbbvezető klipet kell alkalmazni, c) szükség esetén repülőcsatlakozó alkalmazható a digitális áramköri lemezek teszt-csatlakozójaként vagy d) IC foglalatra vezethetők ki a teszt és ellenőrző pontok, e) a vizsgálat idejére megszakíthatjuk a visszacsatolásokat az átkötő dugó eltávolításával, f) a teszt és ellenőrző pontokat kihozhatjuk a csatlakozóra. Átkötéssel könnyen megszakíthatjuk a visszacsatoló hurkokat a digitális áramköri lemez vizsgálatakor



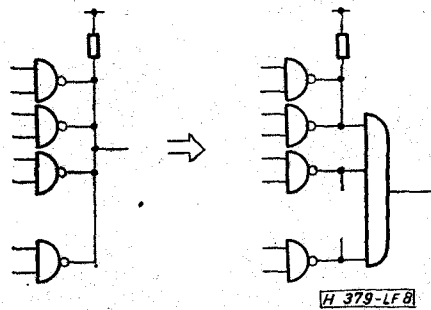
5. ábra



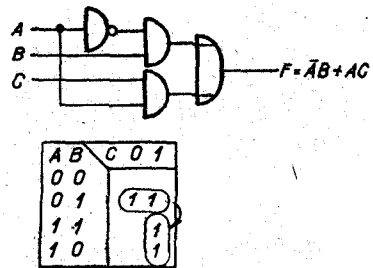
6. ábra. A redundáns áramkörben rejtett hiba maradhat



7. ábra. A visszacsatoló hurok megszakítása történhet: a) kapu beiktatásával vagy b) mechanikusan



8. ábra. A nagyszámú huzalozott VAGY kapcsolatot kedvezőtlenül befolyásolja a hiba meghatározását



9. ábra. Versenyfutási probléma. Egy bemeneti jel változása is kritikus versenyfutást okozhat

mutatható. Ha viszont a legfelső ÉS kaput eltávolítjuk, a kapcsolás ugyanazt a logikai függvényt valósítja meg, és megszünteti a nem érzékelhető hiba lehetőségét.

A visszacsatolás ágainak és a csomópontoknak a megszakítása

Több logikai elemet magában foglaló visszacsatolt hurok megakadályozhatja a hibadiagnózist, mivel egy-egy hiba számos helyen jelentkezhet. Ilyen esetekben szükséges a hurok megszakítása, ami történhet külső ellenőrzőpontok beiktatásával (7a ábra) vagy a hurok megfelelő részének külső csatlakozópontokra való kihozásával (7b ábra). Az átkötés eltávolításával a visszacsatolás megszűnik, és a pontok felhasználhatók vezérlésre, ill. érzékelésre.

A visszacsatoló hurokhoz hasonlóan a nagyszámú huzalozott VAGY kapcsolat is megakadályozza a hibabehatárolást. A probléma megoldható a VAGY kapcsolat particionálásával, és az egyes részek ÉS kapuval való összekötésével (8. ábra).

Hosszú számlálóláncok, léptető regiszterek

A digitális áramkörök gyakran tartalmaznak hosszú számlálóláncokat vagy léptető regisztereket, amelyek vizsgálatához nagyon sok tesztlépés szükséges (pl.: egy 24 bites számlálóhoz $2^{25} \approx 33 \cdot 10^6$ tesztlépés). A probléma megoldására a következő lehetőségek kínálkoznak: kiegészítő vezérlőjel felhasználásával a számláló-bemeneteket közvetlenül vezéreljük vagy a láncot megszakítjuk, és a tesztpontokat csatlakozóra visszük ki. Ezeket a pontokat üzemközben rövidre zárjuk. Szükséges lehet külön logikai elemek beiktatása is úgy, hogy az egyes fokozatok függetlenül vezérelhetők legyenek.

Holtidő és versenyfutási problémák

A vizsgálóberendezések az adott digitális áramköri lemezek üzemi viszonyait csak többé-kevésbé tudják szimulálni, ezért a korlátozásokat minden esetben figyelembe kell venni. Valamennyi, funkcionális vizsgálatot végző berendezés bemeneti jelkombinációkat, mintákat állít elő és ellenőrzi, hogy a kimeneteken az előírt minta jelenik-e meg. A bemenő jelek előállításának és a kimenő jelek érzékelésének módja viszont berendezésenként különbözhet.

A párhuzamos szervezésű vizsgálóberendezés a vizsgált kártya bemenő mintáit úgy állítja elő, hogy a vizsgálatonként eltérő bitek egyidejűleg változnak meg. A kvázi párhuzamos szervezésnél az előbbi feltevés csak meghatározott bitsoportokra vonatkozik (pl.: a vezérlő számítógép szóhosszúsága). A soros szervezés viszont azt jelenti, hogy minden egymást követő vizsgálatnál csak egy bit változhat meg. Versenyfutási probléma még ez utóbbi esetben is előfordulhat, pl. a 9. ábrának megfelelő logikai kapcsolásban. A versenyfutás nem kritikus, ha a jelváltozások különböző lehetséges időbeli eltérései ugyanazt a stabil állapotot eredményezik. Egyébként a logikai áramkör viselkedése határozatlan, és a versenyfutás kritikus.

A kimeneti minták ellenőrzésének két fő módszere van: a vizsgált áramkör kimenő jeleit etalon

lemez megfelelő kimeneteivel hasonlítjuk össze vagy az előre meghatározott kimeneteket a vizsgálati programban tároljuk. Az etalon lemez alkalmazásával a vizsgálóberendezés a funkcionális működést nem zavaró esetekben is hibát jelezhet (pl. a sebesség szórása miatt), ezért az összehasonlítás időpillanatát minden esetben gondosan meg kell választani.

Minden vizsgálóberendezésnek a belső szervezéstől függetlenül holtideje van, amely a bemeneti minta aktualizálásától a kimeneti minta mintavételezéséig tart. Ebben az intervallumban a kimenő jelek megváltozhatnak anélkül, hogy ezt érzékelnénk. Ha ez a holtidő hosszú a vizsgált áramkör működési sebességéhez képest, a vizsgálóberendezés alkalmatlan a logikai áramkörök vizsgálatára.

Megjegyzések

A vizsgálati idő gyakran csökkenthető a vizsgálandó lemez óragenerátorának letiltásával, és külső órajel alkalmazásával (hasonlóan illeszthetők a nagysebességű logikai kapcsolások a lassúbb vizsgálóberendezéshez is). Ez az előző részekhez hasonlóan megszakítható átkötés biztosításával vagy kiegészítő logikai elemek beiktatásával történhet.

Lassú időzítő elemeknél (0,5 ms) biztosítani kell az időzítés időcsökkentését a vizsgálat idejére, különben a vizsgálat hosszú időt vehet igénybe. Ezenkívül általában szükséges érzékelőpontok beiktatása üzemi viszonyaik ellenőrzésére.

Az elemek gondos elrendezése nagymértékben hozzájárul a hatásos vizsgálatához. Így az analóg és digitális áramköröket szét kell választani, amennyire lehetséges, mivel az analóg és digitális áramkörök vizsgálata legtöbbször külön berendezéssel történik. Az összetartozó logikai funkciókat mindig egy logikai lemezen kell elhelyezni, így a nagy digitális logikai lemezek független részekre bonthatók, ami megkönnyíti a vizsgálatot.

A nagy bonyolultságú LSI elemeket mint pl. a kalkulátor IC-eket, nagy kapacitású regisztereket, célszerű foglalatlan szerelni, így vizsgálat céljából könnyen és gyorsan eltávolíthatók, majd visszahelyezhetők.

IRODALOM

- [1] Boswell, F. R.: Designing testability into complex logic boards. *Electronics*, 1972. aug. 14. pp. 116–119
- [2] Grossmann, S. E.: Automated testing pays off for electronic system makers. *Electronics*, 1974. 18. pp. 95–109
- [3] Gruber, G.: Die „Testbarkeit“ digitaler Leiterplatten. *Elektronikpraxis*, 1974. 10. pp. 16–23
- [4] Hayes, J. P.: On modifying logic networks to improve their diagnosability. *IEEE Trans. on Computers*, 1974. 1. pp. 56–62
- [5] Hayes, J. P.—Friedman, A. D.: Test Point Placement to simplify Fault Detection. *IEEE Trans. on Computers*, 1974. 7. pp. 727–735
- [6] Reddy, R. C.: A Design Procedure for Fault-Locatable Switching Circuits. *IEEE Trans. on Computers*, 1972. 12. pp. 1421–1426
- [7] Schertz, D. R.—Metze, G.: On the Design of Multiple Fault Diagnosable Networks. *IEEE Trans. on Computers*, 1971. 11. pp. 1361–1364
- [8] Schneider, D.: Designing logic boards for automatic testing. *Electronics*, 1974. 15. pp. 100–104
- [9] Stanley, W. R.: An Optimal System Design for Printed Circuit Board Test Reporting. *Computer Design*, 1970. 1. pp. 73–77
- [10] To, K.—Tullos, R. E.: Automatic Test Systems. *IEEE Spectrum*, 1974. szept. pp. 44–52