

DR. KEMÉNY ÁDÁM—KALMÁR GÁBOR

Híradástechnikai
Ipari Kutató Intézet

Egyesült Izzólámpa
és Villamossági Rt

TTL sorozatú SSI digitális integrált áramkörök 100 millió eszköz-órás megbíz- hatósági vizsgálatának újabb eredményei

I. rész: Vizsgálati módszerek és körülmények

ETO 620.199:621.3.019.3:621.3.049.771.14:681.325

Előző közleményeinkben [1, 18] beszámoltunk egy nagyobb szabású vizsgálati program első eredményeiről, amely hazai és szocialista eredetű TTL és hazai RTL digitális SSI integrált áramkörök (a továbbiakban IC-k) kb. 60 millió eszköz-órás megbízhatóság-vizsgálatát ölelte fel. Az alkalmazott vizsgálati módszerek alapelvei, továbbá a tárolásos és a különféle statikus és kapcsolóüzemű (dinamikus) vizsgálatok során létrejövő jellegzetes felületi, kontaktálási és térfogati romlási mechanizmusok ott tisztázásra, ill. ismertetésre kerültek. Ezen belül az RTL „NOR” kapuk vizsgálata befejeződött, és eredményük az [1, 18] közleményekben véglegesnek tekinthető (hisz elavulásuk miatt gyártásra már nem kerülnek).

Ez a beszámoló a modernebb, jobb zajvédettségű TTL sorozat vizsgálati eredményeire szorítkozik, 100 millió eszköz-órás volument meghaladó, jelentős terjedelmű és finomított technikájú adatokat közölve.

1. A gyorsított vizsgálatok alkalmazásának néhány ellentmondása

A hosszabb — 5...15 ezer órás — vizsgálati idő és a finomított kísérleti technika választ adott néhány, az [1] közlemény rövidebb vizsgálatait tükröző és ott felmerült ellentmondásra, és pedig bebizonyosodott, hogy:

a) a műanyag-tokozású TTL eszközök elektromos (statikus) vizsgálatánál a hibásodási ráta az idő függvényében — kellően magas vizsgálati hőmérsékleten — nem folytatja a korai kiesésre jellemző folyamatos csökkenést (javulást), hanem — adott

konstans szakasz után — az Au-Al termokompressziós kötések pestisére jellemző elhasználódási szakasz kezdődik el a $V_{out(0)}$ degradáció és a szakadás-hibák tendenciózus megjelenésével.

Hasonló a tapasztalat az extrém magas hőmérsékletű (150—175 °C) tárolásos vizsgálatok 5000 óra után. Így megdőlt az a feltételezés, hogy a műanyag kiöntés a pestises termokompressziós kontaktusokat pusztán mechanikus alapon a helyükön tartva, képes a pestises kontaktus-szakadásokat kiküszöbölni — bár fémtokos eszközökhöz hasonlítva ilyen késleltető tendencia kétségtelenül fennáll. Mindazonáltal, hogy az ebből fakadó hibás interpretációt azonnal eloszlassuk, meg kellene említeni, hogy a kb. 55 °C morzsahőmérsékletű, átlagos számítógép-üzemre vonatkozó becslés szerint a kontaktuspestis ott legalábbis 50 ezer órán belül még nem jelentkezik, így a konstruktőrnek a berendezés erőltéti élettartamán belül nem kell számolnia ezzel a jelenséggel;

b) erős gyorsítású aktív tartományú statikus elektromos üzemmódban* vizsgált NAND-kaputelekek a 10, ill. 6 ezer órás vizsgálati kép alapján lényegesen módosították az előző eredményekből [1, 18] leszűrt téves véleményét az elektromos terhelésű vizsgálatok során létrejövő hibamechanizmusok eleve kisebb aktiválási energiájáról. A hazai típusnál 104 és 134 °C morzsahőmérsékleten történő ilyen 5, ill. 2 ezer órás korábbi vizsgálati fázis a za-

* Ez a módszer gyökeresen eltér az IC-k szokásos digitális üzemmódban való alkalmazásától, mivel a létrehozott teljesítménydisszipáció 5—6-szorosa a szabályos üzemmódban levőnek, így a hibásodási ráta nem tükrözi a tényleges üzemi körülményeknek megfelelő megbízhatóságot; annál sokkal szigorúbb. Erősen forszírozott vizsgálatként első sorban a jellegzetes hibamechanizmusok gyors előhívására hibafizikai analízisekben és különböző minták gyors összehasonlítására alkalmas.

varbaejtően kicsiny 0,4 eV körüli eredményt adta. Ennek oka, hogy az alacsonyabb hőmérsékleten vizsgált tétel korai kiesése viszonylag meghaladta a magasabb vizsgálati hőmérsékletű tétel ugyanilyen hibásodási rátáját, a korai hibák véletlenszerű csomósodása miatt. A vizsgálatok folytatása 10, ill. 6 ezer óráig, amikor a magasabb hőmérsékleten a kontaktus-pestises elhasználódási szakasz már jól felismerhetően megjelenik, hirtelenül emelkedő hibásodási rátájával elmossa a minták szerencsétlen kezdeti minőségi különbségeit, és a hőmérsékleti romlás aktiválási energiájára egyértelműen 1 eV — tehát a tárolásos vizsgálatok során nyert értékkel jól egyező — érték adódott. Ez a fontos megállapítás megerősíti a hőmérséklet-aktivált degradációs mechanizmusok egységességéről vallott nézetünket: adott morzsahőmérsékleten a létrejövő degradációs sebesség nagyjából független attól, hogy azt milyen vizsgálati móddal (kívülről melegítve = tárolás vagy belülről fűtve = elektromos disszipáció) hozzuk létre. Ez a kép legalábbis 100 °C fölött érvényes;

c) a fenti, továbbá az ismertetésre kerülő tárolásos vizsgálatok eredményei azt sugallják, hogy a domináns hibamechanizmus és így az aktiválási energia messzemenően nem független a $\lambda(t)$ függvény jellemző tartományától: úgy tűnik, hogy az a „korai kiesés” szakaszában lényegesen kisebb (így a különböző hőmérsékleteknek megfelelő hibásodási ráták egymáshoz közel kerülnek), míg a további szakaszokban már kialakul a felületi és kontaktálási hibamechanizmusokra jellemző nagyobb, 1 eV körüli aktiválási energia (és a hibásodási ráta időfüggvényei a különböző hőmérsékleteken egymástól távolra kerülnek).

Mindez kihangsúlyozza annak a fontosságát, hogy az aktiválási energia megállapításakor — ami minden gyorsított vizsgálat kulcsa a normális üzemi körülményekre való eredmény-extrapoláció szempontjából — rendkívül óvatosan kell eljárunk, és az egyes vizsgálatpárok eredményeit olyan vizsgálati időpontokban kell összevetnünk, ahol a hibásodási ráta (λ) időfüggvénye a „teknőgörbe” azonos szakaszában van (pl. mindkettő a minimum környékén vagy az azonos elhasználódási fázist mutató pontokban — vagyis azon időpontokhoz legközelebb eső tényleges mérési időpontokban, amikor a hibásodási ráta viszonylagos megnövekedése a minimumértékhez képest kb. azonos).

Ha nem így járunk el és pl. a magasabb hőmérsékletű vizsgálat $\lambda(t)$ függvénye a minimumhoz jár közel, és ugyanakkor az alacsonyabb hőmérsékletű vizsgálat még a korai kiesés derekán jár, akkor az aktiválási energiára túl kicsiny értéket kapunk, míg a fordított esetben, ha a magasabb hőmérsékletű vizsgálat erősen bennejár az elhasználódási szakaszban és vizsgálati párja még csak a minimumhely környékén van, a kiadódó aktiválási energia túl nagy lesz;

e) a gyorsított vizsgálatok értékelésének másik csapdája, amely hihetetlenül kicsiny látszólagos aktiválási energiát eredményezhet, és így egyik forrása lehet a nemzetközi irodalomban e kérdésben mutatkozó zűrzavarnak [2, 3, 4, 5, 6], mérési

problémákkal kapcsolatos. Jól ismert a félvezetők megbízhatóság-vizsgálatánál az a tény, hogy viszonylag alacsony hőmérsékleten (70...100 °C alatt) az $1/T_{\text{abs}}$ függvényében ábrázolt $\log \lambda$, a gyorsítási egyenes, amelynek negatív meredeksége arányos az aktiválási energiával, a kis hőmérsékletek felé menve felfelé, a kisebb meredekség és így kisebb aktiválási energia felé görbül [1, 7, 8, 9, 18], tehát az alacsony hőmérsékleteken látszólag lecsökken a romlási folyamatok aktiválási energiája, azaz látszólag megváltoznak ezek a folyamatok. Így a magas hőmérsékletű, gyorsított vizsgálatok extrapolációja (1 eV körüli aktiválási energiával) a valóságos vizsgálatoknak ellentmondó, optimisztikusan kicsi hibásodási rátát adna. Ennek a tendenciának csak egy része magyarázható ilyen valódi fizikai okokkal, és pedig a kisebb aktiválási energiájú egyes romlási folyamatok uralkodóvá váló szerepével.

Valójában ilyen 0,3...0,4 eV-ot megközelítő kis aktiválási energiájú romlási mechanizmus, amellyel ezt a hatást magyarázni lehetne, bipoláris IC-knél csak kivételesen akad, ez a fémzés migrációs megszakadásának nagy áramsűrűség által aktivált folyamata [4, 14, 15, 16, 17, 26, 27], ehhez azonban $5 \cdot 10^4 \dots 10^5$ A/cm² nagyságrendet meghaladó áramsűrűség és 150 °C-ot meghaladó hőmérséklet kell, és a hiba fellépésének medián ideje így is néhány ezer óra [19]. Ez a mechanizmus tehát alárendelt, bár nem elhanyagolható szerepű az egyéb folyamatok mellett, hiszen 10^4 A/cm² áramsűrűség az SSI IC-kben a fémzett összeköttetéseknek elképzelhető felső határ. Más migrációs fémzés-szakadási folyamatok, pl. az Al-Si reakciók [14, 15, 16, 17, 24, 25] 0,9...1,25 eV aktiválási energiájúak.

Az egyéb feszültség, hőmérséklet, és hőmérsékleti gradiens által aktivált felületi degradációs mechanizmusok aktiválási energiája 0,7...1 eV, míg a kontaktus-pestises folyamatoké 1...1,3 eV (ahogy az régebbi, diszkrét ötvözött és planár tranzisztorkon végrehajtott élettartam-vizsgálatainkból is kitént) [7, 8, 9, 22, 23]. Másrésztől áram- és feszültség-aktivált romlási folyamatok fellépése tárolásos vizsgálatoknál kizárt, márpedig az aktiválási energia 100 °C alatti látszólagos csökkenése ott is bekövetkezik. Így az alacsony (<0,6 eV) aktiválási energiájú mechanizmusok dominanciáját kizárhatjuk a jelenség fizikai okai közül.

Sokkal valószínűbb az a feltételezés, hogy a vizsgálatok során beiktatott statikus paramétermérések, amelyek alapján a hibásodás tényét ellenőrizzük, talán durvább beavatkozást (mérési sztrészt) jelenthetnek, mint akár egy sokezer órás megszakítatlan tárolás viszonylag alacsony, 50...70 °C hőmérsékleten, hisz ne felejtjük el, hogy a különböző paraméterek mérése alatt váltakozva kapcsolódik az IC-re viszonylag nagy feszültség és/vagy terhelőáram (tehát az IC elemein szélsőségesen változó disszipáció), amely változó potenciál- és termikus gradiensével az IC-k felületi állapotait erősebbé befolyásolja, mint a huzamos állandó közepes hőmérséklet. Márpedig a 30...70 paraméter mérését egy pl. 10 ezer órás vizsgálat alatt 5...15 alkalommal végezzük el, miközben az IC-k szobahőmérsékletre hűlnek, majd újból a melegkamra hőmérsékletére

hevülnek fel. Ez azonban csak az érem egyik oldala. A másik tényező, melynek az [1, 18] közleményeinkben már hangot adtunk, az „elmérésekből” származó hiba: vagyis ha az automatával végzett $10^4 \dots 10^6$ ellenőrző mérés eredmények közt akár csak néhány olyan van, amely a hibátlan eszközt tévesen hibásnak minősíti (a fordított eset az automata mérés logikája folytán kizárt). Sajnos, tévedhetetlen automata nincs, és átmeneti érintkezési zavarok az IC befogó (foglat) és a kivezető lábak közt óhatatlanul előfordulnak (különösen, ha az utóbbiak a magas vizsgálati hőmérséklet miatt oxidáltak). Márpedig az alacsony hőmérsékletű vizsgálatoknál (100°C alatt) az eredendő hibásodás igen kevés, és így egy-két ilyen tévesen „hibásnak” minősített, de valójában jó IC a kiértékeltebb hibásodási rátát akár egy nagyságrenddel is megnövelheti (pl. a hibás mérő-kontaktus a mérésnél mint szakadás értékelhető).

Mindezen zavaró hatások kiküszöbölésére a közöttek mérések számát a minimumra csökkentettük, bár ez a lambda-idő függvények értékelhetőségének rovására megy. Másrészt az automata mérések során hibásnak mutatózó példányokat többszöri kézi ellenőrző mérésnek vetettük alá, továbbá a következő fejezetben említett hibadiagnosztikai táblák segítségével kizártuk azokat a „lehetetlen” hibásodási alakzatokat, amelyek nem származhatnak valódi hibákból, és pl. tranziens kontaktuszavarra mutatnak. Ez utóbbi módszer azt is lehetővé teszi, hogy a kiadódó paraméter-hibaalakzat segítségével egyértelműen eldöntsük, hogy a morzsa melyik (tranzistor, ellenállás vagy kontaktus) eleme és hogyan (értékváltozás, szakadás, zárlat) hibásodott meg;

f) elektromos vizsgálatoknál gondot okoz a tényleges morzsa-hőmérséklet, ill. annak szórás-határainak megállapítása. Az előbbi a tok hőellenállásának tényleges (és nem adatlapi maximum) mediánértékétől, az utóbbi mind az adatlapi határokon belül maradó IC teljesítményfelvételének, mind a hőellenállás szórásainak eredőjétől függ. Ezeket a hibahatárokat a standard és a worst-case szórás módszereivel a vizsgált kapukra megállapítottuk, és így egyrészt pontosítottuk az [1, 18] közleményekben túl pesszimistikusan megállapított morzsa-hőmérsékleti mediánokat, másrészt megismertük ezek szórását és így elektromos terhelésű vizsgálataink hibahatárait is;

g) az 5...15 ezer órás vizsgálatok elvégzésével módunk nyílt a $\lambda(t)$ függvények viselkedésének jobb megismerésére. Az elhasználódási szakasz egyértelmű megjelenése így egy sor begyökerezett mítosz elvetésére kényszerít. Ezek egyike a „véletlenszerű” hibásodás fikciója a mutatózó konstans lambda szakaszban.

Egyrészt, ha az időben exponenciális sűrűségfüggvényű hibásodás (a konstans lambda) szakaszában a hibák véletlenszerűsége elvét fenn akarnók tartani, úgy a hibásodásban el kellene vetnünk az oksági elvet, és mindenfajta gyorsított- és szűrővizsgálat — ahol azt az elgondolást követjük, hogy egy hiba megjelenése az eredendő, de rejtett technológiai, anyag, ill. gyártási tökéletlenségekből eleve meghatározott, és azt egy fokozott, de a jó példányokra nézve nem roncsoló sztrepsz-módszerrel viszonylag gyorsan előhívjuk — értelmetlen lenne. Márpedig a szűrő és gyorsított módszereket sikerrel alkalmazzuk. Valójában a $\lambda(t)$ függvénynek többé vagy kevésbé elnyúló minimuma, ahol a hibásodási ráta (lambda faktor) többé-kevésbé konstans, két ellenkező irányú hatás, a lecsengő, csökkenő lambda-jú korai kiesés és az időben növekvő lambda-jú elhasználódás szuperponált (kompenzált) eredője. Így az oksági elvvel nem kerülünk ellentmondásba.

Másrészt, ha elvetjük a véletlenszerű hibásodás tévhitét, el kell vetnünk azt is, hogy egy adott degradációt az eszköz-óra szorzat egyértelműen meghatároz, és közömbös, hogy sok eszközt vizsgálunk rövid ideig vagy kevés eszközt arányosan hosszabb ideig. A gyorsított vizsgálati módszerek így nem egyetemes csodaszerek, és a normál üzemi körülményekre való extrapoláció csak nagyon gondos mérlegelés esetén és csak bizonyos határig fogadható el. Vitan felül áll, hogy az erősen gyorsított sztrepsz-módszerek nagyon alkalmasak két minta vagy két egymást követő gyártás minőségi összehasonlítására és arra, hogy racionálisan rövid idő alatt jó képet nyerjünk, méghozzá viszonylag gazdaságosan, egy típus vagy sorozat számszerű minőségi becsüléséről. Alkalmazásuk annál is indokoltabb, mivel az IC-knél szokásos $10^{-9} \dots 10^{-7}$ /óra szintű hibásodási ráta, amely az 55°C körüli üzemi körülményekre értendő (és ide esik az itt vizsgált TTL SSI IC-k minősége is) $10^4 \dots 10^6$ darabszámú és 10^4 órás nagyságrendbe eső időtartamú vizsgálatokat igényelne, még éppen elfogadható statisztikai biztonság eléréséhez [4, 10, 11].

2. A vizsgálati anyag, mérési előírások, ellenőrző mérések

A vizsgálat lényegében az [1, 18] közleményekben ismertetett TTL NAND kapuk és expanderek tárolásos, kétféle statikus (logikai 1 és 0, ill. a $V_{in} = V_{out}$ aktívtartományú) és kétféle kapcsolóüzemű (25 MHz-es gyűrűs-oszcillátoros és 2 MHz-es parallel vezérlésű, igazságtáblás) módszerrel megkezdett vizsgálat folytatása, ahol a minták az alábbiak:

1. FLH 101 (TL 7400) kísérleti gyártás (1971. II. negyedévi gyártás);
2. TL 7400 N (FLH 101) „eva” (1972. I. negyed) a folyó gyártást képviseli és pirolitikusan felvitt foszforüveg-morzsavédő bevonata van. Külön jelöléssel ennek egy tovább javított, 1973. I. negyedéből származó gyártását is vizsgáltuk és ismertetjük.

Mindkettő pontosan azonos konstrukciójú, kétbemenetű NAND kapunégyes, Texas megfelelője az SN 7400 N. Ellenőrző külföldi (társországi) minták (ezentúl „C” sorozat*):

3. „C 7400”, az SN 7400 N ekvivalense, eltérés csak egyes áramparaméterek ($I_{in(t)}$, $I_{cc(0)}$, $I_{cc(1)}$) lazább

* Az általunk alkalmazott jelölés nem azonos a típuszámmal; a „C” kezdőbetű jelenti a szocialista eredetű gyártást és az utána jövő szám a Texas ekvivalenciát, pl. C 7400 = SN 7400 N.

határadataiban, továbbá a hosszabb propagációs időben (lassúbb működés) van, ez a dinamikus vizsgálatoknál kedvezőtlenebb eredményt, nagyobb disszipációt okoz.

4. C 7420, négybemenetű kettős NAND kapu, az áramparaméterek és a működési sebesség említett lazább határain kívül egyebekben azonos a Texas SN 7420 N, ill. a hazai TL 7420 N típusal.
5. C 7460, négybemenetű kettős expander, lazább $I_{in(1)}$, $I_{CC(on)}$, $I_{CC(off)}$ és sebesség-határadatain kívül a Texas SN 7460 N, ill. a hazai TL 7460 N típusal egyenértékű. A legegyszerűbb TTL áramkör, összesen 4 tranzisztort és 2 ellenállást tartalmaz, szemben az 1...3 tétel 7400 NAND kapuival, melyek tokonként 20 tranzisztort és 16 ellenállást tartalmaznak.

Végül új vizsgálati anyagként szerepel a

6. TL 7472 N, kapuzott J-K master-slave flip-flop (1972. II. negyed, „eva” foszforüveges morzsavédelemmel, folyó gyártás), amely a Texas SN 7472 N-nel egyenértékű és a TTL SSI logikai sorozat legbonyolultabb áramköre: tokonként 24 tranzisztort és 20 ellenállást tartalmaz.

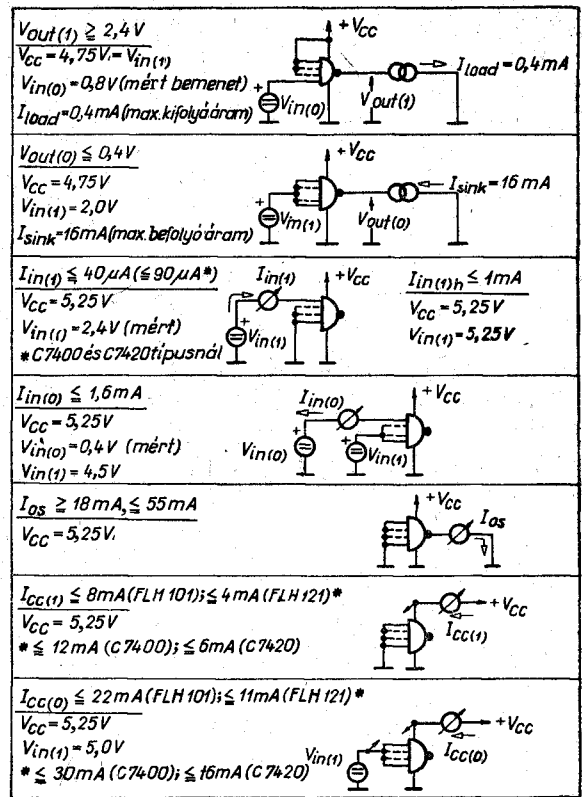
Ellenőrző külföldi tételként a

7. C 7472 flip-flopot vizsgáljuk, amely logikai 1 szintű bemenőáramai, tápáramfelvétele és kapcsolási sebessége szempontjából lazább előírású, egyébként azonos a TL 7472 N-nel és SN 7472 N-nel.

A TTL NAND kapuk statikus paramétereinek mérési kapcsolásait és előírásait, ill. határértékeit az 1. ábra mutatja. A kisebb darabszámban vizsgált expander és J-K flip-flop áramkörök hasonló előírásait nem tüntettük fel, de azok bármely vonatkozó katalógusban [12] föllelhetők.

A hibásnak talált példányok kézi mérése, többszörös ellenőrzéssel, az előző fejezet e) pontjában elmondottak szerint szintén az 1. ábra alapján mérő célberendezésekben történik hiteles és állandóan ellenőrzött tápforrások és precíziós digitális voltmérő segítségével. Az IC-t a mérőfoglatban ki-bemozgatják mindaddig, amíg „jó” értékeket nem kapnak a jó kontaktus létrejöttével vagy egyértelműen be nem bizonyosodik a hiba. Ha ez szakadás, akkor nagy rugóerejű, aranyozott kontaktusokkal ellátott digitális ohmmérővel ellenőrzik és így bizonyítják a szakadás tényét.

Az elektromos hiba analitikus behatárolása, ill. annak felismerése, hogy valószínű vagy lehetetlen hibával állunk-e szemben, NAND-kapuknál az 1. hibadiagnózis tábla segítségével történik egyszerű, ill. egyszeres hibákra értve. Az ilyen táblázatot egyrészt logikai-deduktív úton, gondolati hibákkal és ezek következményeinek kiszámításával, másrészt diszkrét elemeket alkalmazó, szimulált IC-kben létrehozott mesterséges hibákkal és a paraméterek mérésével induktív úton szerkesztettük meg. A módszer automatizálható egy kis szatellita számítógép állandó tárába beírva a diagnózis tábla



[H 373-KK7]

1. ábra. Mérőkapcsolások TTL NAND kapurendszerek statikus paramétereinek méréséhez

sorait, míg a mérőautomatával összekötött szatellita gép átmeneti memóriájába a mért IC paraméterei kerülnek, amelyeket a gép a diagnózis sorokkal lépésről lépésre összehasonlít és ahol egyezés van, a vonatkozó hibatípust kódolva megjeleníti. A rendszer alapelve az orvosi diagnosztizáló gépekével azonos. A „lehetetlen” hibakombinációra csak egyetlen példa: a mért bemenetnél $V_{out(1)} = 0$ és $I_{in(0)} = 0$, eddig úgy viselkedik tehát, mintha a bemenet szakadt lenne az 1. táblázat felső sora szerint; de ezután normális $I_{in(1)}$ mutatkozik, a bemenet tehát nem lehet szakadt. Csak átmeneti kontaktuszavarról lehetett tehát szó vagy az IC foglatnál, vagy a mérőkör valamelyik reed jelző érintkezőjénél az automatában. A kézi mérés ezt megerősíti, az eredeti automata-mérés volt tehát téves. Ez a rendszer szinte tévedhetetlen és számos álhibat sikerült kiküszöbölünk segítségével.

3. Az elektromos (statikus) terhelésű vizsgálatok munkapontjai

A működési feltételek nagyrészt az [1, 18] cikkekben már definiáltuk, de ezek az 1. fejezet f) pontjában elmondottak szerint finomításra szorulnak. Ott ugyanis a létrejövő morzsahőmérsékleteket egyrészt névleges (átlagos) disszipációnál, másrészt a 14 lábú műanyag DIL ház $R_T = 0,15 \text{ } ^\circ\text{C/mW}$ -os adatlap felső határértéke segítségével határoztuk meg. Újkeletű Texas adatok [12] szerint a 14 lábás

Jellegzetes TTL NAND-kapu hibák és következményeik a paramétermérésnél (hiba-diagnózis)

$V_{out(1)}$		$V_{out(0)}$	$I_{in(0)}$		$I_{in(1)}$		I_{os}	$I_{cc(1)}$	$I_{cc(0)}$	Hibaok
mért	többi		mért	többi	mért	többi		#	#	
$\ll 2$ V (pl. 0,1 V)	norm. (≈ 3 V)	norm. ($\approx 0,2$ V)	0	norm. (≈ 1 mA)	0	norm. (≈ 10 μ A)	norm. (≈ 30 mA)	norm. (≈ 5 mA)	norm. (≈ 16 mA)	a mért bemenet szakadt
$\ll 2$ V (pl. $\approx 0,1$ V)		norm.	0		0		$\ll 1$ mA (pl. ≈ 1 mA)	\gg norm. ($\approx I_{cc(0)}$)	norm.	az összes bemenet szakadt
≈ 0 (pl. $\approx -0,65$ V) (áramgen. zenerdióda ny. f.)*		$\approx V_{cc}$ * (pl. ≈ 7 V)	norm.		norm.		0	norm.	norm.	X kimenet szakadt
≈ 0 (pl. $\approx -0,65$ V)*		$\approx V_{cc}$ * (pl. ≈ 7 V)	$\ll 1$ mA (pl. 0...0,1 mA)		0		0	0	0	V_{cc} szakadt
norm.		ua.	norm.		norm.		norm.	norm.	≈ 0	0 szakadt
$< 2,4$ V (de $> 0,4$ V)		norm. vagy enyhén magas (pl. $\approx 0,35$ V)	norm.		norm.		< 18 mA (pl. ≈ 15 mA)	$>$ határ (pl. ≈ 12 mA)	\gg határ (pl. ≈ 45 mA)	T_2 fordító tranzisztor C-B v. C-E zárlatos
≈ 0		≈ 0	norm.		norm.		0	\gg határ (pl. ≈ 35 mA)	norm.	T_4 (alsó) totemoszlop tranzisztor C-E zárlat
$>$ norm. (pl. $\approx 4,1$ V)		norm. vagy enyhén magas (pl. $\approx 0,35$ V)	norm.		norm.		norm. vagy kissé magas (pl. ≈ 45 mA)	norm.	\gg határ (pl. ≈ 45 mA)	T_3 (felső) totemoszlop tranzisztor C-E vagy C-B zárlatos
$< 2,4$ V de $> 1,3$ V	norm.	norm.	norm.		$\gg 40$ μ A (pl. ≈ 1 mA)	norm.	norm.	$>$ határ (pl. ≈ 10 mA)	kissé magas (pl. 21 mA)	T_1 tranz. a mért bemenethez tartozó emittere a bázis felé zárlatos
norm.		$\approx V_{cc}$ * (pl. ≈ 7 V)	0		$<$ norm. (pl. $\approx 0,1...1$ μ A)		norm.	$<$ norm. \odot (pl. $\approx 3...4$ mA)	$<$ norm. \odot (pl. $\approx 10...12$ mA)	R_1 vagy T_1 bázisa szakadt
norm.		$\approx V_{cc}$ * (pl. ≈ 7 V)	norm.		$<$ norm. (pl. $\approx 0,1...1$ μ A)		norm.	norm.	$<$ norm. \odot (pl. $\approx 10...12$ mA)	T_1 kollektora vagy T_2 bázisa szakadt
$\approx 2,4$ V; de $> 1,6$ V		norm.	norm.		norm.		$\ll 18$ mA (pl. $\approx 2,5$ mA)	norm.	norm.	R_4 vagy T_3 kollektora szakadt
≈ 0 (pl. $\approx -0,65$ V)*		norm. vagy enyhén magas (pl. $\approx 0,35$ V)	norm.		norm. vagy enyhén magas (pl. ≈ 30 μ A)		≈ 0	norm.	\approx norm. (pl. 10 ≈ 12 mA)	R_2 vagy T_3 bázisa vagy emittere vagy D szakadt
norm.		norm.	$\gg 1,6$ mA (pl. $\approx 3...5$ mA)		norm.		norm.	\approx határ \otimes (pl. $\approx 7...12$ mA)	norm.	$R_1 \ll 4$ k Ω (pl. ≈ 2 k Ω) \S
norm.		norm.	norm.		norm.		> 55 mA \S	norm.	norm.	$R_4 \ll 130$ Ω (pl. ≈ 70 Ω) \S
norm. vagy kissé $< 2,4$ V		norm.	norm.		norm.		< 18 mA \S	norm.	norm.	$R_4 \gg 130$ Ω (pl. ≈ 300 Ω) \S
norm.		norm.	norm.		norm.		norm.	norm.	\approx határ \otimes (pl. 20...24 mA)	$R_2 \ll 1,6$ k Ω (pl. $\approx 0,8$ k Ω) \S

* Az „ICOMAT 2” paramétermérőben levő áramgenerátorok, melyek $V_{out(1)}$ és $V_{out(0)}$ mérésénél működésben vannak, kimenetükön zenerdióda védelemmel vannak ellátva. A zenerdióda nem engedi „üresjárásnál”, így X vagy V_{CC} kivezető szakadásnál az áramgenerátor kimenetét a kb. 7 V-os zenerfeszültség fölé szaladni. Így a ≈ 7 V-os $V_{cut(0)}$ érték megjelenése szakadást jelent. Ugyanakkor $V_{out(1)}$ mérésénél a védő zenerdióda fordítva polarizálódik X vagy V_{CC} szakadásánál és a negatív irányú, $-0,65 \pm 0,15$ V-os dióda nyitó feszültség jelenik meg

A példaképpeni tápáramfelv. értékek a 4×2 -bemenetű, SN 7400 N — FLH 101 kaputípusra vonatkoznak.

\otimes A túllépés mértéke a közös tokban levő kapuk számától függ: legkisebb a 4×2 -bem., legnagyobb az 1×8 -bem. (SN 7430 N) típusnál.

\S A táblázat utolsó négy sorában levő ellenálláshibák csak 0-óránál képzelhetők el, mivel az egyszer kialakított diffundált ellenállások szélsőséges értékváltozást 500 °C alatt nem mutathatnak.

\odot A kapuk számától függően. Az egykapus SN 7430 N-nél $I_{cc(1)} = 0$, ill. $I_{cc(0)} = 0$.

DIL műanyag házban a morzsa és a külvilág közti hőellenállás mediánja és standard szórása:

$$R_T \pm \delta R_T = 0,088 \pm 0,015 \text{ } ^\circ\text{C/mW}, \quad (75 \text{ } ^\circ\text{C-on})$$

és

$$R_T \pm \delta R_T = 0,096 \pm 0,018 \text{ } ^\circ\text{C/mW} \quad (25 \text{ } ^\circ\text{C-on}).$$

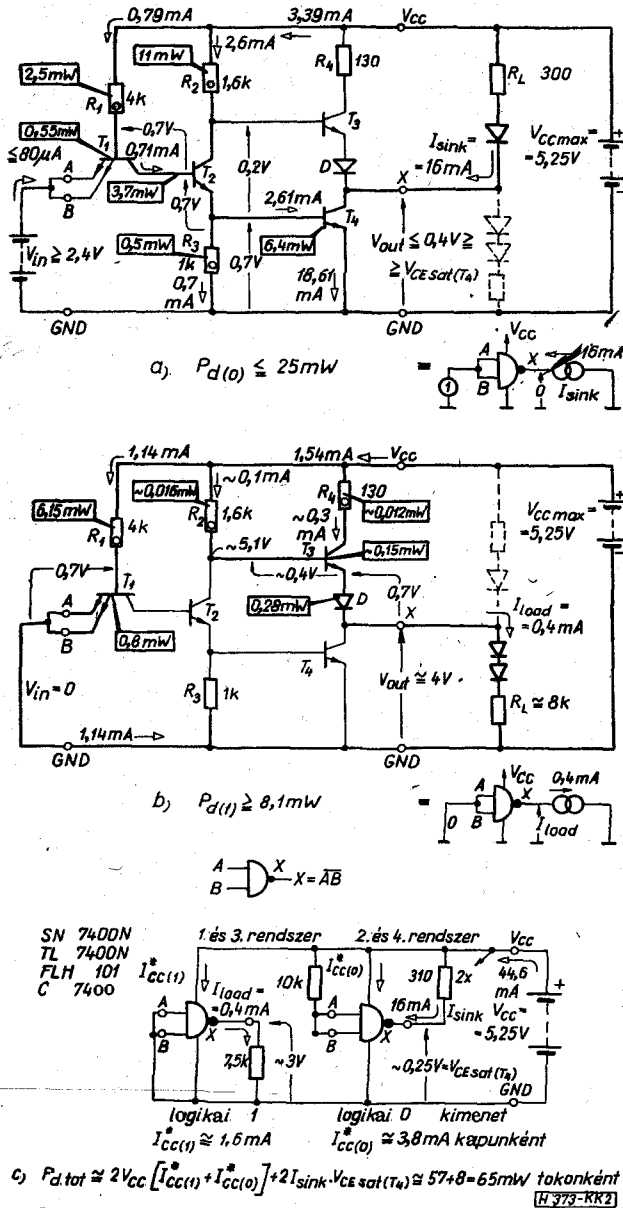
Az egyszerűség kedvéért $0,10 \pm 0,02 \text{ } ^\circ\text{C/mW}$ értéket veszünk fel számításainkhoz. A hőmérséklet-emelkedés, amely az elektromos disszipáció következménye, tehát átlagosan 33%-kal kevesebb, mint azt az [1] és [18] munkáinkban számoltuk. A logikai 1 és 0 üzemi statikus módszernél [1, 18] a 2a és 2b ábrák szerint igen kicsi a névleges disszipáció. Mivel a TL 7400 áramkörnél 4 db NAND kapu van egy tokban, abból szimmetrikusan 2 kapu a logikai

1 állapotban van, egyenként 8,1 mW névleges disszipációval, míg a másik 2 kapu logikai 0 állapotban, kapunként 25 mW névleges disszipációval. A 2c ábra egyszerű megoldása szerint a logikai 0 kimeneten a -16 mA befolyó terhelőáramot, valamint a logikai 1 állapotú kimeneteken kifolyó $0,4 \text{ mA}$ áramot ellenállás-elemek biztosítják (megfelelően a 10-szeres „worst-case” szétágazódásnak). Az átlagos (névleges) össz-disszipáció így tokonként kb. 66 mW, amely a fenti hőellenállás mediánnal és szórásával $(P_{d \text{ tot}} \pm \delta P_{d \text{ tot}}) \cdot (R_T \pm \delta R_T) = 6,6 \pm 1,5 \text{ } ^\circ\text{C}$ morzsa-hőmérséklet-emelkedést hoz létre, és ez jóformán hatástalan, hisz a hibásodási rátát alig kétszerezi. A sokkal nagyobb disszipáció miatt nagyobb morzsa-hőmérséklet-emelkedés jön létre az erős gyorsítású aktív tartományú statikus módszernél [1]. Az ezen módszerrel nyert lambda faktorok a módszer túlzott szigorúsága és a hibafolyamatok létrejöttének erős forszírozása miatt a vizsgált IC-ket jellemző megbízhatósági mutatókként nem alkalmazhatók, és szerepük itt csak az aktiválási energia minél szabatosabb kísérleti meghatározására szorított (lásd az 1. fejezet lábjegyzetét). Tekintettel mégis e módszer alkalmazásának ebben a dolgozatban való részletes ismertetésére és arra, hogy e módszer a többi regularis statikus és dinamikus módszerhez képest 3...6-szoros morzsa-hőmérséklet-emelkedést hoz létre, és így ennek szórása épp itt a legnagyobb, hibahatárait részletesebben elemezzük: mind a várható szórását, mind a worst-case szórását megadjuk.

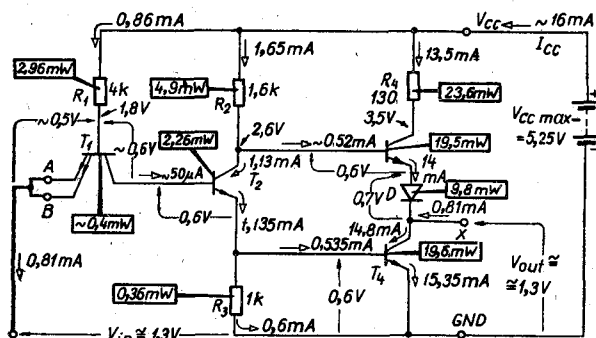
Feltételezve, hogy a disszipáció és a hőellenállás normális eloszlású, a disszipáció okozta hőmérséklet-emelkedés is normális eloszlást mutat, amelynek standard szórásával definiáljuk a hőmérséklet hibahatárait (értve ezen azt a morzsa-hőmérséklet-tartományt, amelyen a vizsgált IC-k 68%-a belül marad). A worst-case hőmérsékleti hibahatárokat viszont a következő módon definiáljuk: a statikus paraméterek adatlapi hibahatárai meghatározzák a TTL NAND kapu egyes diffundált elemeinek (ellenállásoknak és tranzisztoroknak) szélsőséges értékhatárait. Ezek viszont elég egyértelműen meghatározzák a disszipáció worst-case határait. Utóbbiakat a hőellenállás worst-case szórásatairaival kombinálva (a felső határ itt is a katalógusi maximumadat) nyerjük a hőmérséklet-emelkedés worst-case határait. Mit is jelent ez? Azokat a szélsőséges hőmérséklet-határokat, amelyeket a katalógusi adatoknak éppen megfelelő IC az adott vizsgálati módszerrel még felvehet, de ez igen kis valószínűségű, lényegesen kisebb, mint 10^{-3} .

Vegyük először az IC diffundált ellenállásainak szerepét. A névértékek a 2a, 2b, ill. 3a ábrán szerepelnek a TTL NAND kapu esetén. A szórásatarokra vonatkozólag tudnunk kell, hogy az $I_{in(0)}$ bemenőáram értéke elég egyértelműen meghatározza R_1 -et, hasonlóan I_{os} rövidzárási kimenőáram R_4 -et, ahogy azt a 4. ábrán a vonatkozó összefüggésekkel együtt láthatjuk.

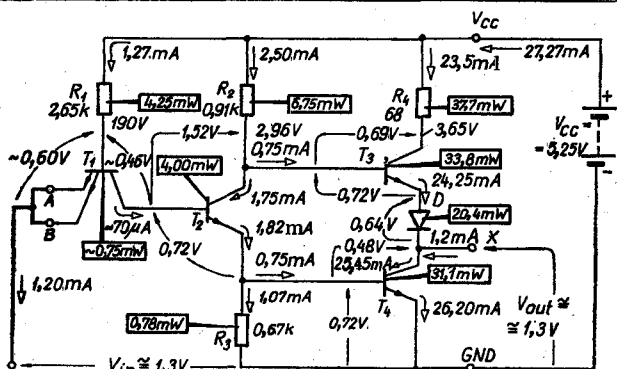
Az R_2 ellenállás meghatározása az $I_{CC(0)}$ tápáramfelvételtől már nem ilyen egyértelmű. Egyrészt, ha egy közös tokban több NAND kapurendszer van — mint esetünkben is $n=4$ vagy 2 — úgy a



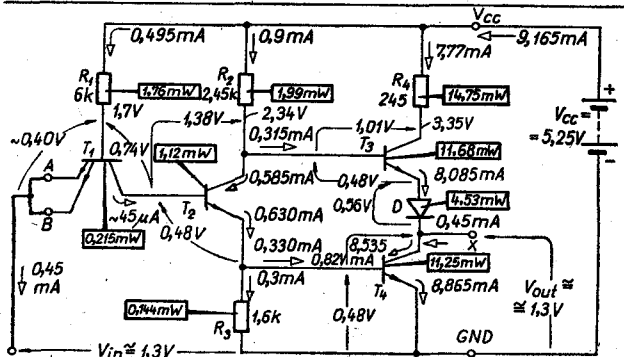
2. ábra. TTL NAND kapu és elektromos viszonyai a) logikai 0 kimenetnél és b) logikai 1 kimenetnél, tízszeres worst-case terheléssel. A vastagon kihúzott utakon folyik az áram. Egy egyszerű logikai 1 és 0 terhelőkapcsolást a TL 7400 N, 4×2 -bemenetű kapura a c) ábra mutat



a) névértéki viszonyok, $P_d = 84 \text{ mW}$



b) worst case, maximum disszipáció, $P_d = 143 \text{ mW}$



c) worst case, minimum disszipáció, $P_d = 48 \text{ mW}$

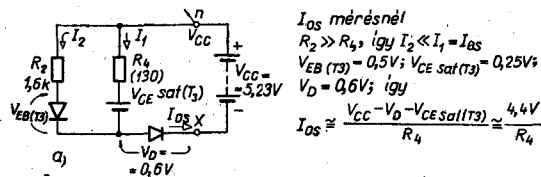
[H373-KK3]

3. ábra. TTL NAND kapu elektromos viszonyai az erős gyorsítású statikus terhelés aktív tartományú állapotában: a) névértéknek megfelelő elemeknél, b) és c) worst-case maximum és minimum eseteknek megfelelő elemeknél

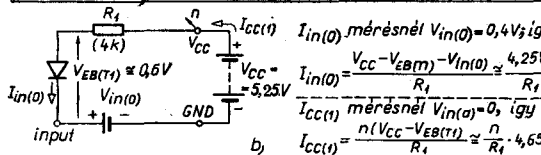
tokon belüli rendszerek R_2 ellenállásainak átlagát kapjuk. Másrészt az $I_{CC(0)}$ áram egy rendszeren belül is kétféle ágazódik és T_1 kollektora, ill. T_2 bázisa közvetlen összeköttetés által két hurok képződik, így az áramok szabatos kiszámítása a tranzisztor Ebers—Moll-egyenleteivel, ill. a Linvill-modell segítségével nagyon komplikáltan, géppel történhet csak. Tekintve az amúgy is korlátozott pontosságot — és célunkat egy jó közelítés is kielégíti — a következő fogást alkalmazzuk a 4c helyettesítő ábránál, R_1 , R_3 , $V_{CB(T1)}$, $V_{EB(T2)}$ és $V_{EB(T4)}$ mennyiségeket konstansnak tekintve: a 2a ábrából láthatóan az R_1 -en átfolyó átlagos áram $0,79 \text{ mA}$, $I_{B(T2)} = 0,71 \text{ mA}$ és végül az R_3 -on átfolyó $0,7 \text{ mA}$ átlagos áramok közel azonosak.

Ez különösen akkor igaz, ha $I_{In(1)}$ szivárgási áram kisebb a worst-case katalógusi $40 \mu\text{A}$ határnál, bemenetenként kb. $10 \mu\text{A}$ átlagos érték, amely $0,7 \text{ mA}$ mellett elhanyagolható. Ezért az R_2 -n átfolyó átlagosan $2,6 \text{ mA}$ -hez képest $R_1 \dots R_3$ áramai (pl. $I_{B(T2)} = 0,71 \text{ mA}$) kicsinyek és így azok változása alig befolyásolja a teljes $I_{CC(0)}$ áramkapunkénti áramfelvételt. A 4c ábrán levő két párhuzamos áramutat így szétválasztjuk egyrészt a konstansnak tekintett $I_2 = 0,77 \text{ mA}$ értékű bal oldali söntágra, másrészt az R_2 -n átfolyó I_1 főágra, amelyben $V_{CEsat(T2)}$ telítési feszültséget fix $0,2 \text{ V}$ átlagértéknek véve, $I_{CC(0)}$ mért adatából R_2/n kiszámítható. R_3 értéke a legkevésbé kritikus az egész kapcsolásban (legalábbis a logikai szinteknél, szerepe csak az átváltási folyamat alatt jelentős), hisz logikai 0 kimenetnél kapcsaira $V_{EB(T4)} = 0,7 \text{ V}$ kényszerül, így változásával nem érdemes foglalkoznunk.

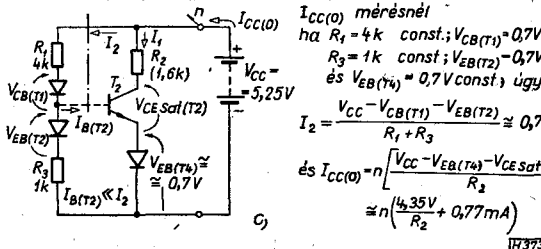
A fenti alapon az $I_{In(0)}$, I_{os} és $I_{CC(0)}$ paraméterek 0-órás eloszlási függvényeiből (amelyeket amúgy is értékelnünk kell) „melléktermékként” meghatározhatók R_1 , R_4 és R_2 standard szórás határai a morzsa várható hőmérséklet-szórásának meghatározásához, míg a fenti áramparaméterek katalógusi határértékei alapján ezen ellenállások worst-case értékhatárai adódnak a még működőképesnek tekinthető IC-nél. Probléma a worst-case ellenállászórásoknál csak ott lép fel, ahol a hozzátartozó áram-határadatnak csak a maximuma specifikált, mint $I_{In(0)}$ és $I_{CC(0)}$ esetében. Itt R_1 és R_2 felső worst-case határának megállapításakor önkényesen ugyanazt a relatív százalékos arányt vesszük, mint az áramhatáradatok maximumából eredő worst-case minimum ellenállásértékek aránya a névértékhez képest. A 4. ábrán található kifejezések alapján eredményeinket a 2. táblázatban foglaljuk össze. Zárójelben szerepelnek azok az „arányos” worst-case maximum-



I_{os} mérésnél
 $R_2 \gg R_4$, így $I_2 \ll I_1 = I_{B3}$
 $V_{EB(T1)} = 0,5 \text{ V}$; $V_{CEsat(T3)} = 0,25 \text{ V}$;
 $V_D = 0,6 \text{ V}$; így
 $I_{os} \approx \frac{V_{CC} - V_D - V_{CEsat(T3)}}{R_4} \approx \frac{4,4 \text{ V}}{R_4}$



$I_{In(0)}$ mérésnél $V_{in(0)} = 0,4 \text{ V}$; így
 $I_{In(0)} = \frac{V_{CC} - V_{EB(T1)} - V_{in(0)}}{R_1} \approx \frac{4,25 \text{ V}}{R_1}$
 $I_{CC(1)}$ mérésnél $V_{in(0)} = 0$, így
 $I_{CC(1)} = \frac{n(V_{CC} - V_{EB(T1)})}{R_1} \approx \frac{n}{R_1} \cdot 4,65 \text{ V}$



$I_{CC(0)}$ mérésnél
 ha $R_1 = 4 \text{ k}$ konst.; $V_{CB(T1)} = 0,7 \text{ V}$ konst.;
 $R_3 = 1 \text{ k}$ konst.; $V_{EB(T2)} = 0,7 \text{ V}$ konst.;
 és $V_{EB(T4)} = 0,7 \text{ V}$ konst.; úgy
 $I_2 = \frac{V_{CC} - V_{CB(T1)} - V_{EB(T2)}}{R_1 + R_3} \approx 0,77 \text{ mA}$
 és $I_{CC(0)} = n \left[\frac{V_{CC} - V_{EB(T4)} - V_{CEsat(T3)}}{R_2} - I_2 \right] \approx n \left(\frac{4,35 \text{ V}}{R_2} + 0,77 \text{ mA} \right)$

[H373-KK3]

4. ábra. TTL NAND kapu helyettesítő képei az áramparaméterek, ill. a diffundált ellenállások értékeinek meghatározásához: a) I_{os} és R_4 összefüggése; b) $I_{In(0)}$, $I_{CC(1)}$ és R_1 összefüggései; c) $I_{CC(0)}$ és R_2 összefüggése; n a közös tokba zárt kapuk száma

2. táblázat

A TTL NAND kapu diffundált ellenállásainak standard és worst-case szórásadatai

Áram paraméter			$I_{in(0)}$	$I_{cc(0)/n}$	I_{os}
	minimum	maximum	—	—	18 mA
adatlap határai			-1,6 mA	5,5 mA	55 mA
Diffundált ellenállás névértéke, R			R_1 4k	R_2 1,6k	R_4 130
alsó standard szórás határa $R - \delta R$			3,8 k	1,48 k	124
felső standard szórás határa $R + \delta R$			4,2 k	1,73 k	137
$\delta R/R$ (névérték), relatív standard szórás			$\pm 5\%$	($\sim \pm$ $\pm 15,5\%$)	$\pm 5\%$
worst-case minimum érték			2,6k	0,91k	68
worst-case minimum/névérték			0,667	0,566	0,620
worst-case maximum érték			[6,0k]	[2,82k]	245
worst-case max./névérték			[1/0,667]	[1/0,566]	1,88

határok, amelyekhez nem tartozik katalógusi minimum-áramhatár.

Az ellenállás-elemeken kívül a tranzisztor-elemeken eső feszültségek standard és worst-case szórásadatait is meg kell határozni célunk eléréséhez. Mint a 2. és 3. ábrákból látható, ebben döntő szerepet visznek a tranzisztor-elemek bázis-emitter diódáinak nyitófeszültségei. Közvetlen adatunk, amely a statikus paraméterek értékhatáraiból vagy eloszlásfüggvényeik szórásából számítható lenne, sajnos nincs, hacsak nem a $V_{out(0)}$ eloszlása, amely a T_4 kimeneti tranzisztor telítési feszültségének szórását adja, ez azonban sok egyéb tényezőtől is függ. Itt némi önkénytelennel kell tehát a hibahatárokat becsülnünk, támpontként olyan diszkrét planártranzisztorok sokaságánál mérve V_{BE} eloszlását adott emitteráramnál (5 és 25 mA közt), amelyek konstrukciójukban nagymértékben megfelelnek a TTL NAND-kapuk kimeneti totem-oszlopában alkalmazott szerkezetnek, tehát laterális kollektor-kivezetésük van. Erre mind a szeleteken levő „pilóta”-tranzisztorok, mind maguk a totem-oszlopi tranzisztorok alkalmasak, igen óvatos tűs méréssel. 123 pilótán, 15 mA

emitteráramnál, 1,5 V kollektor-emitter feszültség mellett adódó eredmények (a $V_{BE} = 0,606$ V mediánérték mellett az eloszlás jellegzetes pontjai) a 3. táblázaton található ($T_a = 25^\circ\text{C}$).

Amint látható, V_{BE} gyakorlatilag normális eloszlású, így a 15,9%-os és 84,1%-os értékek különbsége a kétszeres standard szórás adja. A relatív standard szórás így kb. $\pm 6,65\%$, ami igen közel van a diffundált ellenállások értékeinek $\pm 5\%$ -os relatív standard szórásához. Minden bonyolult pontos hibaszámítási módszert mellőzve nem követünk el lényeges hibát, ha a NAND kapu disszipációs teljesítményének relatív standard szórását $\delta P_d/P_d \cong \pm 6\%$ -ban becsüljük meg (ez a közepelés azért is jogos, mert egyetlen NAND rendszerben 4 ellenállás és 5 tranzisztor van).

A worst-case szórás viszont valóban önkényesen definiáltuk — egyéb támpont híján — úgy, mint az eloszlás 99%-os populációjától föl- és lefelé szóró V_{BE} -jú hányadot: tehát a 0,5 és 99,5%-os populációkhoz tartozó V_{BE} értékeket. Az 1%-os előfordulási valószínűség már elég szélsőségesen ritkának tűnik ehhez az önkényes választáshoz, és így a relatív worst-case szórás a $\pm 20\%$ -os közelítő értéként becsüljük. Ezen V_{BE} értékeket, akárcsak a 2. táblázat worst-case ellenállásértékeit tüntettük fel a 3b és 3c ábrákon, ahol a NAND kapu worst-case maximum és minimum disszipációihoz tartozó elektromos viszonyokat tüntettük fel. A Linvill-modellt, ill. az Ebers—Moll-egyenleteket alkalmazó pontos analízis helyett — márcsak a sok gépórát igénylő, nagyon költséges gépi számolás elkerülésére is — közelítő módszerrel, diszkrét ellenállás- és tranzisztor-elemeket felhasználó modellek mérésével és számolásával oldottuk meg, akárcsak a névértéki esetet reprezentáló 3a ábrán a céljainknak nagyon is megfelelő pontosságú analízist, ahol a két worst-case esetenél a minimális ellenállásértékeket a maximális V_{BE} nyitófeszültségértékkel kombináltuk és viszont. A TTL NAND kapuk említett erős gyorsítású statikus terhelési üzemmódjában szélsőségesen fellépő worst-case disszipációs teljesítményhatárok így kaparendszerként:

$$P_d (\text{worst-case}) = 84 \pm 5\% \text{ mW.} \quad (1)$$

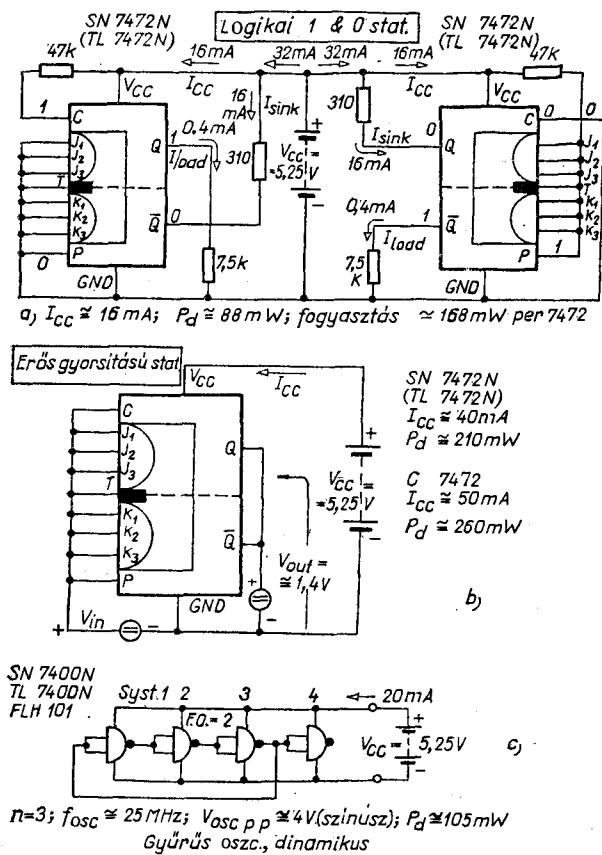
Ahhoz, hogy a worst-case hőmérséklet-határokat nyerjük, az (1) kifejezést kombinálni kell a hőellen-

3. táblázat

V_{BE} nyitófeszültség értéke TTL planártranzisztor-struktúráknál a halmazott eloszlásfüggvény adott populációjánál

I_E halmazott	0,5%	15,9%	50% (medián)	84,1%	99,5%
5 mA	0,442 V	0,518 V	0,555 V	0,590 V	0,660 V
15 mA	0,482 V	0,565 V	0,606 V	0,646 V	0,721 V
25 mA	0,534 V	0,625 V	0,671 V	0,715 V	0,795 V
%-os eltérés a mediántól ($I_E = 15$ mA-nál)	-20,4%	-6,70%	—	+6,60%	+19,0%

standard szórás
„worst-case” szórás



6. ábra. Vizsgálókapcsolások a TL 7472 N, kapuzott J—K master-slave flip-flop statikus elektromos terheléséhez a) és b), ill. a 4×2-bemenetű NAND kapu gyűrűs oszcillátoros dinamikus terheléséhez c)

állás worst-case határaival, éspedig oly módon, hogy a maximális 143 mW-os disszipációhoz a maximális katalógusi 0,15 °C/mW hőellenállást rendeljük és viszont. Az egyetlen probléma a minimális worst-case hőellenállás, ilyen adatot a katalógus nem tartalmaz. Jogosan feltételezve lognormáloszlást a 0,1 °C/mW mediánértékű hőellenállásnál, amelynek worst-case maximumát az adatlapi 0,15 °C/mW határértékben állapítottuk meg, az ugyanilyen előfordulási valószínűségű minimális érték 0,1 °C/mW-ra mint mértani középre szimmetrikusan, $R_{T(w.c.)min} = 0,067 \text{ °C/mW}$ -nak vehető (w.c. indexszel a worst-case esetet jelöljük a továbbiakban). Ezekkel az adatokkal a medián T_s morzsa-hőmérséklet-emelkedés és worst-case határai:

$$\Delta T_s \pm \delta[\Delta T_{S(w.c.)}] = [P_d \pm \delta P_{d(w.c.)}] [R_T \pm \delta R_{T(w.c.)}] = (84 \pm_{-36}^{59} \text{ mW}) (0,1 \pm_{0,033}^{0,050} \text{ °C/mW}) = 8,4 \pm_{5,2}^{13,0} \text{ °C} \quad (2)$$

lesz kapurendszerenként. A négyszeres NAND-kaputípusnál (TL 7400 N, SN 7400 N) tehát a fenti érték négyszerese veendő:

$$\Delta T_s \pm \delta[\Delta T_{S(w.c.)}] = 33,6 \pm_{20,8}^{52,0} \text{ °C}, \quad (3)$$

hiszen a morzsa felülete és a külvilág közti R_T hőellenállás a műanyag DIL tokozású, 14-lábú sorozat teljes egészére változatlanul érvényes, míg a disszipációs hőfejlődés arányos a kapuk számával a közös morzsán és közös tokban.

A (3) kifejezésből tehát igen szélsőséges morzsa-hőmérsékletek adódnak: 85,8 °C maximum és 12,8 °C minimum. Igaz ugyan, hogy az ilyen szélsőséges hőmérséklet-különbségek előfordulási valószínűsége rendkívül kicsiny, biztosan 10^{-3} alatt van. Mindenesetre felmerül az a gondolat, hogy az ilyen, jelentős disszipációval járó elektromos terhelésű vizsgálatoknál a tönkremenetelben nemcsak a hőmérsékletnek, a feszültségnek és mindkettő helyi gradienseinek, hanem a hőellenállásnak is szerepe van. Ha a morzsa és az azt hordozó fémkeret, ill. a műanyagháza közti termikus kontaktus rossz pl. zárvány, egyetlen felfekvés stb. miatt, akkor az ilyen példányok a magasabb hőmérséklet következtében gyorsabban hibásodnak.

Többet mond számunkra a morzsa-hőmérséklet-eloszlás *standard* szórása. Ehhez mind a disszipáció, mind a hőellenállás *standard* szórásának ismerete szükséges. A diffundált ellenállások értékének és a tranzisztorok nyitófeszültségének mérései alapján a disszipáció relatív *standard* szórását az előzőekben a $\delta P_d/P_d = \pm 6\%$ értékben rögzítettük, míg a fejezet elején a hőellenállás mediánját és *standard* szórását az $R_T \pm \delta R_T = 0,1 \pm 0,02 \text{ °C/mW}$ -ban határoztuk meg a Texas mérései [12] alapján. A disszipációra vonatkozó relatív szórásból számolva, NAND-kapunként

$$P_d \pm \delta P_d = 84 \pm 0,06 \cdot 84 = 84 \pm 5 \text{ mW} \quad (4)$$

adódik. A hibaszámítás szabályai szerint, ha egy mennyiség két normáloszlású mennyiség szorzataként adódik, úgy annak eredő relatív *standard* szórása közelítőleg a tényezők relatív *standard* szórásának négyzetes átlagértéke lesz. Mivel a hőellenállás relatív *standard* szórása $\pm 20\%$, a disszipációé $\pm 6\%$, ezért:

$$\frac{\delta(\Delta T_s)}{\Delta T_s} = \left[\left(\frac{\delta P_d}{P_d} \right)^2 + \left(\frac{\delta R_T}{R_T} \right)^2 \right]^{1/2} = \sqrt{(6\%)^2 + (20\%)^2} \approx \pm 20,9\% \quad (5)$$

adódik a morzsa-hőmérséklet-emelkedés relatív *standard* szórásaként. Ezzel ugyancsak egy NAND-kapurendszerénél

$$\Delta T_s \pm \delta(\Delta T_s) = 8,4 \pm 1,75 \text{ °C} \quad (6)$$

lesz a morzsa-hőmérséklet-emelkedés mediánja és *standard* szórása. Ugyanez a TL 7400 N (SN 7400 N) kapunégyesre a (6) kifejezés négyszerese lesz, tehát a

$$\Delta T_s \pm \delta(\Delta T_s) = 33,6 \pm 7 \text{ °C} \quad (7)$$

végeredményt kapjuk.

Az egyéb típusoknál és vizsgálatoknál a (6), ill. (7) kifejezések analógiájára, ugyanezzel az eljárással adjuk meg a hibastatisztikákban a morzsa-hőmérséklet-emelkedés hibahatárait (*standard* szórását). Mivel az egyéb statikus és dinamikus vizsgálatok során a hőmérséklet-emelkedés sokkal kisebb, mint az említett erős gyorsítású statikus módszerénél, a worst-case szóráshatároknak is alárendeltebb szerepük van. Ez az oka, hogy azokat csak a TTL NAND-kapuk $V_{in} = V_{out}$ aktív tartományú statikus módszerével kapcsolatban tárgyaltuk itt.

Az 5a és b ábrákon a kapuzott J-K master-slave flipflop logikai 1 és 0, ill. „erős gyorsítási” sztatikus vizsgálókapcsolásait, az 5c ábra a négyszeres NAND kapu gyűrés dinamikusan vizsgálókapcsolását mutatja, névértéki működési adatokkal.

4. A kiértékelés mérőszámainak definíciói

A táblázatos hibastatisztikákban és diagramokban szereplő mennyiségek egységes definíciói:

- t a vizsgálati időpont [óra],
- t_{tot} a vizsgálat jelenlegi össz-időtartama (óra),
- N_0 a 0-órás kezdeti darabszám,
- N_s az adott t időpontban még túlélő példányok száma,
- r az adott t időpont és az azt megelőző t_{-1} mérési időpont közötti Δt idő-intervallumban hibássá vált darabok száma,
- Σr az adott t_{tot} időpontig hibássá vált összes példány darabszáma = a halmozott hiba, a 0-órás hibák kirekesztésével:

$$\Sigma r = N_0 - r_{(0-óra)} - N_s, \quad (8)$$

- λ a pillanatnyi hibásodási ráta [1/óra], definíciója:

$$\lambda = r / N_{S(t_{-1})} \cdot \Delta t, \quad (9)$$

ahol

- Δt az adott t időpont és az azt megelőző mérés t_{-1} időpontja közötti idő-intervallum, míg a t időpontot megelőző t_{-1} időpontban levő túlélő példányok száma; végülis λ a $t - (\Delta t/2)$ középidőre vonatkozik a két mérés között.

A halmozott hibásodási ráta, definíciója $\Sigma r \ll N_0$ esetén:

$$\lambda = \Sigma r / (N_0 t_{tot}), \quad (10)$$

- λ_{max} ill. λ_{max} a felső konfidenciahatár,
- λ_{min} ill. λ_{min} az alsó konfidenciahatár (ha más-kepp nincs feltüntetve, úgy a khi-négyzet-eloszlás alapján számított 90%-os, kétoldali konfidenciaszintnél);
- $\lambda_{max(60\%C.L.)}$ a 60% konfidenciaszintű egyoldalas felső konfidenciahatár.

A degradációs folyamatok aktiválási energiájának meghatározása, továbbá a $\log \lambda(1/T)$ gyorsítási diagramok szerkesztése alapjául az Arrhenius-összefüggést alkalmazzuk mint a legegyszerűbb és egyben a romlási folyamatok dinamikáját jól leíró modellet, amely kapcsolatot teremt a hibásodási ráta és a morzsahőmérséklet közt [1, 2, 4, 7, 8, 9, 10, 11, 18]:

$$\lambda(T_s) = C_0 \exp(-qV_a/kT_s), \quad (11)$$

ahol

- C_0 a megbízhatóság szintjére jellemző állandó [1/óra],
- $q = 1,6 \cdot 10^{-19}$ As, az elektron töltése,
- V_a az aktiválási energia [eV],
- $k = 1,38 \cdot 10^{-23}$ Ws/°K, a Boltzmann-állandó,
- T_s a félvezetőmorzsa hőmérséklete [°K], amely tárolásos vizsgálatnál a T_a környezeti hőmérséklettel egyenlő.

A $(\log \lambda)$ függő változót az $1/T_{abs}$ függvényében ábrázolva, a több hőmérsékleti pontban adódó λ értékek egyetlen, $-V_a$ meredekségű egyenesnek kell, hogy essenek, ha az adott hőmérséklet-tartományban a degradációs mechanizmus egységes, és így az aktiválási energia állandó. Vizsgálataink egyik fő kérdése éppen az, hogy vajon egységes-e az uralkodó romlási mechanizmus a szobahőmérséklet és mondjuk 200 °C között és ha igen, úgy mennyi az arra jellemző aktiválási energia, hisz utóbbi adja meg a kulcsot a magas hőmérsékleten végzett gyorsított vizsgálat és a normál üzemi hőmérsékletek (30... 70 °C) közötti λ -faktor átszámítására, tehát a normál üzemi körülmények esetében várható λ -faktor becslését ennek segítségével ejthetjük meg.

A V_a aktiválási energia meghatározása a (11) összefüggés alapján két, T_{S1} (magasabb) és T_{S2} (alacsonyabb) hőmérsékletű vizsgálat-pár esetén, amelyek λ_1 és λ_2 hibásodási rátát eredményeznek:

$$V_a = \frac{k}{q} \cdot \frac{\ln(\lambda_1/\lambda_2)}{(1/T_{S2}) - (1/T_{S1})} \text{ [eV]}, \quad (12)$$

ahol λ_1/λ_2 az ún. gyorsítási tényező, a hőmérsékleteket °K-ban kell behelyettesíteni.

I R O D A L O M

- [1] Kemény Á.: Monolit integrált áramkörök megbízhatósági vizsgálatai. Automatizálás, VI. évf. 8. sz. 28–44. old. (1973. aug.)
- [2] J. D. Adams—W. Workman: Semiconductor network assessment. Proc. IEEE, 52, pp. 1624–1635 (1964)
- [3] C. H. Zierdt, Jr.: Procurement specification techniques for high reliability transistors and IC-s. 1967 Annual Symp. on Reliability, Washington D. C.
- [4] W. Workman: Failure modes of integrated circuits and their relationship to reliability. Microelectron. & Reliab. 7. pp. 257–264 (1968)
- [5] J. D. Adams—W. H. Gianelle: A reliability report on low-power TTL integrated circuits. Microelectron. & Reliab. 11. pp. 171–175 (1972)
- [6] A Texas Instruments Reliability Summary: Plastic Integrated Circuits. Bulletin No. Ca-118, Texas Instr. Inc. Report Ref. No. 9-4 (1969) és The TTL Data Book for Design Engineers. Suppl. No. CC-401, Texas Instr. (Deutschland) GMBH, Ed. No. CC-441 (47 315), May 1973
- [7] A. P. Kemény: Experiments concerning the life testing of semiconductor devices, I: Operating and storage life testing of transistors... Microelectron. & Reliab. 10, pp. 169–194 (1971)
- [8] A. P. Kemény: Experimental investigation of the life of semiconductor devices, I. Accelerated life tests of transistors... Acta Techn. Acad. Sci. Hung. 74, pp. 85–142 (1972)
- [9] Kemény Á.: Tranzisztorok gyorsított megbízhatóság-vizsgálata. Híradástechnika, XXI. évf. 7. sz. 199–205 old. (1970)
- [10] Kemény Á.: Félvezető eszközök megbízhatósága. Mérnök Továbbképző Int. 4649. sz. jegyzet, Budapest (1968.)
- [11] Katona J.: Elektronikai alkatrészek megbízhatóság-vizsgálata. Automatizálás, VI. évf. 8. sz. 2–9 old. (1973. aug.)
- [12] TTL Integrated Circuits; Standard, Low-Power, Schottky, Condensed Catalog. Texas Instr. (Deutschland) GMBH, Brochure No. TID 37 115 (TM 502), Apr. 1971.
- [13] Kemény Á.: FLH 101 típusú TTL integrált áramkörök megbízhatóság-vizsgálata. HIKI 1973. dec. havi kutatási jelentése

- [14] *Kalmár G.*: Monolit integrált áramkörök néhány jellemző meghibásodási módja... *Híradástechnika*, XXIV. évf. 11. sz. 345—347 old. (1973)
- [15] *J. R. Black*: Electromigration failure modes in aluminum metallization for semiconductor devices. *Proc. IEEE*, 57, pp. 1587—1594 (1969)
- [16] *B. Selikson*: Void formation failure mechanisms in integrated circuits. *Proc. IEEE*, 57, pp. 1594—1598 (1969)
- [17] *L. E. Terrg—R. W. Wilson*: Metallization systems for silicon integrated circuits. *Proc. IEEE*, 57, pp. 1580—1586 (1969)
- [18] *A. P. Kemény*: Life tests of SSI integrated circuits. *Microelectron. & Reliab.*, 13, pp. 119—142 (1974)
- [19] *R. A. Sigsbee*: Electromigration and metallization lifetimes. *J. Appl. Phys.*, 44, No. 6. (1973)
- [20] *A. P. Kemény*: Peak temperature during turnover and the volumetric degradation of switching transistors and IC-s. *Microelectron. & Reliab.* 13, pp. 103—118 (1974) és
- [20 a] *Kalmár G.—Balogh B.-né*: A TL 74 sorozatú áramkörök átváltási tranziensei. *Híradástechnika*, 25, pp. 145—148 (1974)
- [21] *Kalmár G.—Balogh B.-né*: Megbízhatósági vizsgálati rendszer DIL tokozású TTL integrált áramköröknél. *Megbízhatóság az elektronikában III. Szimp.*, Budapest, 1973. nov. 13—16, I. kötet pp. 153—169
- [22] *E. Philofsky*: Intermetallic formation in gold-aluminum systems. *Solid-State Electron.* 13, pp. 1391—1399 (1970)
- [23] *M. Kashibawara—S. Haitori*: Formation of Al-Au intermetallic compounds and resistance increase for ultrasonic Al wire bonding. *Rev. of Electr. Comm. Lab. (Japan)*, 17, pp. 1001—1013 (1969)
- [24] *R. J. Anstead—S. R. Floyd*: Thermal effects on the integrity of aluminum-to-silicon contacts in silicon integrated circuits; *IEEE Trans. on Electron Dev.*, ED—16, pp. 381—386 (1969)
- [25] *J. Mc Carthy*: Failure of aluminium contacts to silicon in shallow-diffused transistors. *Microelectron. & Reliab.* 9, pp. 187—188 (1970)
- [26] *M. J. Attardo—R. Rosenberg*: Electromigration damage in aluminum film conductors. *J. Appl. Phys.* 41, pp. 2381—2386 (1970)
- [27] *F. M. d'Heurle*: Electromigration and failure in electronics: an introduction. *Proc. IEEE* 59, pp. 1409—1418 (1971)
- [28] *Kalmár G.*: A hibaanalízis beépítése a megbízható integrált áramkörök fejlesztési folyamatába. *Híradástechnika*, 25, 8. sz. (1974)