

Logikai áramkörök zavarérzékenysége

ETO 621.391.823:681.325.65

Az első monolitikus integrált áramkörök 1961-ben jelentek meg. Azóta számos komplex, nagysebességű elemekből álló logikai áramköröcsaládot fejlesztettek ki. Ezek az áramkörök nagyteljesítményű elektronikus adatfeldolgozó rendszerek kialakítását tették és teszik lehetővé. Az elektronikus adatfeldolgozás a gazdasági és műszaki élet minden területén megjelent. Szembetűnő struktúráváltozás észlelhető a gépi folyamatszabályozás és a numerikus szerszámgepvezérlés területén. Az adatfeldolgozó berendezések közvetlen kapcsolatba kerülnek a nagyteljesítményű ipari berendezésekkel.

A tisztán adatfeldolgozó berendezésekben a legfontosabb feladat a nagymennyiségű információ gyors feldolgozása, amelyhez nagysebességű, komplex áramkörökre van szükség. Ipari berendezések esetén a sebesség általában másodrangú kérdés, a tökéletes működés szempontjából elsőrangú problémává a zavarérzékenység lép elő.

A kizárólag információfeldolgozást végző berendezésekben általában csak az áramkörök tulajdonságaitól és a rendszer kialakításától függő, saját, belső zavarokkal kell számolni. Az ilyen jellegű zavarproblémák megfelelő nyomtatási, kábelezési elrendezéssel, szűréssel, árnyékolással és illesztéssel megoldhatók. A tárolt programmal működő rendszerekben nagyobb körületekintésre van szükség, mint a huzalozott logikájú rendszerekben, mert az előbbieken a belső állapotok és az azok közötti átmenetek száma lényegesen nagyobb és a zavarmentes működést az összes elképzelhető esetre nehéz előre ellenőrizni.

Külső zavarok elsősorban az ipari környezetben működő rendszerekben veszélyeztetik a hibátlan funkcionális működést. Szerszámgépek vezérlése, folyamatszabályozás, számítógépek perifériáinak működtetése esetén, távbeszélő központok kapcsoló szerelvényeivel való együttműködéskor az információt feldolgozó elektronika közelében levő motorok, mágnesek, jelfogók elektromos és mágneses úton zavarokat okozhatnak. Ilyen környezetben nagy zavartűrésű logikai áramköröket célszerű alkalmazni. Ilyen áramköröket korábban csak diszkrét vagy hibrid technikával készítették, az utóbbi években viszont integrált áramkörös kivitelben is megjelentek (pl. SGS H 100 sorozat [5], [6], Siemens FZ100 sorozat [8], Texas SN15000 sorozat [10]).

Az elterjedten használt TTL áramkörök zavarérzékenységének elméleti és tapasztalati úton megállapított előírások és ajánlások betartásával növelhető. Ilyen módon a belső zavarok kiküszöbölhetők és bizonyos mértékben a külső zavarok ellen is lehet védekezni. Erősen zajos környezetben a már említett nagy zavartűrésű áramköröket kell alkalmazni, melyek zavarérzékenysége külső elemek alkalmazásával tovább növelhető.

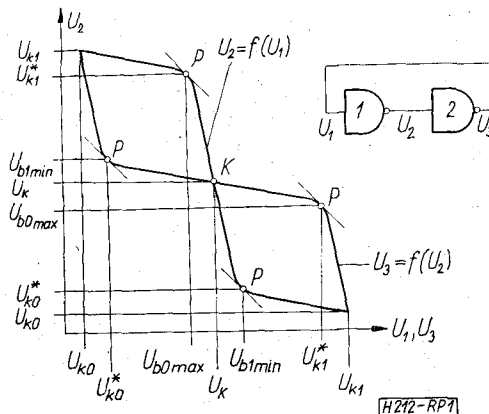
Az alapfogalmak, a zavarok forrásainak és hatásainak, a csökkentési lehetőségeknek az áttekintése után a TTL áramkörökkel kapcsolatos problémák, javaslatok kerülnek ismertetésre. A nagy zavartűrésű áramkörök bemutatására tipikus képviselőjűk, a H 100 sorozat tagjain keresztül kerül sor.

1. Sztatikus és dinamikus zavartűrés

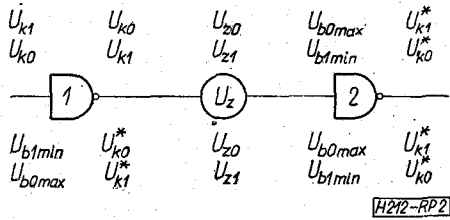
Logikai áramkörök esetén célszerű különbséget tenni a sztatikus és dinamikus zavartűrés között.

Sztatikus zavartűrés

Sztatikus zavaró jelek alatt az olyan zavaró jeleket értjük, melyek időtartama hosszabb, mint a logikai áramkörökben a jelek átlagos terjedési ideje (t_{pd}). A zavaró feszültség maximális amplitúdója, amely az áramkör logikai állapotát még nem változtatja meg, az átviteli függvény alapján határozható meg. Két sorbakapcsolt inverter átviteli függvénye az 1. ábrán látható. Az indexekben levő b és k betűk a be- és kimenetekre, az utánuk álló 0 és 1 pedig a logikai állapotra utal. Az átviteli függvény K metszéspontjához tartozó feszültséget küszöbfeszültségnek hívjuk. Ebben a pontban egy kapu be- és kimeneti feszültsége egyenlő. A P -vel jelölt pontokban az átviteli függvény érintőjének iránytangense -1 . A P és K pontok közötti szakaszokon a kapuk erősítenek, itt a ki- és bemeneti feszültségváltozások hányadosa $|\Delta U_k / \Delta U_b| > 1$. A P pontok és az átviteli függvény csúcspontjai közötti szakaszokon $|\Delta U_k / \Delta U_b| < 1$, így ebben a tartományban a kimeneti változás kisebb, mint a bemeneti zavaró jel amplitúdója, tehát a zavaró jel a sorbakapcsolt kapukon lecsillapodik. Az 1. ábra alapján meghatározható a 2. ábra szerint ható zavaró jel (U_z) maximális amplitúdója, ami a



1. ábra



2. ábra

garantált kimeneti jel és a szükséges bemeneti jel közötti minimális távolság. Értéke logikai 0 és 1 állapotban:

$$U_{z0} = U_{b0max} - U_{k0}, \quad (1)$$

$$U_{z1} = U_{k1} - U_{b1min}. \quad (2)$$

Az idevonatkozó feszültségértékek láthatók a 2. ábra felső két sorában.

Ha az 1. kapu bemenetére is zavart kapu kimeneti jele került (2. ábra, alsó két sor), úgy, hogy az legfeljebb a P pontig romlott el, akkor a zavartűrés:

$$U_{z0} = U_{b0max} - U_{k0}^*. \quad (3)$$

$$U_{z1} = U_{k1}^* - U_{b1min}. \quad (4)$$

Ekkora zavaró jel sorbakapcsolt kapuk esetén az összes összekötő vezetéken egyidejűleg felléphet.

U_{k1} és U_{k1}^* és ezzel együtt U_{z1} is általában függ a tápfeszültségtől is. A kapuk közötti ágban elhelyezett dióda vagy ellenállás az azon eső feszültséggel csökkenti a sztatikus zavartűrés.

Dinamikus zavartűrés

Dinamikus zavarérzékenység esetén a t_{pd} időtartamnál rövidebb zavaró jelek hatását vizsgáljuk. A zavaró impulzusok időtartamának (T_z) csökkenése esetén az amplitúdó növekedhet. A dinamikus zavartűrés jellemzésére jól használható az amplitúdó-időtartam szorzat:

$$\Phi_z = U_z T_z. \quad (5)$$

Sztatikus jelek esetén a döntés amplitúdó alapon, dinamikus jelek esetén a döntés amplitúdó és idő alapon történik.

Áramkör családok összehasonlítása

Az 1. táblázat és a 3. ábra összehasonlítás céljából feltünteteti a fontosabb áramkör családok sztatikus és

1. táblázat

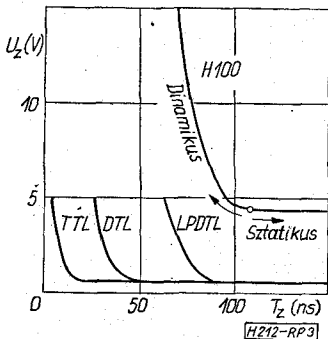
Áramkör család	Tápfesz.	Sztat. zavartűrés (legrosszabb eset)	Átlagos t_{pd}	Küszöbfeszültség U_K	Típ. fan-out	Átl. veszt. telj. kapunként
RTL	3 V	0,15 V	20 ns	0,7 V	5	12 mW
DTL	5 V	0,4 V	25 ns	1,4 V	10	8 mW
LPDTL	5 V	0,4 V	80 ns	1,4 V	10	1 mW
TTL	5 V	0,4 V	8 ns	1,4 V	10	12 mW
ECL	+5 V -2 V	0,1 V	1 ns	0,3 V	25	70 mW
MOS	-27 V -13 V	1,5-3 V	0,1-0,5 μ s	2,5-5 V	1-10	0,1-2 mW
H100	10,8-20 V	4,5 V	100 ns	7 V	25	36 mW

dinamikus zavartűrését. Az 1. táblázat a jobb összehasonlítás érdekében néhány fontosabb más elektromos paramétert is tartalmaz. A táblázat is szemlélteti, hogy a nagyobb zavarérzékenység érdekében magasabb küszöbfeszültségre és hosszabb

terjedési időre van szükség. A küszöbfeszültség növelése magasabb tápfeszültség alkalmazását teszi szükségessé.

2. A zavarok okai és csökkentésük

Zavarok alatt itt a szó legtágabb értelmében a digitális jelnek az adott áramkörrel megvalósítható ideális jelalaktól való eltorzulását vagy eltorzítását értjük. Az ideális jelalaktól való eltérésnek számos oka lehet. Belső és külső zavarok vezethetnek a digitális jelek eltorzításához, meghamisításához. A belső zavarok az alkalmazott áramkörök tulajdonságaiból, elrendezésükből, a nyomtatás és kábelezés kialakításából következnek. Belső zavarokat okozhat a vezeték közötti kapacitív, induktív és galvanikus csatolás, a szórt impedanciák következtében fellépő jel-torzulás, a reflexió vagy például a totem-pole kimenetek átkapcsolásakor keletkező áramlökés. Ezeknek



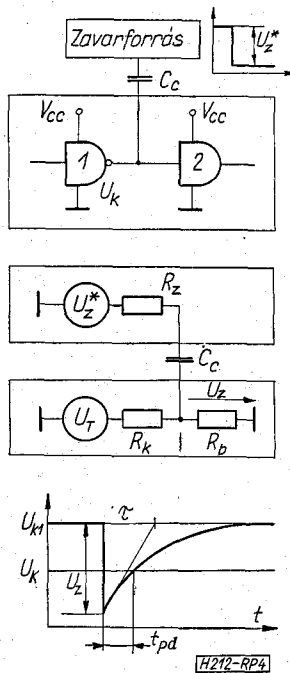
3. ábra

a zavaroknak a hatása növekszik a meredek fel- és lefutási élek, azaz a gyors feszültség- és áramváltozások következtében. A zavarok kellő pontossággal előre meghatározhatók és a tervezésnél figyelembe vehetők. A külső eredetű zavarok a logikai áramkörök környezetében működő nagyteljesítményű áramkörökből jutnak a digitális berendezésbe. A kisugárzott zavaró energia kapacitív vagy induktív csatolás útján jut közvetlenül a berendezésbe, vagy pedig vezetés útján, a hálózati tápegységen vagy a perifériákkal kapcsolatban levő hosszú vezetéseken keresztül. Belső zavarok ellen általában az elrendezés, nyomtatás és kábelezés megfelelő kialakításával, reflexiómentes illesztésekkel lehet védekezni, a külső zavarok hatása pedig árnyékolással és nagy zavar-tűrészű logikák alkalmazásával küszöbölhető ki.

Az alábbiakban felsorolásra kerülnek a zavarok típusai és a csökkentési lehetőségek.

Kapacitív csatolás

Kapacitív csatolás jöhet létre a nyomtatott áramkőri lapon vagy a kábelkötegben párhuzamosan haladó vezetékek között. A zavarforrás a C_c csatoló kapacitáson keresztül juttat zavaró jelet például a



4. ábra

4a ábrán látható két kapu közötti összekötő vezetékre. A C_c csatoló kapacitás megengedett maximális értéke az alábbiak szerint határozható meg. A kedvezőtlenebb esetben az 1. kapu kimenetén logikai 1 érték van jelen (logikai 0 esetén kedvezőbb a helyzet a kis kimenő impedancia miatt). A 4b ábrán látható helyettesítő kapcsolás alapján meghatározható a zavaró jel maximális amplitúdója, feltételezve, hogy a zavaró jel ugrásfeszültsége és $R_k \ll R_b$. Ekkor

$$U_z = U_z^* \frac{R_k}{R_z + R_k} \tag{6}$$

A csatoló kapacitás töltési időállandója

$$\tau = (R_k + R_z) C_c \tag{7}$$

A 2. kapu kimenetén hamis jel jelenik meg, ha a bemeneti jel legalább t_{pd} ideig az U_k küszöbfeszültség alá esik. Exponenciális görbe szerinti töltést feltételezve ekkor

$$\ln \frac{U_z}{U_{k1} - U_k} = \frac{t_{pd}}{\tau} \tag{8}$$

A (7) és (8) egyenletek alapján

$$C_{c\max} = \frac{t_{pd}}{(R_z + R_k) \ln \frac{U_z}{U_{k1} - U_k}} \tag{9}$$

A gyakorlatban kedvezőbb a helyzet, mivel a zavaró impulzus nem végtelenül meredek.

A kapacitív csatolás ellen rövid, egymástól távol fekvő vagy árnyékolt vezetékekkel lehet védekezni. A digitális jelek vezetéseit távol kell elhelyezni az olyan vezetésektől, amelyekben nagy feszültségugrások jöhetnek létre (pl. Nixie meghajtóvezeték). Az árnyékolásnak, koaxiális kábelek alkalmazásának hátránya is van, a költségeken, bonyolultabb szerelésen kívül a meghajtó fokozat számára többlet kapacitív terhelést is jelentenek.

Induktív csatolás

Zavart okozhat a párhuzamos vezetékek közötti induktív csatolás is. A kapacitív és induktív csatolás csak akkor tárgyalható szétválasztva, ha a vezetéken a terjedési idő sokkal kisebb, mint a digitális jelek fel- és lefutási ideje és így a vezeték teljes hosszában a potenciál gyakorlatilag egyidejűleg változik. Ilyen esetben az induktív zavaró jel általában kisebb, mint a kapacitív. Nagysága:

$$u_z(t) = -M \frac{di_z^*(t)}{dt} = -k \sqrt{L_1 L_2} \frac{di_z^*(t)}{dt} \tag{10}$$

A képletben $i_z^*(t)$ a zavart okozó vezetékben folyó áram, M a kölcsönös induktivitás, k a csatolási tényező, L_1 és L_2 a vezetékek induktivitásai. Cél a kis k , L_1 és L_2 értékek megvalósítása, amely rövid, egymástól távol fekvő vezetékekkel, koaxiális vagy sodrott érpárokkel érhető el.

Galvanikus csatolás

Ha a zavaró és a zavart rendszer árama azonos ágon halad keresztül, akkor az ág közös ohmos és induktív komponense csatolást eredményezhet. Az ohmos komponens általában elhanyagolható, a csatolást általában az induktív komponens okozza. Egy logikai rendszeren belül a közös utat általában a tápáram- és földvezeték jelenti. Ezek induktivitásán a gyors áramváltozások feszültséglökéseket okoznak. Nagy és gyors áramváltozások jöhetnek létre logikai állapotváltozás esetén, a totem-pole kimenetek kapcsolásakor, szórt kapacitásoknak kis ohmos ellenálláson át való töltésekor.

Védekezés céljából jó földelési rendszert kell kialakítani. A nagyteljesítményű elemek, például jel-

zólámpák számára külön tápegységet célszerű alkalmazni, a nagy áramok számára gyűjtősíneket kell kiképezni. A nagy áramváltozások helyén a föld és a telep közé 10 nF–0,1 μF értékű indukciószegény kondenzátorokat kell helyezni.

Jeláram torzulás

Az ideális jelalak eltorzul a jelvezeték melletti szórt impedanciák következtében. Különösen a szórt kapacitások töltése vezet jeltorzuláshoz és nagy áramlökésekhez.

Reflexió

Logikai áramköröknél a be- és kimenő ellenállás különbözik egymástól és különböző értékeket vesznek fel a logikai 0 és 1 állapotban. Így tökéletes reflexiómentes illesztésre nincs lehetőség. A nanoszekundumos impulzustechnikában hosszabb összekötő vonalakon a jelek terjedési idői és a kapcsolási idők azonos nagyságrendűek lehetnek, ezért a reflexió hatását figyelembe kell venni. A meghajtó fokozat kimenő ellenállása, a vonal hullámellenállása és a meghajtott fokozat bemeneti ellenállása között általában az alábbi viszony áll fenn:

$$R_k < Z_0 < R_b.$$

Ilyen impedanciaviszonyok mellett hosszú kábeleken olyan többszörös reflexió jöhet létre, amely rövid időre hamis logikai állapotot eredményezhet a meghajtott fokozat bemenetén.

A zavaró reflexiók rövid vezetékek alkalmazásával, illetve a következő pontokban ismertetésre kerülő áramköri megoldással kerülhetők el.

Külső zavarok

A külső zavarok is kapacitív vagy induktív csatolás, vagy pedig vezetés útján jutnak a digitális rendszerbe. Legfeljebb a védekezés módja más, mint a belső zavarok esetén. A közvetlenül sugárzott zavarok hatása árnyékolással csökkenthető, elektrosztatikus zavarok esetén alumínium burával, elektromágneses eredetű zavarok esetén pedig mágneses tulajdonságú árnyékoló lemezzel. Minden esetben teljes és jól földelt árnyékolásra van szükség, különben az árnyékolás ellenkező hatást is kiválthat és segítheti a zavaró jel csatolását.

Külső zavarok a tápáramellátás vezetékén keresztül is a digitális berendezésbe kerülhetnek. Az ilyen zavarokon a tápegység megfelelő szűrésével lehet segíteni.

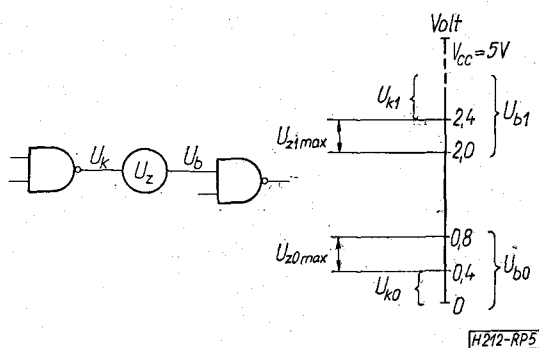
A külső zavarokat felfoghatják és a rendszerbe vezethetik azok a hosszú vezetékek is, amelyek a digitális berendezést a perifériáival, vagy más digitális berendezésekkel kötik össze. A hosszú vezetékeken az aszimmetrikus átvitel lényegesen zavarérzékenyebb, mint a szimmetrikus. Erős zavarok kiküszöbölésére jól alkalmazható az ellenütemű átvitel. A földpotenciálhoz viszonyított információt aktív meghajtó fokozattal vagy transzformátorral ellenütemű jellé kell alakítani, majd a sodrott érpáron átvitt jelet a vételi oldalon vissza kell alakítani. Esetleges zavarok esetén a két éren érkező jel különbsége azonos marad. A szimmetrikus átvitel külön-

sen alacsony szintű logikák (TTL, DTL) alkalmazása esetén előnyös. Nagy zavartűrésű áramkörök esetén majdnem mindig alkalmazható a lényegesen egyszerűbb aszimmetrikus átvitel is, a lényegesen nagyobb amplitúdók és t_{pd} idők következtében.

3. TTL áramkörök zavartűrése

Ez a pont az elterjedten használt Texas SN74 sorozat legfontosabb zavarérzékenységi kérdéseire tér ki.

Két sorbakapcsolt kapu közötti zavaró jel megengedett amplitúdója az 5. ábráról olvasható le. A függőleges vonal bal oldalán a garantált kimenő



5. ábra

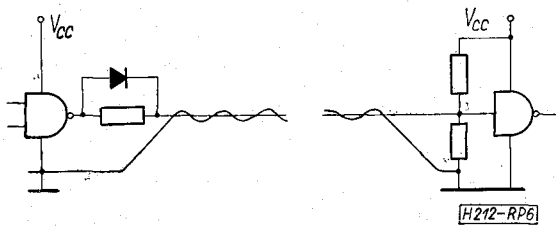
feszültségek tartománya, a jobb oldalán a megengedett bemeneti feszültségek tartománya található. A maximális zavartűrést az összetartozó be- és kimeneti feszültségpárok minimális távolsága adja meg, amely az ábra alapján logikai 0 és 1 állapotban is

$$U_{z0} = U_{z1} = 0,4 \text{ V.}$$

Ekkora zavartűrést adnak meg a katalógusok a legkedvezőtlenebb terhelési, hőmérsékleti viszonyok és tápfeszültségértékek mellett. A gyakorlatban ennél sokkal jobb a helyzet, kb. 1 V-os zavaró jelek engedhetők meg, a kimenet állapotának meghamisítása nélkül, és ez az érték is növekedhet 10 ns-nál rövidebb zavaró impulzusok esetén (dinamikus tartomány).

A TTL áramkörökből kialakított berendezésekben a zavarhoz, illetve a zavartűrés csökkenéséhez általában a nagysebességű feszültség és áramváltozások miatt a föld és tápáram vezetékén létrejövő galvanikus csatolások, a hosszabb párhuzamosan futó összeköttetések miatti áthallások és a reflektált jelek vezetnek. A gyors és nagy áramváltozások okai az alábbiak lehetnek: egyes elemek áramfelvétele változik a logikai állapot változásával, a totem-pole kimenetek mindkét tranzisztora az átkapcsolás pillanatában rövid időre nyitott állapotban van, ami rövid áramlökést eredményez, de a legnagyobb áramváltozásokat a szórt kapacitások töltése és kisétele okozza.

A zavarok elkerülése érdekében jó földelési rendszert kell kialakítani. Az egyes kártyákon célszerű nagy földelési felületeket képezni, jó lenne, ha a kártya egyik nyomtatási oldala föld lehetne. A kár-



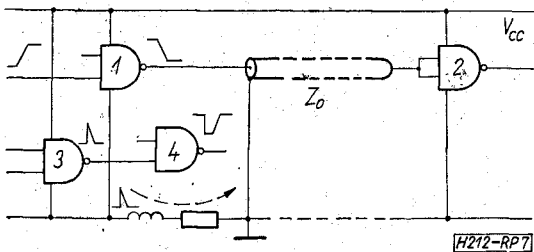
6. ábra

tyák földjét megfelelő síneken kell a telep földjéhez vezetni, és jó ha a sínek és a berendezés váza egységes földrendszert képvisel.

A tápáram vezetékein létrejövő feszültséglökések megakadályozása érdekében célszerű az alábbi ajánlásokat betartani: szinkron működésű kapuként 0,01 μF , a többi kapu esetében kb. 20 kapuként 0,1 μF értékű rádiófrekvenciás kondenzátort kell kötni a föld és telepvezeték közé. Ezenkívül hatásos lehet kártyánként 10–50 μF -os kondenzátor alkalmazása és a kártya telepvezetékét 2 μH értékű induktivitáson át kapcsolni a közös telepsínhez.

A kártyák összkábelezésénél kb. 30 cm-es vezeték minden megkötés nélkül alkalmazhatók. A 30–60 cm közé eső vezetékeket célszerű földelt felület mellett vezetni. Hosszabb vezetékek esetén a reflexió és a zavaró csatolások hatása sodrott érpár vagy koaxiális kábel alkalmazásával kerülhető el. Az áthallás, a meghajtó fokozattal szemben támasztott áramigény és a reflexió szempontjából jó kompromisszumot jelent a kb. 100 ohmos hullámellenállású vezeték alkalmazása. Sodrott érpár esetén ez kb. 30 csavarás/métert jelent. A kapuk kis dinamikus kimenő ellenállása és nagy bemenő ellenállása miatt az impedanciák illesztése javítható a meghajtó kapunál elhelyezett ellenállással és diódával (6. ábra), vagy a meghajtott kapunál levő osztóval. A vonalat meghajtó és a vevő kapu föld és telep pontja közé tanácsos 0,1 μF -os kondenzátort elhelyezni. Az érpár földvezetéke, a kapu földpontja és a szűrőkondenzátor azonos ponton földelendő össze. A meghajtó kapu kimenetéről nem célszerű más kapuk bemenetére is csatlakozni, mert a reflektált jelek miatt ott hamis logikai érték jelenhet meg, illetve a kapuk bemenetén csökken a zavartűrés. Tárolók, hosszú vonalak meghajtására közvetlenül nem alkalmasak, mert a reflektált jel a kollektoron keresztül visszahat a tárolóra.

A rossz földvisszavezetés miatti zavarra mutat példát a 7. ábra. A TTL áramkörök esetén, ha az 1. és 2. kaput összekötő kábel hullámellenállása $Z_0=50 \Omega$, akkor az átkapcsolás pillanatában kb.



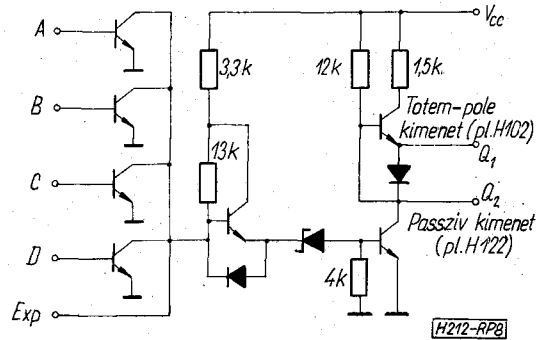
7. ábra

50 mA áram fog folyni, amely a nem megfelelő földvisszavezetésen keresztül a 3. majd a 4. kapu kimenetén hamis jelet eredményez.

4. Nagy zavartűrésű áramkörök

Ma már monolitikus integrált áramkörös kivitelben is léteznek nagy zavartűrésű logikai áramkörök. Ilyenek a már említett Texas SN15000, az SGS H 100 és a Siemens FZ100 sorozat tagjai. A nagyobb sztatikus zavartűrést a küszöbfeszültség és a logikai szintek nagyobb távolsága biztosítja, a dinamikus zavartűrés növekedéséhez pedig a hosszabb t_{pd} is hozzájárul.

Tipikus, széles körben alkalmazható nagy zavartűrésű áramkörök a H 100 sorozat tagjai. A sorozat



8. ábra

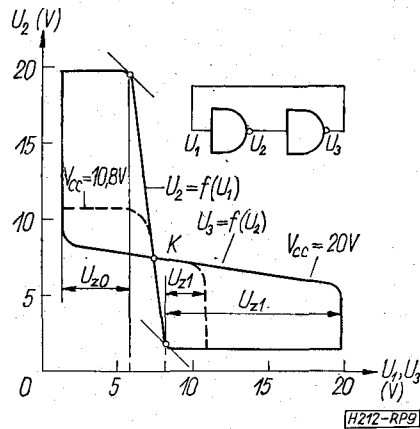
az alábbi, dual-in-line tokozású, $V_{CC}=10,8-20 \text{ V}$ telepfeszültségről és $0^\circ-75^\circ \text{ C}^\circ$ környezeti hőmérsékleten működő elemekből áll (fan-out=25):

- H 102 — 4×2-bemenetű NAND kapu, totem-pole kimenettel
- H 103 — 3×3-bemenetű NAND kapu, totem-pole kimenettel
- H 104 — 2×4-bemenetű, bővíthető NAND kapu, totem-pole kimenettel
- H 122 — 4×2-bemenetű NAND kapu, passzív, huzalozható kimenettel
- H 124 — 2×4-bemenetű, bővíthető NAND kapu, passzív, huzalozható kimenettel
- H 109 — 2×4-bemenetű, bővíthető, teljesítmény AND kapu
- H 113 — 4 db H 100 → CCSL vagy MOS szintáttevő
- H 114 — 4 db CCSL → H 100 és MOS szintáttevő
- H 110 — 2 db JK flip-flop, közvetlen beírással
- H 111 — 2 db JK flip-flop, közvetlen beírással és törléssel
- H 157 — BCD dekádikus számlánc, párhuzamos beírással és közös törléssel
- H 158 — BCD/decimális dekódoló, meghajtó
- H 117 — monostabil, astabil multivibrátor

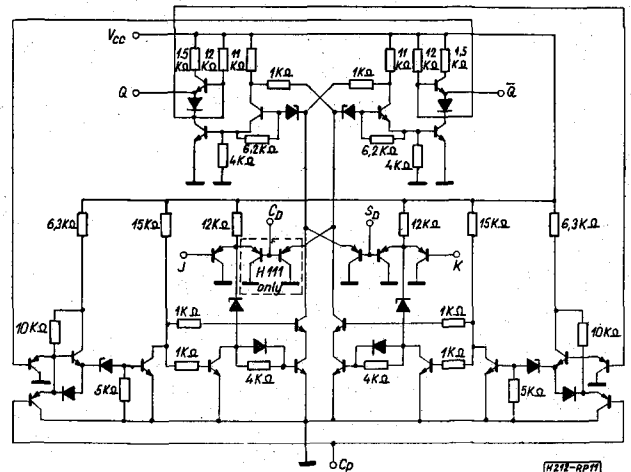
A H 100 áramkörök a szintáttevő kapuk segítségével többek között kompatibilisek a DTL, TTL, CCSL és MOS áramkörökkel. (MOS tápfeszültségek: $V_{CC}=V_{SS}=+14 \text{ V}$, $V_{DD}=0 \text{ V}$, $V_{CG}=-14 \text{ V}$.)

Az áramkörök legfontosabb paramétereit a 2. táblázat tartalmazza.

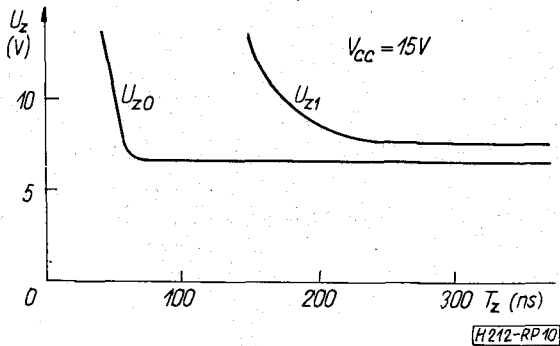
Mennyiség	Mért érték			Egység	Mérési feltételek	
	min.	tip.	max.			
U_{b1}	8	—	—	V	$V_{CC} = 10,8 - 20$ V	
U_{b0}	—	—	6	V	$V_{CC} = 10,8$ V, $I_{b0} = 0,36$ mA 15 V, 0,48 mA 20 V, 0,6 mA	
U_{k1}	9,3 13,5 18,5	10,3 14,5 19,5	— — —	V	$V_{CC} = 10,8$ V 15 V 20 V	$U_{b0} = 6$ V $I_{k1} = 200$ μ A
U_{k0}	—	1	1,5	V	$V_{CC} = 10,8$ V, 15 V, 20 V,	$I_{k0} = 9$ mA 12 mA 15 mA
I_{b1}	—	0,1	5	μ A	$V_{CC} = 15$ V, $U_{b1} = 20$ V	
I_{b0}	— — —	0,07 0,08 0,1	0,36 0,48 0,6	mA	$V_{CC} = 10,8$ V 15 V, 20 V	$U_{b0} = 1,5$ V
Telj. felv.	—	36	—	mW	$V_{CC} = 15$ V	
U_{z1}	1,3 5,5 10,5	3,3 7,5 12,5	— — —	V	$V_{CC} = 10,8$ V 15 V 20 V	
U_{z0}	4,5	6	—	V	$V_{CC} = 10,8 - 20$ V	
t_{pd+}	—	150	—	ns	$V_{CC} = 15$ V, $C_L = 10$ pF	
t_{pd-}	—	50	—	ns	$V_{CC} = 15$ V, $C_L = 10$ pF	



9. ábra



11. ábra



10. ábra

A sorozat tagjainak alapkapcsolása a 8. ábrán látható, amely négybemenetű, bővíthető NAND kaput mutat. A 9. ábra a kapu átviteli függvényét ábrázolja. Az átviteli függvény jól szemlélteti, hogy U_{z1} a tápfeszültséggel arányosan változik. A dinamikus zavarérzékenység adatok a 10. ábráról olvashatók le.

A sorozat többi kapuáramkörének elvi felépítése hasonló a 8. ábrán látható NAND kapu felépítéséhez. A JK flip-flop is, melynek kapcsolása a 11. ábrán látható, az alapkapcsolásból épül fel. A többi, hasonló elven felépülő H 100-as áramkör itt nem kerül bemutatásra, azok megtalálhatók például [5] vagy [6]-ban,

A kapuk dinamikus zavartűrése szükség esetén külső elemek alkalmazásával növelhető. A 12. ábra szerinti $R_x C_x$ integráló tag következtében a kapcsolás Miller-integrátorként működik. Tulajdonképpen nő a t_{pd} idő és ez a dinamikus küszöb növeléséhez vezet. A Siemens FZ100 sorozat áramkörei integráltan tartalmazzák a C_x Miller kapacitást. A 12. ábrán a kapcsolás működése szempontjából legfontosabb, jellemző jelalakok láthatók, idealizált formában, az alábbi feltételezésekkel:

$u_{1k}(t)$ minden logikai állapotváltozáskor ugrásfüggvénynek tekinthető,

$$U_{k0} = 0V \text{ és } U_{k1} = 2U_K,$$

$$T_{D1} = T_{D0} = T_D, \text{ ahol}$$

T_D az $u_{3k}(t)$ jelnek az $u_{1k}(t)$ -hez viszonyított késleltése.

Az $u_{2k}(t)$ feszültség lineáris növekedése $u_{1k}(t)$ ugrása után nem azonnal kezdődik, csak akkor, amikor $u_{2b}(t)$ a $C_x R_x$ időállandónak megfelelő sebességgel eléri az U_K küszöbfeszültséget. Az egyszerűség kedvéért az ábrán ezt az időt is a T_D idő tartalmazza. Az integrálási idő ($2T_D$) alatt $u_{2b}(t) = U_K$ konstans értékű.

Ha $u_{1k}(t)$ ugrásfüggvény, és $u_{2k}(t)$ lineáris fázisa t_1 időponttól t_2 időpontig tart, akkot (t_1, t_2)-ben

$$u_{2k}(t) = u_{2k}(t_1) + \frac{1}{2T_D} \int_{t_1}^t 2U_K \text{sgn}[U_K - u_{1k}(t_1)] dt. \quad (11)$$

A kapcsolás dinamikus zavartűrése az $U_K T_D$ szorzattal adható meg. Ekkora zavartűréssel azonban csak azokban az időintervallumokban rendelkezik, amikor

$$u_{1k}(t) = 0 \text{ és } u_{2k}(t) = 2U_K \text{ vagy}$$

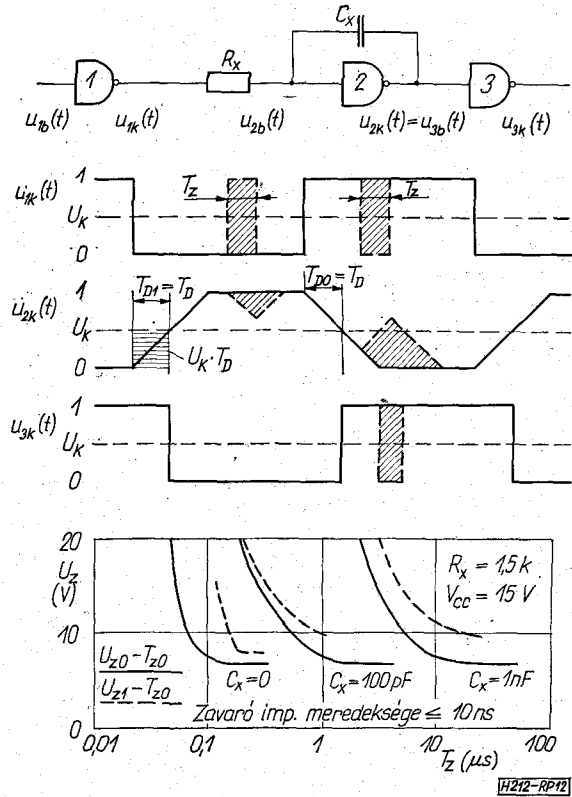
$$u_{1k}(t) = 2U_K \text{ és } u_{2k}(t) = 0,$$

azaz a kapcsolás nyugalmi állapotban van. Az átváltási idő alatt a dinamikus zavartűrés kisebb, különösen zavarérzékeny a kapcsolás, amíg $u_{2k}(t)$ az U_K feszültséggel közel azonos értékű.

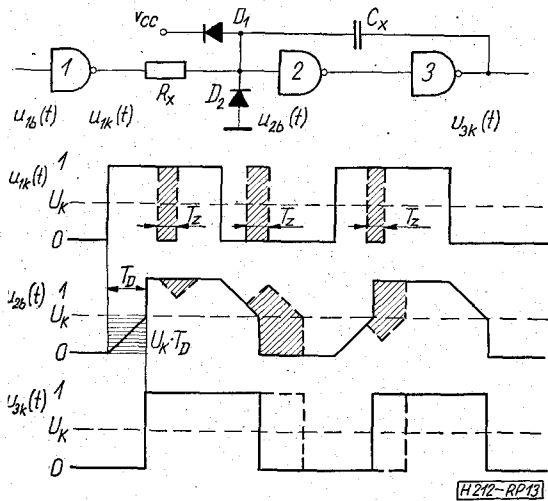
A 12. ábrán két zavaró impulzus és hatása (ferdén vonalkázva) is látható. Az impulzusok amplitúdója $|U_z| = 2U_K$ és az időtartamuk $T_z < T_D$. Az első zavaró impulzus a 3. kapu kimeneti állapotát nem tudja megváltoztatni, mert $u_{2k}(t)$ nem kerül U_K alá. Ugyanakkor a zavaró impulzus, ha az átváltás alatt, az ábra szerinti helyen kezdődik, a kimeneti jelet meghamisítja.

A mért zavartűrést a 12. ábrán alul levő görbék szemléltetik. Az 1. kapu kimenete helyett négyszöggenetátorból jutnak változtatható amplitúdójú és időtartamú zavaró impulzusok az R_x ellenállásra. Az ábráról leolvasható zavartűréssel a nyugalmi állapotban levő kapcsolás rendelkezik. Nagyobb a zavartűrés, ha akkor érkezik a zavar, amikor a bemeneten logikai 1 állapot van.

Javítható az átmeneti szakaszban a zavartűrés, ha a 2. kapuból, valamint az R_x és C_x elemekből álló integráló kapcsolásból kettőt kapcsolunk sorba, de így nő az áramköri elemek száma és tovább csökken a működési sebesség.

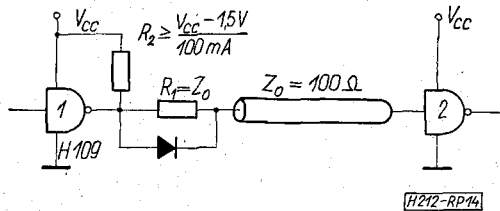


12. ábra



13. ábra

Ezek a hátrányok kiküszöbölhetők a 13. ábrán látható zavarűrő kapcsolás segítségével. A jelalakokra itt is az előbbi idealizált feltételek vonatkoznak. Tételizzük fel, hogy az első kapu kimenetén logikai 0 állapot van. Ekkor a 2. kapu be- és a 3. kapu kimenetén is logikai 0 van jelen és a C_k kondenzátor nem tárol töltést. Amikor $u_{1k}(t)$ logikai 1 értékre ugrik, $u_{2b}(t)$ az integráló tagnak megfelelő sebességgel közelíti meg az U_K feszültséget. T_D idő után $u_{2b}(t)$ eléri az U_K küszöbfeszültséget, ekkor $u_{3k}(t)$ a logikai 1 értéknek megfelelő feszültségre ugrik. Ez a feszültségugrás C_x -en át $u_{2b}(t)$ pillanatnyi értékét a logikai 1 állapotnak megfelelő feszültségre növeli, és a kondenzátor, amely a T_D idő alatt U_K feszültségre fel-



14. ábra

töltődött, a D_1 diódán át kisül. Ez a kapcsolás az átváltás pillanatától kezdve ismét a teljes sztatikus (U_K) és dinamikus ($U_K \cdot T_D$) zavartűréssel rendelkezik. Az ellenkező irányba való átkapcsolás ugyan ilyen módon zajlik le.

A 13. ábra három zavaró impulzus hatását is szemlélteti (ferdén vonalkázva, ill. szaggatott vonallal rajzolva). Az első impulzus a kimenetre hatástalan, a másik kettő is csak a kimeneti jelek éleinek időbeli eltolásához vezetett. Amennyiben $T_z < T_D$, a zavaró impulzus bármelyik időpillanatban felléphet, a kimeneten hamis állapot nem jelenhet meg, csak a kimeneti jel élei tolódhatnak el.

Ha nem volna zavaró impulzus ($T_z = 0$), akkor a kapcsolás

$$f_{max} = \frac{1}{2T_D}$$

frekvenciával működhetne. Ha megengedjük, hogy $T_z = T_D$ lehet, akkor a legrosszabb esetben a T_D időtartamú zavaró impulzus akkor kezdődik, amikor $u_{zb}(t)$ a küszöbfszültséget eléri ($u_{1k}(t)$ ugrása után T_D idővel), de még éppen nem idézte elő az átbillenést. A kimenet állapotváltozása a zavaró jel megszűnése után T_D idővel fog bekövetkezni. Így $u_{1k}(t)$ ugrása óta $3T_D$ idő telt el, ami a megengedett periódusidő fele. A teljes periódusidő $6T_D$ és az üzemi frekvencia

$$f_{ü} = \frac{1}{6T_D}$$

lehet.

A zavarszűrő-kapcsolás például jól alkalmazható digitális berendezések bemeneti pontjain, ahová hosszú, zavaró hatásoknak kitett vezetéseken érkezik az információ.

A H 100 áramkörök általában minden kiegészítő elemek alkalmazása nélkül is használhatók hosszú

vonalakon való információátvitelre. A zavarérzékenységet legtöbb esetben már a magas feszültségek biztosítják. Az átkapcsoláskor fellépő tranziens jelenségek csökkentik a zavartűrést, amin javítani lehet a 14. ábrán bemutatott illesztéssel.

A H 100 áramkörök széles körű felhasználhatóságát biztosítja, hogy a szintáttevő kapuk segítségével együtt tud működni a MOS, TTL, DTL stb. logikákkal. Például nagy tárolókapacitás szükségessége esetén együtt tud működni a MOS, ROM és RAM tárolókkal. Ha gyorsabb információfeldolgozás szükséges, át lehet térni a TTL logikára. A H 100 áramkörök beilleszthetők a TTL áramkörökkel kialakított rendszerek nagy zavarérzékenységgű pontjaira. A H 100 teljesítmény áramkörökkel közvetlenül nagyobb teljesítmények kapcsolhatók, vagy teljesítmény tranzisztorok is meghajthatók. Az idevonatkozó irodalomban és katalógusokban — [5], [6], [7] — bőségesen található alkalmazási és kapcsolási példák.

I R O D A L O M

- [1] G. Luecke: Noise Margins in Digital Integrated Circuits. Proc. of the IEEE. Vol. 52. No. 12. pp. 1565–1571. December 1964.
- [2] F. Yao: Interconnection and Noise Immunity of Circuitry in Digital Computers. IEEE Trans. on Electronic Computers, Vol. EC-14. 1965. pp. 875–880.
- [3] A. Richardson: Elektrische Störungen in Digitalrechnern mit Mikroelektronik-Schaltkreisen. Elektrisches Nachrichtenwesen, Band 41. 1966. Nr. 4. pp. 501–512.
- [4] D. Jarvis: Effects of Interconnections on High-Speed Logic Circuits. IEEE Trans. on Electronic Computers, Vol. EC-12. 1963. pp. 476–487.
- [5] R. Bladowski – U. Erdmeier – P. Selbach – S. Schwarz; H 100 – Eine vielseitige Logik mit grossem Störabstand. SGS Applikations Handbuch. 1971.
- [6] J. Grau: Störsichere Logikschaltungen. Elektronik-Anzeiger, 1969. Nr. 10., Nr. 11.
- [7] S. Schwarz: Störsichere, frequenzkonstante Multivibratoren mit HLL-Bausteinen. SGS Applikations-bericht.
- [8] H. J. Dethlefsen – W. Spichall: Hohe dynamische Störsicherheit mit Bausteinen der Logikserie FZ100. Siemens-Zeitschrift, 45. Jahrg. 1971. Heft 4. pp. 298–300.
- [9] R. L. Morris – J. R. Miller: Designing with TTL Integrated Circuits. Texas Instruments Incorporated. McGraw-Hill, 1971.
- [10] The Integrated Circuits Catalog for Design Engineers. Texas Instruments Incorporated, CC-401 12715.
- [11] S. Schwarz – U. Erdmeier: Erhöhung der Störsicherheit von Logikschaltungen. Elektronik, 19. Jahrg. 1970. Nr. 12. pp. 407–409.