

DR. KEMÉNY ÁDÁM

Híradástechnikai Ipari Kutató Intézet

A fejlődés irányvonalai a félvezető- alapú mikroelektronikában*

ETO 621.315.592.4:621.377.622,25:621.382

A nyugati félvezető iparban is érezhető piaci zökkenők, mondhatnók válságtünetek ellenére, a mikroelektronika terén új „ipari forradalom” kialakulásának lehetünk szemtanúi. Ez pedig egyrészt a csoportos integrálás, a nagykomplexitású áramkörök előretörése mind bipoláris, mind MOSIC vonalon, másrészt új és hatásos technológiák (ion-implantáció, komplementer MOS) bevonulása a MOS területen. Utóbbi technológiák általános elterjedésével a nagy skálájú integráció (LSI) területén olyan irányzat alakult ki, mely a következő öt év folyamán az LSI áramkörök vonalán a MOSIC eszközöket uralkodóvá vagy legalábbis túlnyomóvá teheti. Röviden érintjük, angolszász irodalmi források alapján, ezen új technológiák lényegét és a piaci helyzet várható alakulását is. Tárgyalásunkat a MOS eszközökkel kezdjük, bár — mint azt érintjük — az MSI—LSI bipoláris eszközök versenyképességét is igyekeznék megtartani a nagy skálájú integrálás területén — elsősorban haladottabb technológiákkal, melyek erőteljes méretcsökkentést tesznek lehetővé.

1. MOS integrált eszközök fejlesztése

A leginkább drámai fejlődés jelenleg a MOS integrált áramkörök (=MOSIC) területén mutatkozik. A MOSIC eszközök használata ugyanis mintegy kéthárom évvel ezelőtti időszakig legfeljebb szórványos volt. Ennek csak az egyik „lélektani” oka az, hogy a tervezérlésű tranzisztor (bár működési elvére a 20-as évekből származó szabadalom van) nem volt eddig (és ezután sem lesz) komoly versenytársa idősebb bipoláris testvéreinek.

A félvezető ipar, akárcsak kenyéradó gazdája, az elektronikai ipar, nem túl híresek a pontos hosszú lejáratú ipari jóslások terén. Közmondásos az egyezés hiánya a különböző szempontok szerinti ilyen jóslások eredményeiben. Az utóbbi évek megmutat-

ták, hogy egy adott technológia megszületése vagy megléte egy adott időben meghozza a maga technikai forradalmán keresztül a saját piacát, és megfordítva is: a növekvő piaci igények meghozzák az adekvát új technológia megszületését.

Feltételezve a jelen technikai fejlődés folytatódó ütemét, az előrejelzéssel foglalkozó szakemberek azt jósolják, hogy ennek a dekádnak végére a MOS eszközök nagy valószínűséggel nagyon jelentős pozícióra tesznek szert az integrált áramkörök piacán [1]. Az előrejelzések szerint valószínű, hogy a MOS eszközök a piaci igények több, mint felét fogják kielégíteni és ez tovább folytatódik addig, míg a teljes IC piac növekedés 90%-át uralják majd a MOS eszközök ezen időszak végére.

Az előrejelzések arra is kiterjednek, hogy 1980-ra a MOS piac 80%-a LSI (nagy skálájú) memória-rendszerekre vonatkozik majd. Két évvel ezelőtt, amikor a bipoláris IC-k fejlődési fázisa a maximumában volt, mindebből még nem látszott valószínűnek semmi sem. A MOS eszközök fejlesztése iránti igény csekély volt, hiszen az akkori MOS eszközök működési sebessége túl alacsonynak tűnt, működtetésükhöz magas tápfeszültség volt szükséges, stabilitásuk és megbízhatóságuk pedig még igen alacsony szinten állt.

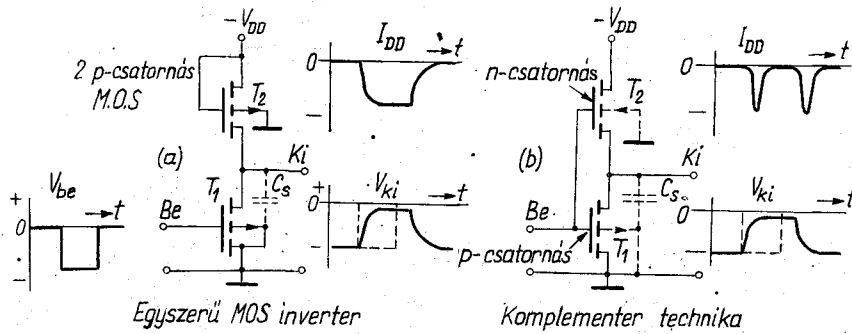
1.1 Ion-implantáció és komplementer-MOS eszközök

Az egyik fő technológiai tényező, amely a fenti sötét perspektívát gyökeresen megváltoztatta, az ion-implantációs eljárás megjelenése: alkalmazása a komplementer MOS eszközök (CMOS) gazdaságos és viszonylag egyszerű gyártástechnológiáját teszi lehetővé.

A CMOS áramkörök nagy vonzóereje nagyon kis tápáramfogyasztásuk, mivel a tápforrásból csak az átváltás (0-ból 1-be és viszont) rövid ideje alatt vesznek fel áramot (1. ábra), mely viszonylag alacsony működési frekvenciákon elhanyagolható a „kiszikszikus” bipoláris és MOS inverterek áramfelvételéhez képest és így igen kis fogyasztású, nagykapaci-

* A dolgozat erősen rövidített tartalmi kivonata — a műszaki részletek mellőzésével — a KGM MPTI „Automatizálás” c. folyóiratának 1972. évi 2. számában jelent meg.

Béérkezett: 1972. X. 24.

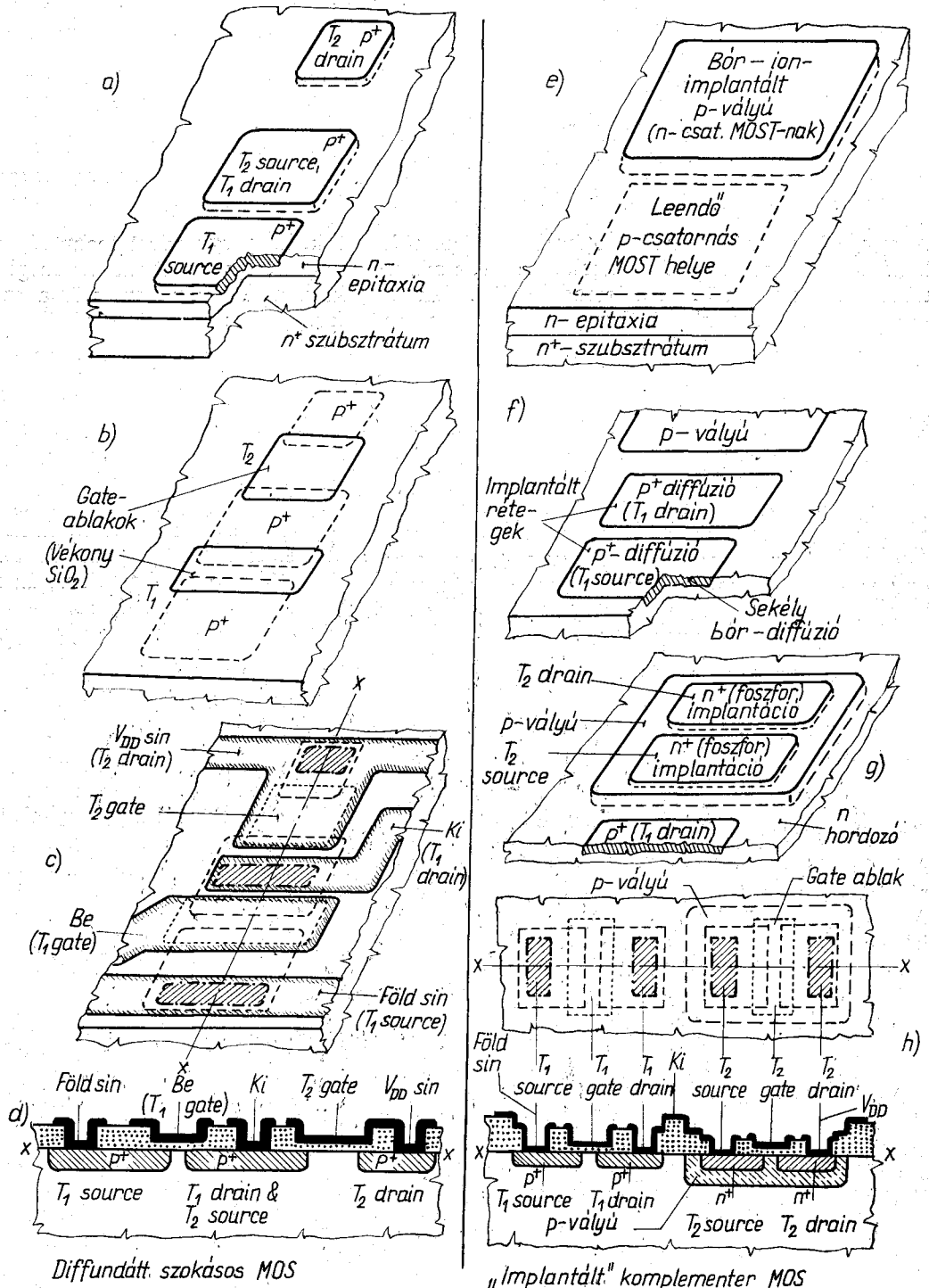


1. ábra: Szokásos MOS inverter két „enhancement” módusú p-csatornás eszközzel (a) és komplementer MOS inverter egy-egy „enhancement”-módusú n- és p-csatornás MOS eszközzel (b)

Egyszerű MOS inverter

Komplementer technika

H192-KA 1



2. ábra: Konvencionális p-csatornás „diffundált” (baloldalt) és „implantált komplementer” MOS IC technológiák (jobboldalon) vázlatos munkameneti képei. Az 1. ábra szerinti inverterek egy megoldása

Diffundált szokásos MOS

„Implantált” komplementer MOS

H192-KA 2

tású tárolók, SR-ek* stb. megvalósítását teszik lehetővé, ami különösen a miniatűr hordozható zseb-számológépek és űrhajók fedélzeti számítógépei terén jelent forradalmi újítást. Az 1. ábrán a V_{ki} kimenőfeszültség és az I_{DD} tápáram-fogyasztás hullámformáit is ábrázoltuk. Nyilvánvaló a komplementer elrendezés nagy előnye, hisz ott tápáram csak az átváltások időtartama alatt folyik rövid „tűk” formájában, míg a nem-komplementer megoldásnál a kimeneti „logikai 0” állapot teljes időtartama alatt. Ezért kis működési frekvencián a komplementer MOS áramkörök áramfogyasztása elhanyagolható mind a szokásos MOS, mind a bipoláris IC-k fogyasztásához képest. A CMOS áramkörök hátránya viszont a p-és n-csatornás eszközöket elkülönítő „szigetelő vályúk”, így nagyobb helyfoglalás szükségessége és a sokkal nagyobb számú technológiai munkamenet (2. ábra). A 2. ábrán a baloldali konvencionális inverternél T_1 az alsó, nagy csatornaszélesség/hosszúság arányú inverter-tranzisztor, míg T_2 ellenállástranzisztornál ez az arány kicsiny. A jobboldali komplementer inverternél az n- és p-csatornás tranzisztorok geometriája kb. megegyező, nagy szélesség/hosszúság aránnyal. Azonos felületen a CMOS megoldás lényegesen kisebb geometriai méreteket követel meg, mely kitűnő feloldású maszkok és az implantációs technika segítségével érhető csak el.

Munkamenetek a konvencionális megoldásnál: (a) az n-epitaxiával (kb. 1 ohm cm) készült hordozóra vastag ($2 \mu\text{m}$) oxidréteg növesztése után a jelölt ablakokat nyitják a p^+ bór-diffúzió részére fotolitográfiával, majd a bört kb. $5 \mu\text{m}$ mélyen behajtják a source és drain elektródák részére. Újabb vastag SiO_2 növesztés után (b), ablakot nyitnak a gate-elektrodák részére és vékony (kb. 1000 \AA) tiszta SiO_2 vagy foszforüveg fedésű SiO_2 gate szigetelést növesztenek. Ezután (c) ablakokat nyitnak a T_1 source, T_1 drain (= T_2 source) és T_2 drain kontaktusoknak (az ábrán eredményvonallal határolt négyzetek), a felületet alumínizálják és az ábrának megfelelően a fölösleges fémréteget fotolitográfia útján szelektíven lemarják. A (d) ábrán a hosszanti metszetben az oxid pontozott, a fémezés tömör fekete és a diffundált source és drain p^+ rétegek sraffozottak. A geometria igen egyszerű, mivel a T_1 drain és a T_2 source közösek. A munkamenetek száma az epitaxiás szeleten minimálisan 15, szétदारabolás előtt.

Munkamenetek a CMOS implantált eszközöknél: Az epitaxiás n-hordozóra vastag oxid növesztése után ablakot nyitnak az n-csatornás eszköz p-vályúja számára (e), mely egyben a p-csatornás eszközöktől való szigetelésre is szolgál. Az ablakon át mély (kb. $5 \mu\text{m}$) diffúziót hoznak létre implantált bór-ionokból álló sugárárammal és utólagos behajtással. Ezután (a) szerint új vastag SiO_2 növesztés, és arra ablaknyitás következik a p-csatornás eszköz (T_1) drain és source elektródáihoz és (f) sekély, de erősen dópolt p^+ diffúziós rétegeket állítunk elő bór ionok implantációjával, kb. $1,5 \mu\text{m}$ mélyen, nagy sugárárammal. Újabb vastag SiO_2 növesztés után a p-vályún belül ablakot nyitunk az n-csatornás eszköz source- és

drain-elektrodáihoz és erős sugárárammal erősen dópolt n^+ diffúziót hozunk létre, foszfor-ionok implantációjával sekély (kb. $1,5 \mu\text{m}$) mélységig (g). A (h) szerint újabb vastag SiO_2 növesztés után T_1 és T_2 gate oxid részére fotolitográfiás ablaknyitás, majd vékony (kb. 1000 \AA) gate-oxid növesztés következik az ábra pontozottan körülhatárolt négyzetébe, melyet újabb foszfor-implantáció és hőkezelés követ a felületi foszforüveg kialakítására. A soronkövetkező nem ábrázolt munkamenet az alumínizálás, melyet fotolitográfiás maszkolással szelektíven kimarnak úgy, hogy a T_1 source-k összekötő csikja a közös föld, a T_2 drain-ek összekötő csikja V_{DD} tápfeszültség-sín legyen, végül az összetartozó T_1 és T_2 gate-eket összekötve a bemenetek, míg T_1 drain-t és T_2 source-t összekötve hagyva, a kimenetek alakulnak ki. — A legelső keresztmetszeti képen a pontozott réteg a sok ablaknyitás és oxidálás miatt erősen lépcsős SiO_2 szigetelő; a fémezést tömör fekete réteggént ábrázoltuk, míg a drain és source diffúziók folytonos vonalú sraffozással, a szigetelő p-vályú szaggatott sraffozással van bejelölve. — A geometria bonyolult, a munkamenetek minimális száma az epitaxiás lemezen szétदारabolás előtt 30.

A keresztmetszeti képek nem méretarányosak: a vastagsági méretek a laterális méretekhez képest erősen túlzottak.

A CMOSi nverternél mind a „p”-, mind az „n”-csatornás eszköznek az „enhancement” módusban kell működni, tehát zérus gate-source feszültségnél nem szabad drain-áramnak folyni. Ez a gate-oxidban jelenlevő és mindig pozitív töltés miatt p-csatornás eszköznél automatikusan teljesül, hisz a SiO_2 -Si határfelületen az oxid felől nézve pozitív töltés halmozódik fel (főleg Na ionok és oxid-vakanciák stb. miatt). Az n-csatornás eszközöknél ez a pozitív töltés 0 gate feszültségnél is kiűritést, ill. inverziót okoz a gate alatti felületen és így ott áram folyik, melyet jelentős negatív gate-source feszültséggel lehet csak lezárni.

Közismert, hogy n-csatornás „enhancement” eszközt a szokványos technológiákkal nem, csak kivételes tisztaságnál lehet gyártani.

A másik probléma a szokásos gyártástechnológiáknál a küszöbfeszültségek magas volta és nagy szórása.

Az ion-implantációs eljárást sikeresen használják a két fenti eredendő probléma megoldására, melyek az olyan komplementer MOS ingerált áramkörök gyártásánál lépnek fel, ahol üzembiztos működést várunk el akkor is, ha a tápfeszültséggel egészen 1–2 V-ig kívánunk lemenni.

Az egyik ilyen probléma az, hogy mind a p-csatornás, mind az n-csatornás eszközök küszöbfeszültsége biztonságosan alacsony legyen (0,6–0,8 V körül), másrészt a küszöbfeszültségek eloszlása kellően szűk szórást mutasson, kielégítően magas kihozatal elérésére.

Mind ez idáig, a CMOS áramkörök komplementer szubsztrátumainak elkészítéséhez a gázfázisból történő diffúzió, vagy a dopáns depozíciója után a dopánsot bór- vagy foszforüveg formájában tartalmazó szilíciumdioxid rétegből való „behajtasos” diffúzió, végül az epitaxia módszerei szolgáltak. A

* SR = tolóregiszter.

komplementer eszközök gyártása n-típusú szubsztrátumon a szokásos módon úgy történik, hogy az n-csatornás tranzisztorok részére egy p-típusú „szigetelő vályút” képeznek ki, míg az eredeti n-típusú szubsztrátum a p-csatornás tranzisztorok kialakítására szolgál. Mivel a p szigetelő vályúban levő dopáns felületi koncentrációja a rajta kiépült n-csatornás eszközök küszöbfeszültségét döntően határozza meg, az összes fentebb felsorolt módszer alkalmas arra, hogy az n-csatornás eszközök küszöbfeszültsége kellően alacsony lehessen az ilyen CMOS eszközök 1 V tápfeszültségű üzembiztos működtetéséhez.

Mindazonáltal a fenti technológiai módszerek precizitása kisebb annál, amelyet egy valóban jó kihozatalú gyártás megkívánna, mivel az n-csatornás eszközöknél a küszöbfeszültség szórása túl szélesnek adódik.

Az ion-implantációs módszerrel a szubsztrátumba ionsugár segítségével vitt bór dopáns magas kihozatalú gyártást tesz lehetővé. A bört szelektíven igen pontos geometriával lehet implantálni a kiinduló szubsztrátumba, ott, ahol a p-vályúkat kell kiképezni, és azután diffúzióval „behajtani”.

Mivel a bór-ionokból álló sugáráram (az implantált dopáns) pontosan adagolható és időzíthető, a teljes implantált bór-dózis nagyon precízen kézben tartható és ez a p-vályú felületi koncentrációjának — és ezen keresztül az n-csatornás komplementer eszközök küszöbfeszültségének — nagy precizitását és pontosan reprodukálható beállítását, szabályozását engedi meg.

Az n-csatornás komplementer eszközök küszöbfeszültségeinek szórása így módon $\pm 0,2$ V-on belül tartható a $+0,3$ V-tól $+2$ V-ig terjedő medián küszöbfeszültségek tartományában. Ilyen pontosság és stabilitás a régebbi módszerekkel elképzelhetetlen volt, sőt, n-csatornás stabil eszközt csak a „kiürítési” tartományban lehetett realizálni, mely komplementer áramkörökkel nem kompatibilis, lévén a p-csatornás eszközök mind az „enhancement” módban működnek.

A p-csatornás eszközök küszöbfeszültségét, illetve annak beállítási tartományát és pontosságát az alkalmazott MOS technológia eredendő tulajdonságai, azaz az n-típusú szennyezés kialakuló felületi koncentrációja és a Si—SiO₂ határfelület felületi állapottai határozzák meg [2, 3]. Így nem érdektelen, hogy vajon alumínium- vagy szilícium gate, ill. (100) vagy (111) orientációjú szilícium alaplemez került-e felhasználásra.

A polikristályos szilícium gate technológiájának kifejlesztése után úgy tűnik, hogy ez a végső szó a könnyen és tömegesen gyártható, és egyben igen jó stabilitást (és 10^{11} cm⁻² alatt tartható felületi állapotokat) biztosító eszközöknél. Bár kétségtelen, hogy a klasszikus alumínium gate technológiája (látszatra) sokkal egyszerűbb és olcsóbb, de a Si—SiO₂ interfacedéreg mentessége az instabilitást okozó pozitív (főleg Na) ionoktól tömeggyártásban csak nagy nehézségekkel és ezért drágán biztosítható.

Más szavakkal, a p-csatornás eszközöknél a szokásos régebbi technológiákkal 1,2—1,5 V-os alsó határt lehetett realizáltan elérni a küszöbfeszültségnél.

Ez természetesen túl magas az 1 V tápfeszültséggel való működtetésre. Az ion-implantációs technológia bevezetése ezt az alsó határt is át tudja törni.

Bór-ionok implantálhatók (megint csak az itt szükséges még nagyobb precizitással) az n-szubsztrátumon kiépülő p-csatornás eszközök aktív csatornafelületére. Ez azzal az eredménnyel jár, hogy a küszöbfeszültség 1,2 V alá szállítható le olyan mértékben, mely a beimplantált bór-ionok számától függ.

Ily módon a p-csatornás (és eredendően az „enhancement” tartományban működő) eszközök küszöbfeszültsége $-0,3$ V és -2 V közt állítható be, ismét $\pm 0,2$ — $\pm 0,3$ V pontossággal, tehát nagyon kis szórással. Sőt, a fenti „enhancement” módusú tartomány (zérus gate-feszültségnél nincs áramfolyás és a küszöbfeszültség negatív) kívánság szerint áttolható és pontosan tartható a „depletion” (kiürítési) módusú tartományba is (ahol zérus gate-feszültségnél áram folyik és az áram lezárásához szükséges küszöbfeszültség pozitívba csúszik). A régebbi technológiákkal gyakorlatilag lehetetlen volt „enhancement” módusú n-csatornás, és „depletion” módusú p-csatornás eszközöket gyártani.

1.2 Működési sebesség és fogyasztás

Az ion-implantációs módszerrel sikerült jó kihozattalal tömegszerűen gyártani pl. olyan monolitikus alacsony feszültségű CMOS számláncokat, ahol a fokozatok száma lényegesen nagyobb, mint 10. Ilyen és más hasonló áramkörök $V_{th} \leq 0,7$ V küszöbfeszültséggel rendelkeznek mind a p-, mind az n-csatornás eszközöknél és egészen 1 V alsó tápfeszültség határig lemenve üzembiztosan működnek az „enhancement” módban. A frekvencia (sebesség) és teljesítmény-igény határok viszont, mint az köztudomású, feszültségérzékenyek, [3].

Így pl. 1,2 V-os tápfeszültségnél egy jellegzetes számlánc cella egészen 1 MHz felső frekvenciahatárig üzembiztosan működik és mindössze 20 nW teljesítményt emészt fel 1 kHz órafrekvenciánál, míg (már) 150 nW-ot 100 kHz működési (óra) frekvencián. Ugyanakkor 5 MHz-es működés is lehetséges 5 V feletti tápfeszültséggel: 5 V-nál és 5 MHz-en a teljesítmény felvétel még mindig 0,1 mW alatt marad, így a TTL bipoláris eszközök sebességét megközelítő CMOS eszköz realizálható, messze a bipoláris monolitikus eszközök fogyasztása alatt maradva és jóval egyszerűbb — így olcsóbb — technológiával.

1.3 Lineáris MOSIC eszközök és „MOS ellenállások”

Az ion-implantációs technológia egy másik potenciális területe nyílik meg a lineáris MOSIC eszközöknél azáltal, hogy gyakorlatilag lehetővé válik nagy ellenállásértékek megvalósítása, amely egyszerűen kompatibilis a MOS technológiával és rendszerrel, másrészt szokatlanul nagy pontosság érhető el. Az ion-implantált MOS eszközök (IMOS) technológiája lehetővé teszi az olyan ion-beültetett felületi koncentrációk megvalósítását, ahol a négyzetes ellenállás értéke az 5000 ohm-ot éri el. Így egy 100:1 élhosszúságarányú ellenállásgeometria, amely gyakorlatilag még megvalósítható, 0,5 Megohm értékű ellenállás reali-

zálását teszi nagy pontossággal lehetővé. Ilyen magas ellenállás-értékek általában erősen meghaladják a bipoláris eszközök szerkesztésénél szokásos értékeket és máskülönben csak vékonyrétegű hibrid módszerekkel közelíthetők meg.

A digitális és lineáris áramköri technika kombinációja ugyanazon a szilícium szeleten, IMOS és CMOS eszközöket vegyesen kialakítva, lehetővé tette olyan 14 csatornás utasszórakoztató rendszer gyártását, mely egyetlen jelvezetékét kíván meg, és az amerikai DC-10 légitársaság összes ülései mentén fut párhuzamosan [1].

Összefoglalva, az ion-implantációs technika ritka lehetőségekkel ajándékozta meg a tervezőt, aki általában túl gyakran vált eddig a sebesség és a teljesítmény-fogyasztás közötti kompromisszum „áldozatává”. Az új technológia egy csapásra oldja meg a két gondot, és mind a sebesség, mind az alacsony teljesítményfelvétel szempontjából beláthatatlan előnyöket nyújt.

1.4 Komplexitás-fok és kihozatal

Az ion-implantációs technika frontáttörése a MOS technológia fejlődésének erős gyorsulását fogja eredményezni a piacon, fölszámolva az elmúlt 3 év lassú startját és az áramköri tervezők húzódozását a MOS integrált áramkörök elfogadásától és használatától.

Az eszköztervező mérnökök ezen a téren megfigyelték, hogy a kihozatal és az eszközöknek a szilíciumlemezen elfoglalt aktív területe (tehát az eszköz komplexitása) közötti előre jósolt összefüggés csődöt mond akkor, hogyha nagy alapterületű és így nagy komplexitású (tehát nagyon sok aktív MOS elemet tartalmazó) morzsáról van szó (más szóval az LSI eszközök területén). Valójában az derült ki, hogy a kihozatali százalékarány jóval magasabb az LSI eszközöknél, mint azt a régebbi előrebecslés jósolta akkor, mikor ilyen nagy komplexitású morzsákat még nem gyártottak. Így a legnagyobb (legkomplexebb) és még gazdaságosan gyártható morzsaméret revízióra szorult, méghozzá fölfelé, a komplexebb integrálás irányába. Ma már sokezer aktív elemet tartalmazó LSI morzsákat tudnak gazdaságosan és nagy megbízhatósággal gyártani.

1.5 Geometria- és feloldásproblémák, elektronsugaras „litográfia”

Nem kétséges az sem, hogy a feloldóképesség további növekedése az elektronsugaras mikrodefiníciós technika alkalmazásával az eddigi, a látható fény-tartományban működő fotolitográfiai technika helyett, ezen a területen további drámai előrehaladást és az alkalmazási kör erős megnövelését hozza magával: a MOS tranzisztorok effektív csatornahosszát legalábbis 3:1 arányban tovább csökkenti, tehát 5–10 MOS tranzisztort lehet elhelyezni egy olyan alapterületen, melyet egyetlen, fotolitografikus úton előállított eszköz foglalt el eddig.

1973-ra 1 cm élhosszúságú morzsaméretéig mennek a hírek szerint felfelé. Így a 70-es évek közepére egy olyan, a műszaki haladásban mutatkozó robbanás várható a memória-rendszerek területén, melynek izgalmas hatásai egyelőre fel sem mérhetők.

Ez a technológia olyan figyelemre méltó műszaki haladást képvisel minden egyéb jelenlegi CMOS technológiával szemben, mely kikövezi az utat a telepes táplálású, elhanyagolhatóan kis fogyasztású LSI áramkörök alkalmazásához, akárcsak egy sereg más és eddig el sem képzelt integrált áramköri megoldásra.

1.6 Új megoldások és az azokat felkaroló gyártócégek

Manapság már hosszú sora van az ismert és alkalmazott MOS technológiáknak. Így pl. amelyek p -csatornás eljárásokra vonatkoznak, az (111) és (100) orientációjú szilícium alaplemezen, a szilícium-nitrid gate-szigetelő réteg és a már érintett polikristályos Si gate új eljárásait tartalmazzák a sok egyéb eljárás közt. Az ion-implantációról az előzőekben már beszámoltunk. Az olyan módszerek, melyek az n -csatornás eszközök eleve nagyobb sebességét aknázzák ki, az „RCA” CMOS komplementer technológiájában nyernek alkalmazást, nemkülönben az epitaxiás szilícium rétegek növesztésével zafir, illetve spinell egykristály szubsztrátumon.* Néhány hónappal ezelőtt az USA-beli „Signetics Co.” hozzáadta a listához az új és vonzó kétszeres diffúziójú MOS eljárását, mely a diffúziós mélységek sokkal pontosabb kézbe tartását teszi lehetővé.

A gyorsabb n -csatornás eszközök technológiájának uralását jellemzi az új ilyen eszközök növekvő sora, így pl. USA-beli „Cogar” cég 1024 bit-es sztatikus shift-regiszter áramköre és az „Intersil” cég 256 bit-es RAM (=Rapid Access, gyors hozzáférhetőségű) memóriája. Az Egyesült Királyságban szintén gyárt n -csatornás MOSIC áramköröket az „ITT Semiconductors (Intermetall)” cég, amely a MOS „üzletbe” később kapcsolódott be, mint legtöbb versenytársa. A p -csatornás eljárás alkalmazása Angliában már régebben általános MOSIC eszközöknél.

Az új technológiák valóságos kaleidoszkópja ellenére, az egyes irányzatok felkarolása az egyes gyártó cégek részéről eléggé szelektív. A polikristályos szilícium gate az eddigi felpárolgatott alumínium térelektróda helyett a fő MOS technológiai irányvonal lett a Texas Instruments, Motorola és Fairchild amerikai cégeknél, míg a második legfontosabb technológiai alternatívaként az olyan vállalatok támogatják és alkalmazzák, mint a MOS gyártásban vezető AMI és General Instrument Microelectronics. Az Egyesült Királyságban a Marconi–Elliot cég már uralja a szilícium-gate technológiát, míg Plessey közel van sorozatgyártásszerű alkalmazásához [4].

Növekvő irányzata van a műanyag tokozású MOSIC eszközök fejlesztésének. Az USA-beli General Instruments cég, mely a MOS morzsákat szilícium nitrid passziváló-védő réteggel látja el, a műanyag tokozású MOS technológia elsősorú támogatója. Az RCA követte őket egy év múlva és jelenleg a Signetics cég karolja fel a műanyag-tokozású MOSIC-ot, főleg olcsósága miatt.** Komplex sok-kivezetésű

* Ezek az ún. „SOS” (=Silicion On Sapphire) eszközök.

** A műanyag-tokozás eddig azért volt súlyos probléma itt, mert a tisztaságra rendkívül kényes gate-oxidot az epoxi anyagból származó szénmolekulák elszennyezték. Különböző tokozógyantákkal ez a kérdés megoldható, bár ez idő szerint még elég drágán.

MOS eszközöket, melyek egykönnyen nem tehetők konformissá a dual-in-line tokozással, az American Microsystems Incorporated (AMI) cég dolgozott ki és bocsátott piacra.

Hogy vajon milyen lesz az uralkodó technológia a szilícium gate alkalmazása után, még nem teljesen világos. Két irányzat versenyez ezen a téren: az RCA „megjavított” komplementer CMOS technológiája és az ion-implantáció.

1.7 „Gyors” MOSIC eszközök és MOS LSI memóriák

Mindkét fenti technológia káprázatos fordulatot hozott a nagyobb működési sebességek irányában, amelyek ma már a bipoláris TTL áramkörök sebességi tartományait közelítik meg a MOSIC eszközök-nél. Erre jellemző a kevéssé ismert Ragen amerikai cég árulistáján szereplő és 25 MHz-es órajel-sebességgel működtethető 64 bit-es shift-regiszter — jócskán a TTL sebességi tartományban! Az amerikai Hughes cég szintén most bocsájtott piacra egy 2048 bit-es Read Only Memory áramkört 100 nanoszekundumos hozzáférési idővel, illetve a nagyon gyors 10 MHz-es órajel-frekvenciával. Ezek mind „implantációs” technológiájú eszközök.

Az implantációs technika ilyen nagynevű szöszólinak csokra néhány életképes új tanítványt nyert meg és így nem csodálható, hogy nemrég az American Microsystems Inc. cég fuzionált a Mostec céggel, hogy a japán asztali számológép üzletbe beszállva, LSI (=Large Scale Integration) MOS morzsákat szállítson a keleti Szigetországnak.

Az új MOS technológiák lehetővé tették az integrált áramkörti eszközök teljesen új csoportjának kialakítását, így 1970-ben megszületett az átprogramozható Read Only Memory. Ovshinsky volt az első, aki „újrprogramozható” memóriát készített, itt az ő 256 bit-es „üveg” memóriájára gondolunk. Az év végére aztán az „Intel” cég kihozta a 2048 bit-es újrprogramozható Read Only memóriáját. Ennél az eszköznél a sztatikus módusú hozzáférési idő kb. 1 mikroszekundum, míg a dinamikus módban 650 nanoszekundum.

Az ilyen memóriák újrprogramozásánál a törlés röntgenbesugárással történik, mely a beírt információt semlegesíti, és ezután az eszköz elektromos úton újrprogramozható. Ez pedig nehézkes és lassú.

1.8 „Nem-illékony” újrprogramozható MOS-memóriák

Az Intel újrprogramozható ROM eszköze a röntgensugár-expozíciós törlés kényszere miatt lényegében az olyan memória-kategóriába sorolható, mint a „Harris Semiconductors” cég (régebben Radiation Incorporated) PROM (=Programmeable Read Only Memory) eszköze, melyet az adott kivezető elektródákra kapcsolt, feltöltött kondenzátor kisütése révén a felpárolgatott alumínizált összeköttetések hálózatába bit-enként beépített és szintén párolgatással felvitt, az alumínizálási mátrixot összekötő krómnikkel „biztosítók” (ellenállások) kiégetése révén lehet programozni. Ez az 512 bit-es eszköz mindazonáltal nagy működési sebességű alkalmazásokra van szánva

és így 30 nanoszekundumos hozzáférési idővel rendelkezik. Nyilvánvaló hátránya viszont, hogy az egyszerű átégetett összekötési pontok többé helyre nem állíthatók.

Más vállalatok fejlesztési szakemberei is heves versengésben vannak az ilyen, de akármikor tetszés szerint átprogramozható, nem-illékony beírású memóriaáramkörök kifejlesztésében, melyekkel a későbbi időkben a ferritgyűrűs memóriák teljes kiküszöbölését vélik elérni. Így például a Plessey cég, közösen Fairchild-dal és RCA-val olyan módszerek után kutat, ahol a program információs adatait egy polarizálható tulajdonságú pl. szilícium nitrid-oxid kettős-rétegu szigetelő hordozza a MOS tranzisztorok gate elektródái alatt levő közöttek töltésrétegben (interface-ben). Az ilyen polarizálható szigetelők erős ferro-elektromos hatást mutatnak és ezen az alapon is működnek: a logikai 1 és 0 információk elektromosan magas gate-feszültségek „tartós” alkalmazásával írhatók be, általában megemelt hőmérséklet mellett. A törlés hasonlóan történhet, ellenkező polaritású feszültség és megemelt hőmérséklet alkalmazásával. A kutatások célpontja olyan ferro-elektromos anyagok találása, amelyeknél a polarizáció hatásfoka magas, más szóval az információ beírása viszonylag kis feszültséggel és kis hőmérsékleten, minél rövidebb idő alatt mehessen végbe. Úgy tűnik, hogy az ilyen eszközöknél az 1 mikroszekundum körüli beírás idő és a 100 nanoszekundum körüli törlési idő lesz a közeljövőben elérhető, méghozzá szobahőmérsékleten és mindezek ellenére a „beírás” normális hőmérsékleti viszonyok közt stabil marad.

1.9 MOS perspektívák

Azok számára, akik a még távolabbi jövőbe kívánnak betekinteni, a kutatók már jelzik az utat. A Bell Laboratórium és a General Electric „töltött pár” rendszereiről az az ígéret, hogy egy négyzet-inch területen 1 millió bit feletti tárolási kapacitás érhető el!

Ez még nem elég, ha a még ködösebb távoli jövőre gondolva, a Westinghouse cég olyan, még feltérképezetlen és kiaknázatlan technikával foglalkozik, mint az „ovonics”, mely minden eddigi technológiától teljesen elütő és amely alkalmazásával extrém olcsó, „mikro-cent” fajlagos áru MIS tranzisztorok nyomtathatók, gyakorlatilag tetszés szerinti alapanyagra. Ezek a szigetelt térvezérléses elektródájú (gate-jű) tranzisztorok vákuumban „vihetők fel” papír-, plasztik- vagy akár alumínium fóliára.

Ilyen alapon már működő eszközöket is készítettek, többek között egy egyetlen fokozatú lemezjátszó erősítőt 1 W kimenő teljesítménnyel és bemutattak egy 200 V-os 1 W-os tranzisztort is, de — egyéb súlyos problémák mellett, melyek még megoldásra várnak — az eszközök működése lassú és a paraméterek hosszú idejű stabilitása nagyon rossz.

Már akár manapság is olyan magas az integrált áramkörök komplexitása, hogy a mostani technológiákkal megvalósítható egy „asztali” számológép teljes elektronikájának elhelyezése egyetlen szilícium morzsán, vagy ahogy az RCA tette, egy teljes négyjegyű parallel aritmetikát egyetlen integrált egy-

ségben, egyetlen morzsán elhelyezni. Az ilyen szinten, nagyon magas komplexitással megvalósított integrált áramkörök drámai hatásúak lehetnek a berendezések működési előnyeire, kis méretére és olcsó árára.

2. Bipoláris integrált áramkörök

A legutóbbi időkben piacra dobott és egyben a jelenlegi technika csúcsát reprezentáló integrált áramkör közel 6000 tranzisztort tartalmaz egy 1/8 inch (=3,1 mm) élhosszúságúnál nem nagyobb szilícium morzsán.

Kontrasztként hadd közöljük, hogy a legnagyobb példányszámban és leggyorsabban eladható integrált áramkör ma is a 74-es szériájú négyszeres ÉS NEM (NAND) TTL kapu, mely mindössze 20 aktív elemet tartalmaz (SN 7400). Valójában ennél az áramkörnél mindössze 16 tranzisztor és 4 dióda, ill. 16 ellenállás tölti meg a 25 mii élhosszúságú morzsa aktív felületét. (1 mii=0,001 inch=0,0254 mm.)

Ez az elképesztő különbség az Electronic Array cég új 5000 bit-es ROM (= Read Only Memory = csak kiolvasható memória) áramköre (melyben 5746 komplett tárolóáramkör van összezsúfolva egy egyetlen, monolitikus, 93×100 mil-t nem meghaladó és nem túl nagy morzsára), valamint a 74-es sorozatú NAND kapu között jobban illusztrálja a nagyskálájú integráció felé vezető sebes lépéseket, mint bármi más. Ez annál is inkább meghökkentő, hogy ezt a rohamos fejlődést szinte természetesnek vesszük.

Ez az összehasonlítás megerősíti Robert Noyce-nak, az „Intel” főnökének becslését [4], miszerint az áramköri integráció az elmúlt tíz évben az ezerszeres bonyolultságúvá fejlődött és a következő tíz évben újabb százszorosára nő! A Motorola-beli Dave Griffin [5] is azt jósolja, hogy a mai IC-k átlagosan 100 kaput tartalmazó komplexitása 1976-ra a morzsánkénti átlagos 1000 kaput tartalmazó komplexitási fokra nő majd. Ezt, ahogy ő véli, egy teljesen új kompatibilis TTL eljárás teszi majd lehetővé.

2.1 Erőfeszítések denzusabb TTL-technológiára

Noyce mutatott rá három olyan technológiai módszerre, melyekkel az ilyen rendkívüli komplexitású integrációs szint bipoláris technikával is elérhetővé válik. Példának okáért csupán az áramköri tervezés megjavításával meglepő előrehaladást lehet elérni. Így, ha shift-regisztereknél az olyan rendszerekről, melyekben az információ tárolása flip-flopokkal történik, áttérünk az olyanokra, melyekben az információk záróirányban előfeszített diódák segítségével vannak beírva, az egyetlen bit információ tárolásához szükséges tranzisztorok száma hatról mindössze háromra csökken.

Második módszerként a fotolitográfiai, diffúziós stb. munkamenetek megjavításával, továbbá a hordozó szilícium alaplemez minőségének fokozásával a nagyobb komplexitású és méretű morzsák kihozatali aránya, gazdaságossága jelentősen nő. Példaként, az „Emihus” céghez tartozó Dr. Guy Barnes [1] egynegyed inch élhosszúságú MOSIC morzsákról

beszél, melyek tervezési stádiumban, a rajzasztalon vannak. Ahogy ő jósolja, 1973-ra ez a méret közel 400 mii (=1 cm) élhosszúságra nő a mostani 250 mil-ről, amely az aktív elemek számában, tehát a komplexitásban mintegy háromszoros-ötszörös növekedésnek felel meg.

Ez a növekedés a komplexitásban annál inkább jelentőségteljes, mert egy arányosan kisebb chip (morzsa) felületénél a kontaktálási (bondolási) padkák felületének részaránya lesz sokkal nagyobb. Azonos komplexitású áramkör esetén tehát nem nagyon érdemes a méreteket arányosan csökkenteni egy adott ésszerű határ alá, mert akkor a morzsa felületének nagyrészt a kontaktálásra kellene elpazarolni.

2.2 Elektronsugaras maszkolási módszerek

Az aktív áramköri elemek méretével lefelé menve, a diffúziós maszkok és az alumínizált összekötő csikok méretei, illetve szélessége a fény hullámhosszával kezd összemérhetővé válni. Ily módon jelenlegi optikai módszereink az áramköri elrendezés, a maszkok és a fotolitográfia tekintetében kb. 2 mikronos szélességi méretekre korlátozódnak. Ha a geometriával a még kisebb méretek tartományába kívánunk lemenni, úgy az optikai módszereket fel kell, hogy váltsák a jobb feloldóképességű elektronsugaras technikák. A „Cambridge Instruments” cég már szállít olyan maszkokat, melyek feloldóképessége jobb, mint egynegyed mikron és Dr. Philip Chang, aki ezeket a munkákat vezeti, úgy számítja, hogy elektronsugaras technológiával az 1/100 mikron feloldóképességig lehet lemenni.

2.3 Új technológiák versenyfutása a MOS és bipoláris eszközök közt

A harmadik út a csoportos integrálás szintjének növelésére, amelyik a legnagyobb haladást hozta a komplexitás növelése terén, munkamenetbeli újítások eredménye. Ez a cikk pedig épp ezekre a technológiai újításokra összpontosítja a figyelmet elsősorban.

E tekintetben sehol sem mutatkozott erőteljesebb fejlődési aktivitás, mint a MOS laboratóriumokban, ahol új eljárások sora terjesztette ki a korai MOS eszközök működési korlátait — az „egzotikusabb” technológiák segítségével a MOSIC eszközök működési sebessége ma már a bipoláris eszközök sebességével kezd vetekedni; a teljesítményfogyasztás alaposan lecsökkent és eleve is a bipoláris eszközök teljesítményfelvételének töredéke volt; az alkatelemek sűrűsége felületegységenként nagyon megnőtt, túlszárnyalva a bipoláris eszközöknél elérhető; és végül a kompatibilitás a TTL áramkörökkel sokkal jobb lett. Az új MOS technológiákról az 1. fejezetben már beszámoltunk.

A legnagyobb kihívások egyike ezen MOS technológiák ellen, mellyel a MOSIC eszközöket gyártó iparnak rövidesen szembe kell néznie, mégis a „megfiatalított” bipoláris technikából ered majd. Az 1970-es évben az USA-beli a Bell Laboratórium felfedte néhány „forradalmian új” technológiai eljárását

ezen a téren. Ezek lehetővé teszik a termelés fokozását és az integrálás szintjének erős megemelését. Ezen jelentős eljárások egyike Bell-ék hárommaszkos („trimask”) eljárása. A Bell-ék bejelentése után ez a technika jóformán hang nélkül eltűnt a fejlesztő laboratóriumok sűrűjében, ahol az aktivitás ezen a téren igen intenzív lehet. Így, mikor olyan bipoláris integrált áramkörök kerülnek piacra (1972 végén vagy 1973 elején), melyek a „trimask” technológiával készülnek már, nagy lesz a kavarodás a piacon a MOSIC és az „újjáéledt bipoláris” eszközök vetélkedőjében a magasabb eladási rátákért.

Ha a Motorola cég 1000 kapus komplexitású bipoláris kompatibilis TTL eszközről beszél 1976-ra, úgy kártyái mögött nyilvánvalóan erről a „megfiatalított” trimask eljárású technikáról lehet szó.

2.4 A Schottky-barrier dióda, mint gyors IC kapcsolóelem

A bipoláris fejlesztő-emberek egy ügyes csoportja nem feledkezett el Schottky-ról a róla elnevezett dióda vonatkozásában. A Schottky-barrier dióda ugyanis széleskörű alkalmazást kezd nyerni gyorsműködésű memóriáknál és gyors logikai áramkörökben, nemkevesbé a lineáris integrált áramkörök területén. Brian Downs a Ferranti cégtől leírja a Schottky-diódák alkalmazásának néhány vonzó új lehetőségét, így például egy új áramkörsaladót, amelyben egyetlen monolitikus morzsán digitális és lineáris működésű áramkörök vannak egyesítve — olyasmiről, amit eddig nemigen lehetett megvalósítani.

Régebben aranyzennyézést alkalmaztak a bipoláris tranzisztorok kapcsolási sebességének megnövelésére, mivel közismert, hogy az arany nagyon hatásos rekombinációs centrumokat képez a vegyérték- és a vezetési sáv közötti mesgye közepetáján és így a tárolt töltés nagyon hamar rekombinálódik az épp kikapcsolt tranzisztor bázisrégiójában. Az aranyzennyézést hátrányos tulajdonsága viszont az, hogy erősen rontja a linearitást (az áramerősítéstényező áramfüggését). Most a Schottky-dióda használható erre a feladatra, a gyors működésén kívül jó linearitási tulajdonságokkal. Ezen a téren a gyors működésű TTL Schottky sorozat csak a kezdő lépés volt. — A Schottky-diódát a tranzisztorok kollektor-bázis átmenetével parallel kötve a tranzisztor telítési tartományba való csúszása elkerülhető (igaz, hogy a disszipáció némileg megnő), és így a töltéstárolási idő 1 nsec alá nyomható. A TTL széria többemitterés „bemenő” tranzisztorainál ezenkívül az inverz áramerősítési tényező elhanyagolható mértékűvé csökken. A Schottky-dióda „beépítése” csak 5...10%-kal növeli meg az IC-ben felhasznált területet és nem kíván extra munkamenetet, így kompatibilis a TTL-technológiával.

2.5 Egyéb TTL technológiai irányok

Az előző felsoroláson kívül a fix (ROM) bipoláris memóriáknál, de másutt is, általánossá válik az alábbi technológiai változások alkalmazása.

(a) A kb. 10 μm -es vastagságú epitaxiális réteggel 3 μm alá mentek. Ez mind a telítési ellenállást, mind a szigetelőréteg felé mutató kapacitást csökkenti. Eddig azért nem lehetett 10 μm alá menni, mert az epitaxiás kollektor-réteg alatti „eltemetett réteg” visszadiffundált a kollektorzónába és ez leszállította a letörési feszültséget. Ezt most az új „silane epitaxy” technológiával küszöbölik ki, mely alacsonyabb hőmérsékletű függőleges reaktorban történik SiC_4 gáz helyett organikus szilán-vegyületek alkalmazásával, mintegy 400 °C-on.

(b) Az (100) orientációjú szelet előnye az (111) orientációval szemben egyrészt az, hogy a szigetelő (elválasztó) p diffúzió maszkját (az optikai törés általi eltolódás nélkül) pontosabban lehet illeszteni a már bevitt eltemetett réteghez az epitaxián keresztül, másrészt ez az orientáció elősegíti a bór diffúzióját az epitaxiába (tehát a p szigetelő- és bázisrétegeket), így adott hőmérséklet és idő alatt az n^+ eltemetett réteg As dopánsának visszadiffundálása csekélyebb lesz.

(c) A sokkal kisebb tranzisztor-geometriákkal (a lineáris méretcsökkenés a régihez képest mintegy háromszoros) 800 MHz fölötti határfrekvenciájúak az npn eszközök, továbbá a használt laterális és vertikális pnp eszközök.

Ilyen technikával, a már említett Electronic Array ROM mellett a Signetics Co. 4096 bit-es ROM memóriájában az alapcella-méret (egy bit tárolására alkalmas elem) kb. 1,3 négyzetmili (= $8,5 \times 10^{-4} \text{ mm}^2$), amely alig nagyobb egy szokványos MOS elemnél! Igaz, hogy az áramfogyasztás mintegy hússzoros, de a sebesség is közel 1 nagyságrenddel nagyobb.

Kevésbé látványos technikák révén is növelhetjük az alkatelem-sűrűséget a morzsa aktív felületén. Az „Intersel” cég például úgy tett szert sokkal kompaktabb ellenállásokra, hogy egyenáramú katódporlasztással viszi fel a megfelelő ellenállásanyagot közvetlenül a szilíciumszelet felületére. Angliában az „ITT Semiconductors” kezdte el az ilyen technológia tanulmányozását. Ezen felül az ITT most van felúton 74-es TTL szériája újratervezésében, ahol a keresztetűdéseknel az eddigi „aládiffundálási” technika helyett kettős fémezést használnak és az egymást keresztetű fémrétegek közt szigetelőréteg húzódik meg.

Mindazonáltal ne feledkezzünk meg arról sem, hogy az integrálási technika legújabb és legfejlettebb lépései által nyújtott előnyök is rövid életűek egy-egy cég számára, így a gyártó berendezések kellő tökéltetésére és amortizációjára vonatkozóan a tervezőnek a lehető legtöbbet kell megteenniük a kifejlesztés és piacrahozatal közötti ciklusidő lerövidítésére.

I R O D A L O M

- [1] G. Barnes: Ion Implantation Solves the Future of MOS Devices; Electronics Weekly, 1971. jan. 27, p. 26.
- [2] A. S. Grove: Physics and Technology of Semiconductor Devices; John Wiley, 1967; 317—353 oldal.
- [3] R. H. Crawford: MOSFET in Circuit Design; Texas Instr., Electronics Series, M. Graw-Hill, 1967.
- [4] K. Smith: Bipolar IC's stop MOSIC Progress? Electronics Weekly, 1971. jan. 27, p. 11.